

SAGA

1 rue Prosper Delfau - 30160 Besseges France

tel: (66) 85.46.11 telex: 480413



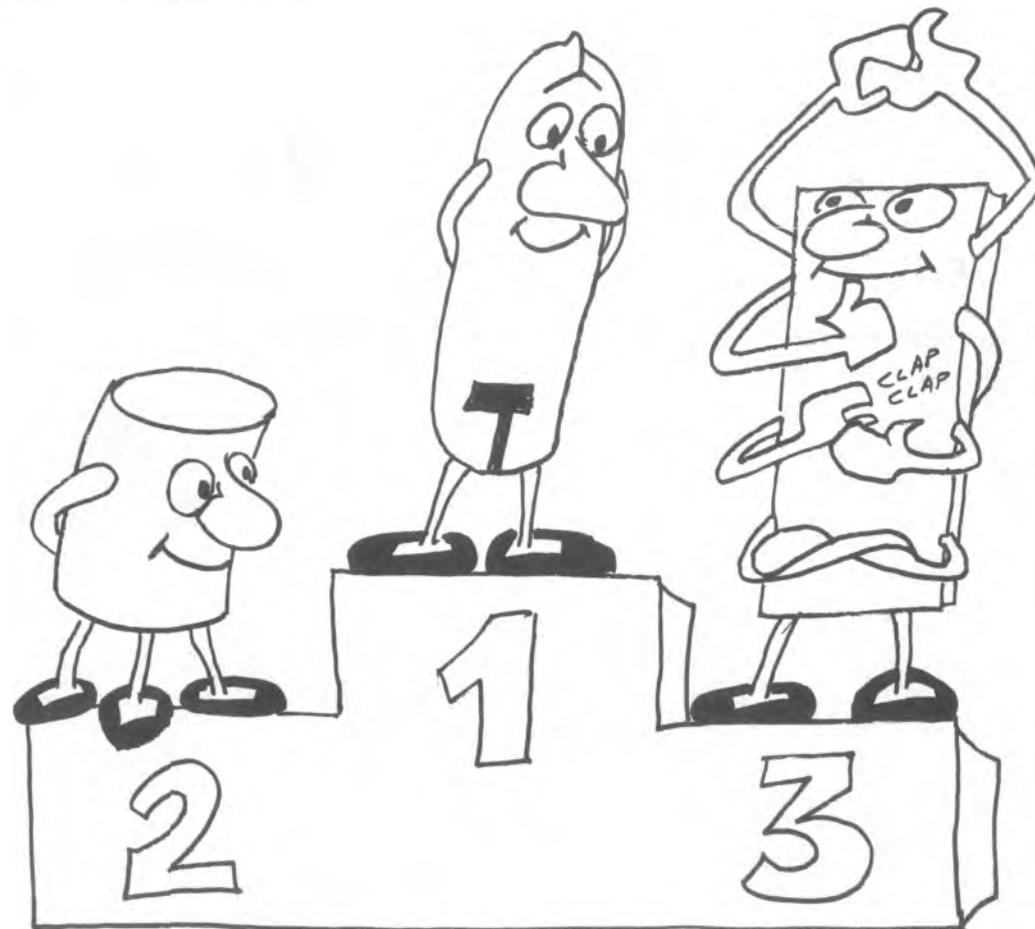
les circuits integres

**cours
exercices
experiences
realisations
du kit EK3**



SAGA a réalisé pour vous 3 kits et leurs manuels:

3) Les circuits intégrés



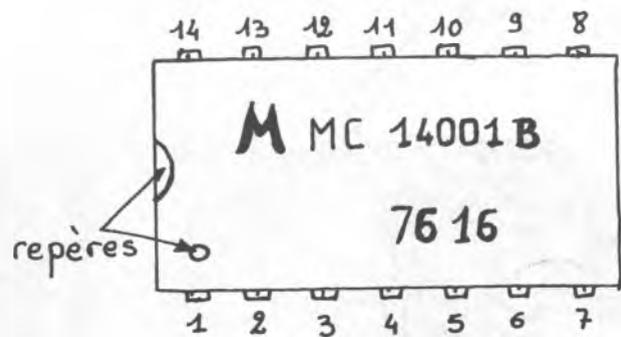


Figure 1a

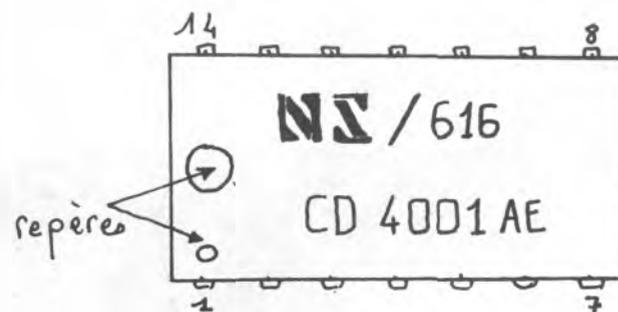


Figure 1b

INTRODUCTION

Vous venez de recevoir notre kit K3 "circuits-intégrés". Vous avez pu constater qu'il s'agit d'un matériel abondant comprenant de nombreux composants. Cependant, à moins que vous soyez déjà familiarisé avec les circuits intégrés, ce manuel vous sera au moins aussi indispensable que le matériel pour réaliser et surtout comprendre les montages issus de cette nouvelle technique.

Le But de ce manuel est triple. Il contient d'abord un cours, mais aussi il vous permet d'illustrer par de nombreuses expériences les connaissances acquises pour essayer de vous faciliter le travail d'assimilation nécessaire. Les expériences décrites ne sont pas restrictives : notre souhait est que vous réalisiez beaucoup de manipulations afin d'être bien armé pour concevoir vos propres circuits à l'issue de ce cours.

Les pages qui suivent sont une description des composants, du kit et contiennent les conseils pratiques utiles pour une bonne utilisation de votre matériel.

QU'EST-CE QU'UN CIRCUIT INTEGRE ?

Vu de l'extérieur un circuit intégré se présente comme un boîtier (généralement un boîtier plastique) hérissé de pattes conductrices nommées "broches" dont le nombre peut varier de 3 à plus de quarante selon le type. Chaque circuit intégré s'identifie par les inscriptions apposées sur son boîtier. Ces inscriptions indiquent le nom du constructeur du circuit intégré, le type de ce circuit et enfin en général la semaine de fabrication. Ainsi, le circuit représenté à la figure (1a) est fabriqué par MOTOROLA (indication par le M majuscule caractéristique de ce constructeur)). Son type est MC 14001 B et il a été fabriqué au cours de la 16e semaine de l'année 76.

De même le circuit de la figure 1b a été fabriqué par RCA durant la 23e semaine de l'année 76. Il est du type CD 4001 AE.

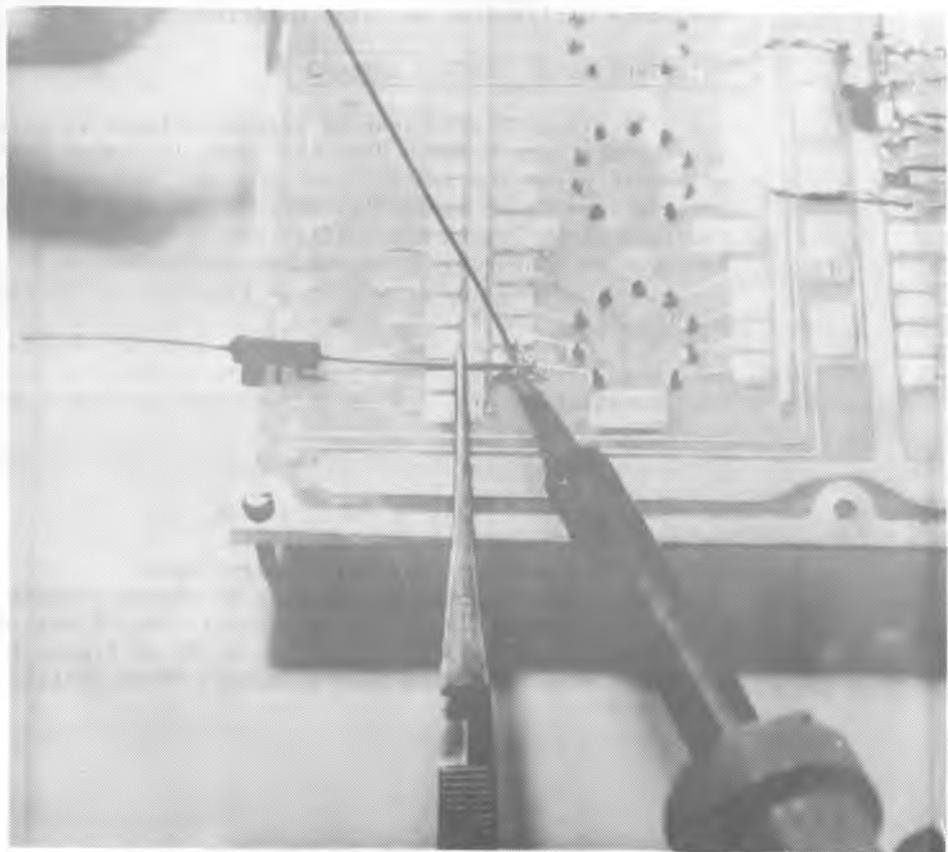
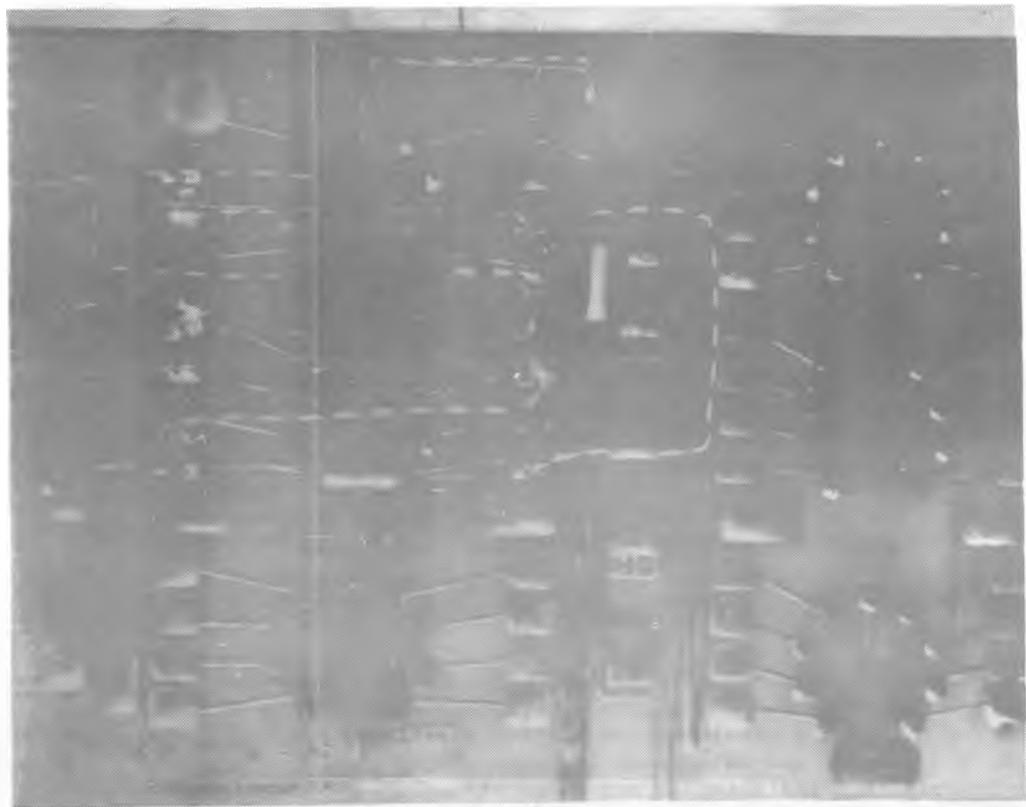
A première vue ces circuits sont différents mais en fait il n'en est rien : ils sont équivalents, c'est-à-dire que bien que fabriqués par des fabricants différents sous des noms différents, ils accomplissent la même fonction et ont la même configuration de brochage. Nous avons dit que leur nom est différent : regardons de plus près :

MC 14001 B et CD 4001 AE.

MC et CD caractérisent le constructeur.
14001 et 4001 sont presque identiques.
B et AE sont particuliers aux constructeurs.

D'autre part, les broches de chaque circuit intégré sont numérotées. Le boîtier comporte un repère qui surmonte la broche dotée du numéro 1. Si le circuit intégré est vu de dessus cette broche se trouve en bas à gauche. Les autres broches sont numérotées (de 1 à 14 dans le cas de la figure 1) en suivant le sens inverse des aiguilles d'une montre.

Vous trouverez dans ce manuel trois feuilles vous donnant les équivalences et les brochages des circuits utilisés dans ce kit.



Des composants Du fil.... et de la soudure

Le cablage des montages s'effectue avec les composants fournis dans le kit, le fil de cablage de la soudure et un fer à souder (Non fourni). Il est préférable de choisir un fer de 45 W. Un fer trop puissant risque de détériorer les éléments semiconducteurs par échauffement excessif. Une puissance insuffisante allonge le temps de soudure.

Réalisation d'une soudure :

Le fil d'alliage fourni contient un décapant, il n'est donc pas nécessaire de nettoyer les éléments pour les souder. Chauffer les éléments à souder avec le fer, appliquer ensuite la soudure qui doit fondre au contact des pièces à souder et non au contact du fer. Lorsque la température est optimale, la soudure coule sur les pièces en y adhérant fortement. Si, par contre c'est le fer à souder qui provoque la fusion de la soudure sur des pièces insuffisamment chauffées, celle-ci se met en goutte et colle : la liaison est mauvaise.

Réalisation d'un montage :

Le cablage s'effectue sur les pastilles des plaques d'expérimentation. Un cablage clair évite souvent/de nombreuses pannes et permet une vérification rapide d'un montage. Il est souvent nécessaire de couper les pattes des éléments, mais ceux-ci devant resservir il ne faut quand même pas les couper trop courtes. Les liaisons par fil sont effectuées avec du fil téléphone coupé à la longueur nécessaire. Les extrémités dénudées (couteau, pince à dénuder, pince coupante) sont soudées sur les pastilles et les composants.

Les soudures sur les éléments semiconducteurs (transistors, CI) doivent être effectuées assez rapidement (4 - 5 s) de manière à limiter l'échauffement de ceux-ci. Si vous n'êtes pas tout à fait surs de votre "technique soudure" vous pouvez au début prendre avec une pince la patte de l'élément semiconducteur que vous soudez, la pince formant radiateur permettra la survie de l'élément même si vous le chauffez un peu trop. Pour les éléments cablés sur les plaques d'expérience, cette précaution est inutile puisque les pastilles d'étain remplissent ce rôle de radiateur.

Expérimentation :

Une fois le montage cablé, relier la plaque B à la plaque d'alimentation A (ne pas oublier le chauffage pour les tubes). De préférence, la plaquette est utilisée montage en dessous, éléments en dessus. 4 pieds fixés aux angles de la plaquette évitent que les composants ne soient en contact avec la table d'expérimentation.

Excepté pour le kit K3, aucun montage ne se réalise sur la plaque A. Les seules manipulations que l'on effectue sur celle-ci, sont les soudures sur le connecteur de sortie (alimentation, voltmètre, ampli B. F.). Pendant le cablage des montages il est impératif de débrancher l'alimentation (secteur 220 V) de la plaque A pour éviter tout court circuit... ou d'être en contact avec la tension secteur. Nous ne saurions trop vous recommander la prudence dans les manipulations.

Pour Cabler correctement et tirer profit des montages que l'on réalise, il vaut mieux travailler posément, vérifier un montage avant de le mettre sous tension, essayer d'en bien comprendre le fonctionnement avant de le réaliser, veiller à être isolé suffisamment (les surfaces métalliques et l'humidité sont à proscrire dès qu'il est question d'électricité). Vous vous éviterez ainsi toute mauvaise surprise : éléments grillés parce que le montage n'était pas bon...

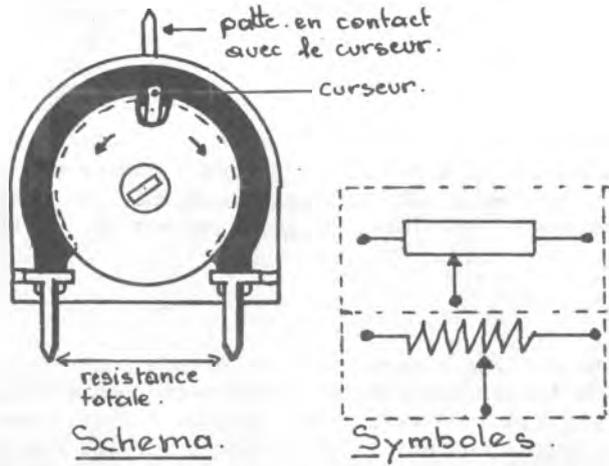
Quelques idées :

On a toujours chez soi un poste radio, un téléviseur hors d'usage et suffisamment abîmé pour être jugé irréparable. Voilà une source de composants supplémentaires : Haut-Parleur, tubes pour les vieux postes, Transistors pour les récents, Condensateurs Résistances, Potentiomètres, bobinages antennes... Pour les éléments actifs (Tubes, Transistors) des listes de caractéristiques sont disponibles dans le commerce, permettant d'identifier ces éléments "récupérés" et de les intégrer dans les montages décrits dans le livre d'application.

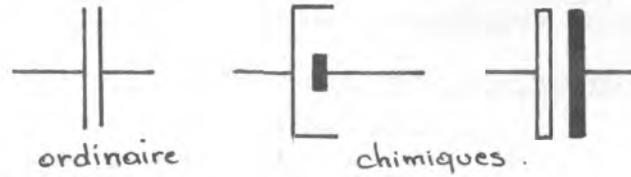
Incident de parcours :

Nos kits sont vérifiés avant d'être expédiés. Si un incident de fonctionnement se produisait à la réception du kit, renvoyez-les nous, nous vous les remettrions gracieusement en état.

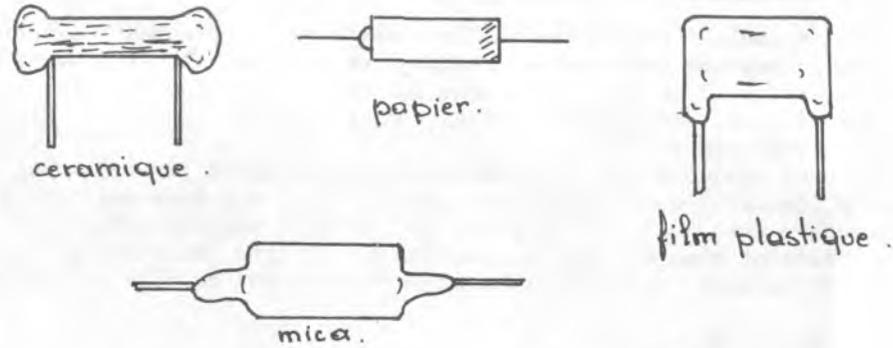
Si en cours d'utilisation une panne venait à se produire, nous pouvons soit vous fournir les éléments de dépannage soit réparer la plaquette dans nos ateliers. Le transport, les pièces, la main-d'oeuvre étant facturés aux prix coutant.



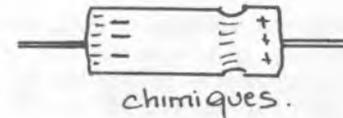
Potentiomètre à couche de carbone.



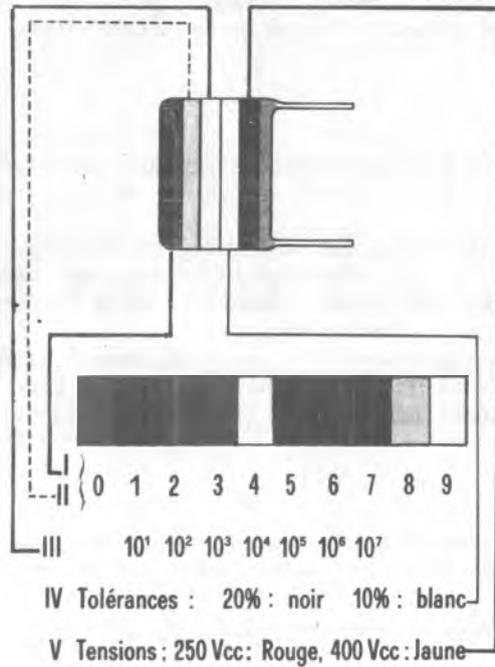
Symbole des condensateurs.



Schemas de types divers de condensateurs.



chimiques.



marquage des couleurs des condensateurs

Technologie des composants

Résistances :

- Résistances agglomérées :

Ces résistances sont réalisées par moulage d'un mélange : carbone (élément résistant), silice (matière inerte), résine (liant).

Suivant les dosages en carbone, on obtient les différentes valeurs de résistivité du mélange qui permettent de réaliser toutes les valeurs de résistance.

Ces résistances sont recouvertes d'une peinture ou d'un vernis où sont inscrites sous forme de bande de couleur, la valeur et la précision de réalisation de la résistance.

Les valeurs usuelles recouvrent la gamme 4,7 à 22 MΩ dans les tolérances 5 % et 10 % avec l'échelle de progression des valeurs :

1 1,2 1,5 1,8 2,2 2,7 3,3 3,9 4,7 5,6 6,8 8,2

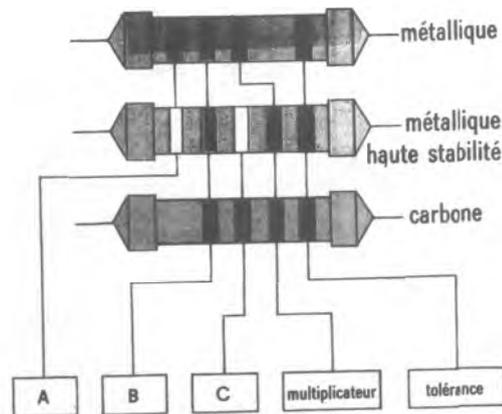
La notation des valeurs s'effectuant à l'aide des puissances de 10.
Une résistance de 4,7 kΩ 5 % sera désignée ainsi :

4,7 X 1000 (soit 10³) Ω

Les couleurs sur le corps de la résistance seront donc :

Jaune	Violet	Orange	Or
4	7	10 ³	5%
A	B	Multipliateur	Tolérance

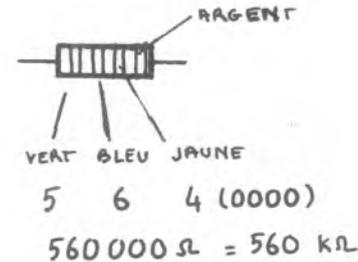
Les puissances usuelles sont 1/4 W 1/2 W 1 W 2 W 4 W.



x 0,01 Ω	± 10 %
x 0,1 Ω	± 5 %

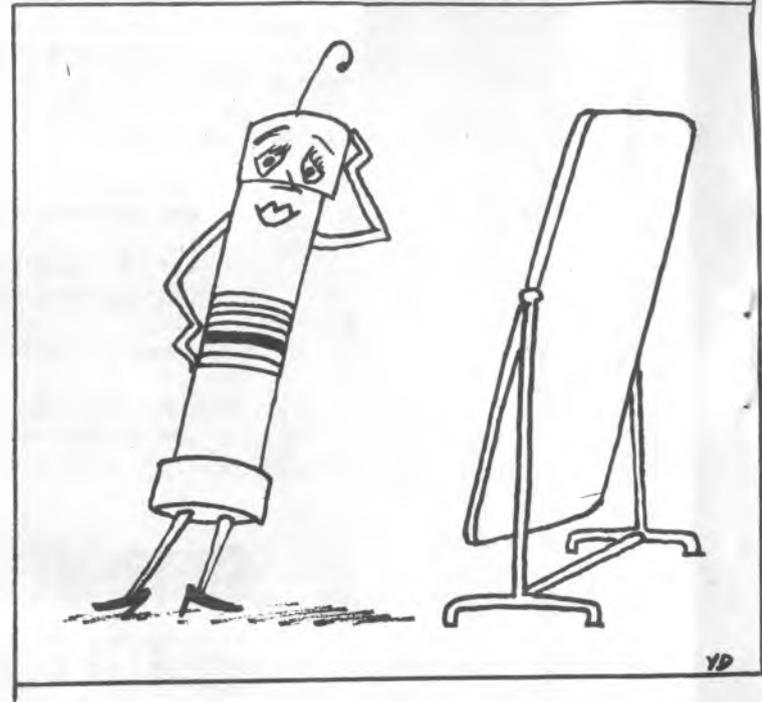
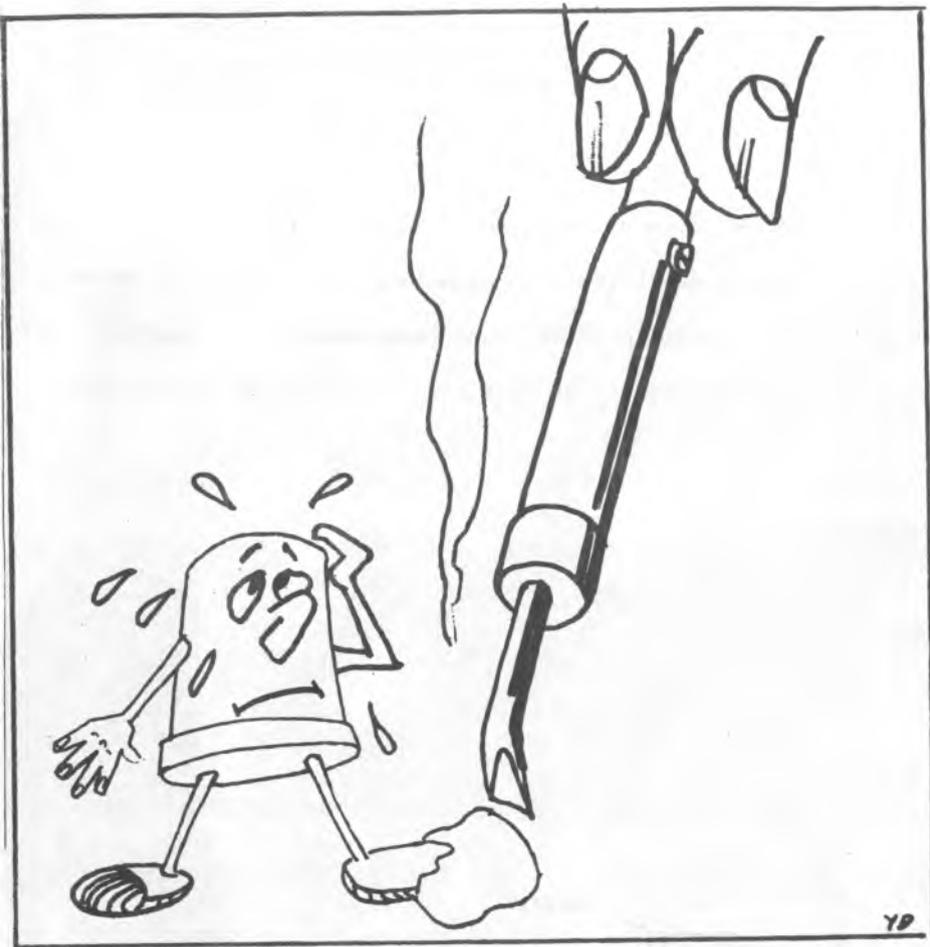
0	NOIR
	MARRON
	ROUGE
	ORANGE
4	JAUNE
	VERT
	BLEU
	VIOLET
8	GRIS
9	BLANC

Ex:



SYMBOLES





Les tensions maximales de service: 300 V pour les 1/4 W, 400 V pour les 1/2 W, 500 V pour les 1 W.

- Autres types de résistances :

Résistances à couche de carbone : résistances de précision et de plus grande stabilité.
Résistances bobinées : résistances réalisées par enroulement d'un fil résistant autour d'un corps cylindrique. Elles sont parfois vitrifiées. Ces résistances sont utilisées pour la réalisation d'éléments de puissance ou de grande précision.

Potentiomètre à couche de carbone :

Ils sont munis d'une piste de carbone . Le réglage potentiométrique s'effectue en déplaçant un curseur sur cette piste.

Condensateurs :

Un condensateur est constitué par un ensemble de deux conducteurs , séparés par un isolant (diélectrique). Divers paramètres caractérisent les condensateurs et permettent de faire un choix entre les différentes technologies lors de la conception d'un montage :

- La valeur de la capacité (on emploie souvent le terme capacité pour désigner un condensateur)
- La tension maximale admissible aux bornes du condensateur (il ne faut pas oublier que c'est la tension crête qui intervient, ainsi en 220 V alternatif, il est nécessaire d'utiliser un condensateur isolé à 400 V)
- La stabilité en température
- Le courant de fuite. C'est la valeur du courant qui traverse le condensateur lorsque celui-ci est soumis à une différence de potentiel continue égale à sa tension nominale (effet parasite)
- La gamme de fréquence d'utilisation.

Différents types de condensateurs :

- Condensateur céramique :

Le diélectrique est obtenu par cuisson d'un mélange d'argile, de silicate de magnésium et d'alumine ; les armatures étant réalisées par métallisation d'argent sur les deux faces du cylindre obtenu. Le condensateur est ensuite recouvert d'une couche de peinture laquée cuite au four.

- Condensateur papier :

Ils sont constitués par enroulement d'une couche de papier (diélectrique) prise entre deux couches d'aluminium (armatures). Ces condensateurs sont recouverts soit par un tube carton, soit par un enrobage bakelite ou rilsan.

- Condensateur film plastique :

Ils sont réalisés de la même manière que les condensateurs papier. Le diélectrique est ici constitué par un film plastique (Polystyrène, Mylar, Polycarbonate) qui est métallisé. Ces condensateurs plastiques sont enrobés d'un moulage isolant

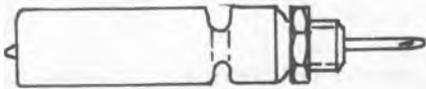
Exercices:

PF-pico = 10^{-12} = 0,000000000001.

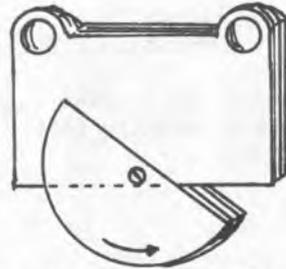
nF-nano = 10^{-9} = 0,000000001.

Exemples de notations: μ F-Micro = 10^{-6} = 0,000001.

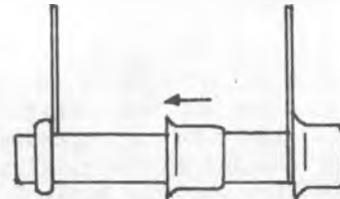
- | | | | | | |
|---|--------------------------|-----------|---------------------|-------|---|
| 1 | Un condensateur marqué : | 0,04 | à une capacité de : | | ? |
| 2 | " | 470 μ | " | | |
| 3 | " | 0,01 | " | | |
| 4 | " | 10000 | " | | |



condensateur électrolytique.



condensateurs variables.



céramique.

4: 40 nF (nano)

3: 40 nF (nano)

2: 470 pF (pico)

1: 40 nF (nano)

réponses

Description et utilisation des plaques A et B

La plaque A comporte une partie déjà câblée qui est en fait la partie de servitude des kits. Elle comprend :

- Deux alimentations stabilisées (+ 5 Volts et + 12 Volts) protégées contre les court-circuits. Ces alimentations sont accessibles respectivement entre les bornes marquées - et + 5 ou + 12.

- Les témoins logiques (notés T1 à T4 sur le connecteur) à très haute impédance d'entrée. Ils sont constitués par 4 diodes électroluminescentes pilotées par 4 portes montées en inverseur (1 boîtier 14001). Pour tester leur fonctionnement, reliez successivement l'alimentation + 12 Volts aux bornes notées T1 à T4.

- Deux afficheurs 7 segments (rouges) à très haute impédance d'entrée grâce aux circuits CMOS utilisés en inverseurs. Pour les tester, relier le point A (sélection de l'afficheur) à + 12 Volts. Reliez ensuite successivement les points a, b, c.. g à + 12 Volts. Vous verrez s'allumer les segments correspondants sur l'afficheur A (près des témoins logiques). Vous sélectionnez l'autre afficheur en reliant B à + 12 Volts.

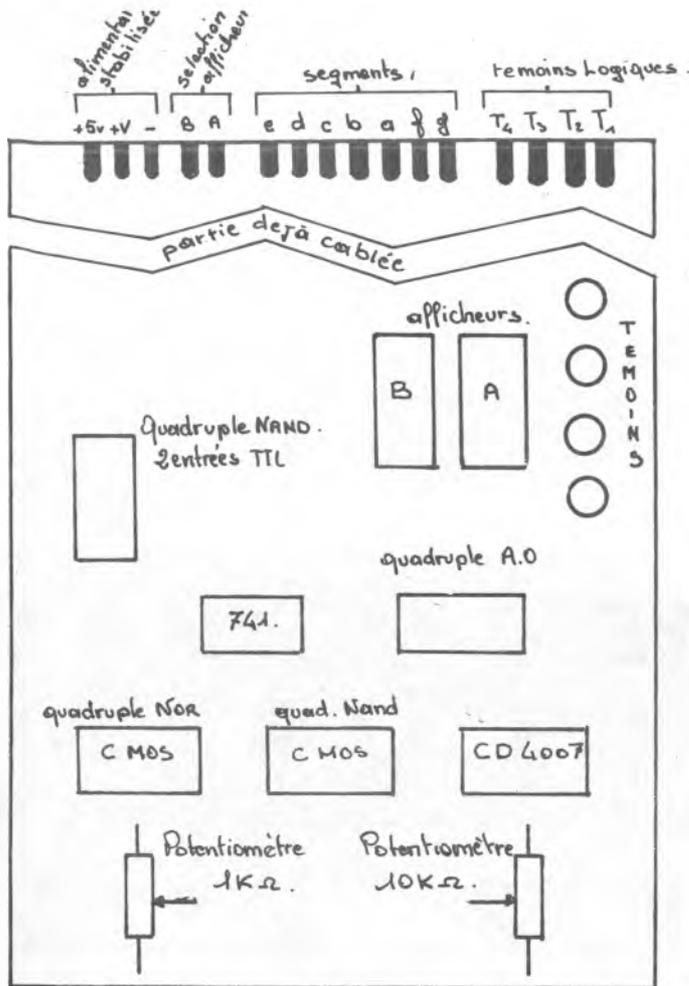
Remarque : Les manipulations précédentes supposent bien entendu que la plaque A soit reliée au réseau E.D.F. par l'intermédiaire du cordon secteur (220 Volts/50 Hz).

Sur la partie non câblée nous trouvons six circuits intégrés. Les broches de ce circuit sont reliées à des pastilles de circuit imprimé. C'est sur ces pastilles que vous effectuerez les soudures pour les différentes connections. Ces circuits ne sont pas alimentés en permanence et vous devrez relier les broches correspondantes des circuits que vous utiliserez à l'alimentation (voir texte correspondant). Il y a une exception à cette règle, c'est le circuit nommé SN 7400 NV dont l'alimentation est reliée en permanence pour éviter qu'une fausse manoeuvre ne détruise ce circuit. Vous remarquerez aussi deux potentiomètres qui seront utilisés lors des expériences.

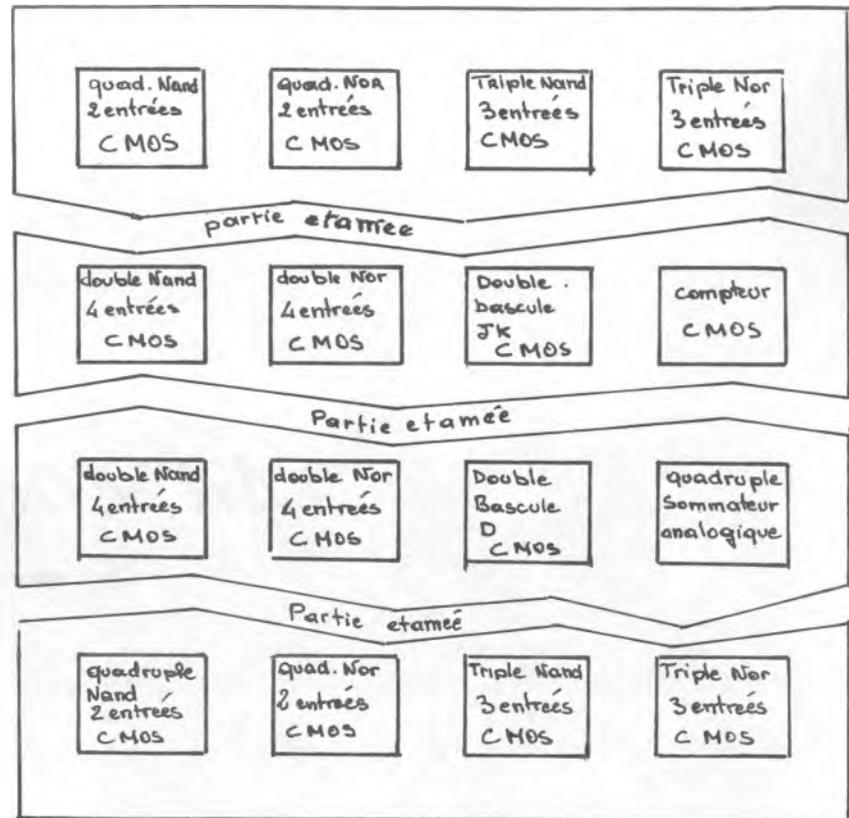
La plaque B comporte 16 circuits intégrés dont toutes les broches sont reliées aux pastilles du circuit imprimé. Lorsque vous utiliserez cette plaque reliez les bandes marquées + et - aux points correspondants de la plaque A (alimentation). **ATTENTION AUX INVERSIONS DE POLARITE** : elles sont fatales pour un circuit intégré.

-Premiere-
PARTIE

LA LOGIQUE



PLAQUE A



PLAQUE B

CHAPITRE 1 : Eléments d'algèbre de BOOLE

L'Algèbre de Boole est une théorie mathématique inventée bien avant l'électronique par le mathématicien Boole. Ses règles nous seront très utiles pour le calcul des circuits logiques que nous allons étudier par la suite. Nous allons donner ici quelques définitions de base indispensables.

I.A. QUANTITE BOOLEENE SIMPLE.

Une quantité Booleene est une quantité susceptible de prendre seulement deux valeurs : zéro ou un.

I.B. OPERATIONS LOGIQUES ELEMENTAIRES.

Elles sont au nombre de trois :

- La complémentation :

Le complément d'une quantité booléene simple A est noté \bar{A}

Si A = 0 alors $\bar{A} = 1$

Si A = 1 alors $\bar{A} = 0$

- Le ET Logique :

Si A et B sont des quantités booléenes simples, le ET Logique de ces deux quantités est noté A.B.

L'expression A.B sera égale à 1 si et seulement si A ET B sont tous deux égaux à 1. Elle sera égale à zéro dans tous les autres cas.

- LE-OU Logique :

Si A et B sont des quantités booléenes simples le OU Logique de ces deux quantités est noté A + B.

L'expression A + B sera égale à 1 si A OU B sont égaux à 1.

Si A = 0 et B = 0 alors A + B = 0

Si A = 0 et B = 1 alors A + B = 1

Si A = 1 et B = 0 alors A + B = 1

Si A = 1 et B = 1 alors A + B = 1

On voit que le OU Logique bien qu'il soit noté + n'est pas l'équivalent de l'addition, nous ne devons pas l'oublier par la suite.

- PROPRIETES DES OPERATIONS LOGIQUES.

A et B sont des quantités booléenes simples ; nous allons énumérer les principales propriétés des opérations logiques.

Complémentation . A + \bar{A} = 1

En effet : Si A = 0 alors $\bar{A} = 1$ et 0 + 1 = 1

Si A = 1 alors $\bar{A} = 0$ et 1 + 0 = 1

. $\bar{\bar{A}} = A$ autrement dit le complément du complément de A est égal à A, ce qui se comprend aisément.

OU

. A + 1 = 1

. A + A = A

. A + 0 = A

A	0	1	0	1
B	0	0	1	1
S	0	0	0	1

Figure 1: Table de vérité d'une fonction ET à 2 entrées $A \cdot B$

A	0	1	0	1
B	0	0	1	1
S	0	1	1	1

Figure 2: A compléter pour $S = A + B$ OU

Figure 3: table de vérité d'une fonction OU à 3 entrées $A + B + C$

A	0	1	0	1	0	1	0	1
B	0	0	1	1	0	0	1	1
C	0	0	0	0	1	1	1	1
S	0	1	1	1	1	1	1	1

On voit bien ici la différence entre le OU Logique et l'addition arithmétique : en effet de ces deux relations nous pourrions déduire, si nous faisons de l'arithmétique, que $A = 0$. Il faut bien se garder de telles conclusions et ne pas oublier les définitions des fonctions ET et OU.

ET $A.A = A$
 $A.0 = 0$
 $A.1 = A$

EXERCICE Pour bien vous familiariser avec les fonctions logiques nous vous conseillons de vérifier les propriétés ci-dessus en vous reportant aux définitions.
Prenons par exemple la propriété $A + A = A$

.Si $A = 0$ alors $A + A = 0 + 0 = 0 = A$
.Si $A = 1$ alors $A + A = 1 + 1 = 1 = A$
 donc $A + A = A$.

I.C. TABLE DE VERITE

Elle est très utile pour déterminer le fonctionnement d'un circuit donné.

C'est un simple tableau dans lequel la sortie du circuit est donné pour chaque état possible des entrées.

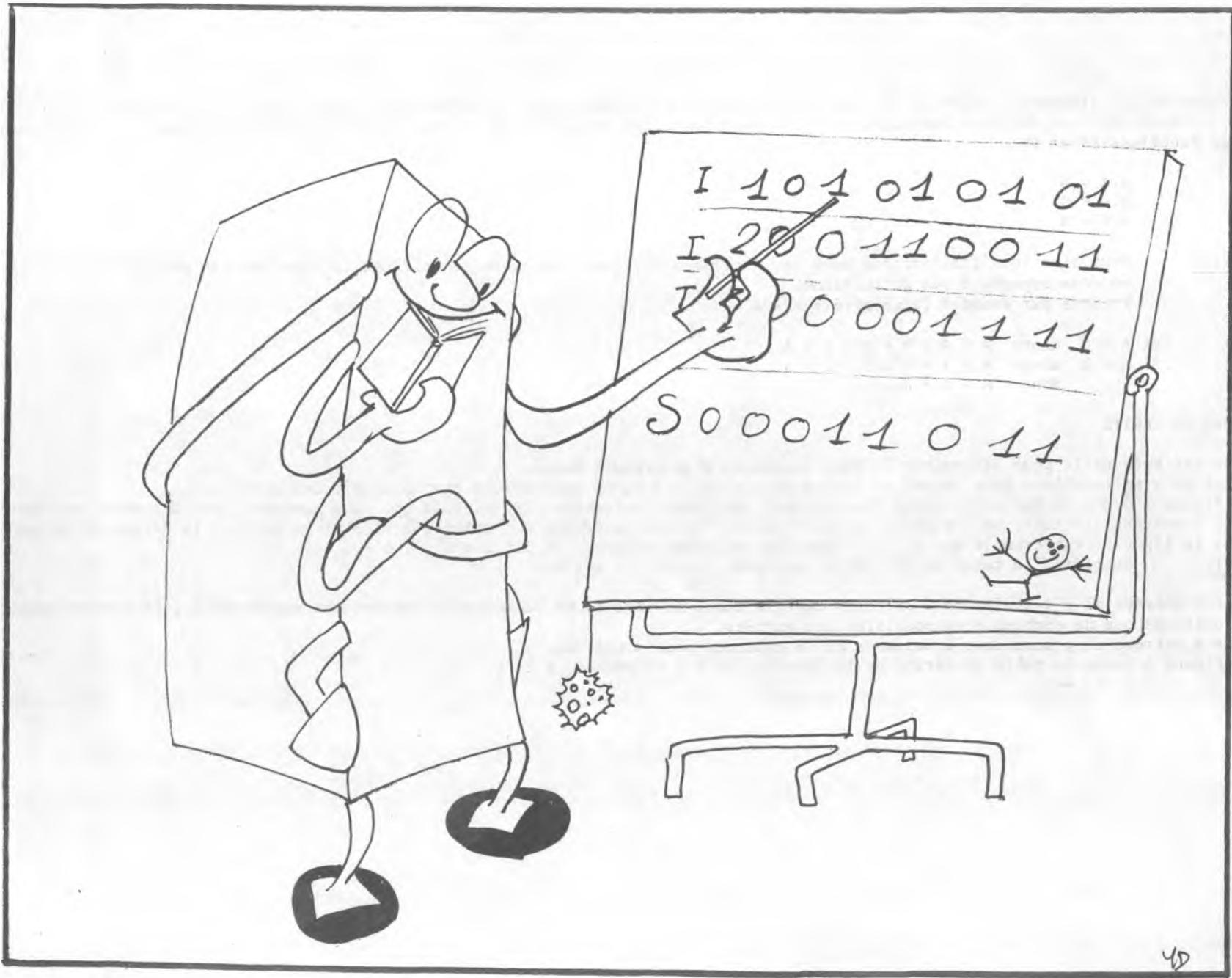
La figure 1 donne la table de vérité d'un circuit réalisant la fonction ET, circuit que nous nommerons par la suite une Porte ET à 2 entrées. La table de vérité se lit par colonne. On lit la valeur des entrées A et B et on obtient la valeur de la sortie dans la ligne S. Par exemple $A = 1, B = 0$ dans la troisième colonne. On lit $S = 0 : 1.0 = 0$

EXERCICE Complétez la table de vérité de la figure 2 pour $S = A + B$.

Pour 2 entrées il y a seulement 4 colonnes dans la table de vérité. Si le nombre d'entrées est supérieur à 2 il y aura autant de colonnes que de combinaisons possibles des entrées.

Pour 3 entrées il y aura donc 8 colonnes et 16 colonnes pour 4 entrées.

La figure 3 donne la table de vérité de la fonction OU à 3 entrées C, B et C.



CHAPITRE 2 : Rappels de physique et d'électronique

Après ces considérations mathématiques abstraites mais indispensables revenons aux circuits intégrés. Nous avons vu en détail dans le kit K1 que la matière est constituée de molécules et atomes et que c'est en leur sein que se trouvent les électrons dont le déplacement en groupe constitue le courant électrique. L'Architecture cristalline et les semiconducteurs ont été vus dans le kit K2. Nous supposons donc ces notions connues, ainsi que le but et la constitution des composants autres que les circuits intégrés. Par contre nous allons étudier ceux-ci d'une manière essentiellement pratique et voir les possibilités (insoupçonnables il y a quelques années) qui permettent leur interconnection. Dans cette Partie nous traiterons uniquement des circuits intégrés logiques. Ces circuits ne peuvent être attaqués que par des présences (état 1) ou des absences (état 0) de tension. La sortie formera une tension proche de la tension d'alimentation (état 1) ou proche de la masse (état 0).

A PARAMETRES CARACTERISTIQUES DES CIRCUITS LOGIQUES

Après la réalisation des circuits logiques de base avec les tubes, puis les transistors (voir les kits correspondants) l'introduction de la microélectronique a permis d'intégrer sur un seul minuscule cristal de semiconducteur un nombre croissant de composants aux performances dans ces améliorées.

Au fur et à mesure différents types de circuits ont été créés : ils sont classés en familles logiques. Les circuits qui les composent sont prévus pour pouvoir, au sein d'une même famille, d'interconnecter directement les uns aux autres (sorties à entrées). Le passage d'une famille à l'autre, bien que parfois directement possible, nécessitent généralement des circuits d'adaptation appelés interface car les paramètres caractéristiques varient d'une famille à l'autre.

Les principales caractéristiques des familles logiques sont :

- La tension d'alimentation (et sa polarité).
- Les tensions correspondant au 1 et au 0 logiques (qui doivent rendre compatibles entrées et sorties).
- Les caractéristiques de courant en entrée et en sortie (à consommer ou à fournir).
- Le nombre d'entrées que peut commander une sortie : c'est la sortance (ou le fan-out en anglais).
- L'immunité aux bruits qui caractérise la sensibilité des circuits aux parasites.
- Le temps de propagation : c'est le temps s'écoulant entre un changement d'état d'une entrée et le changement correspondant sur la sortie. Ce facteur limite la rapidité des circuits.

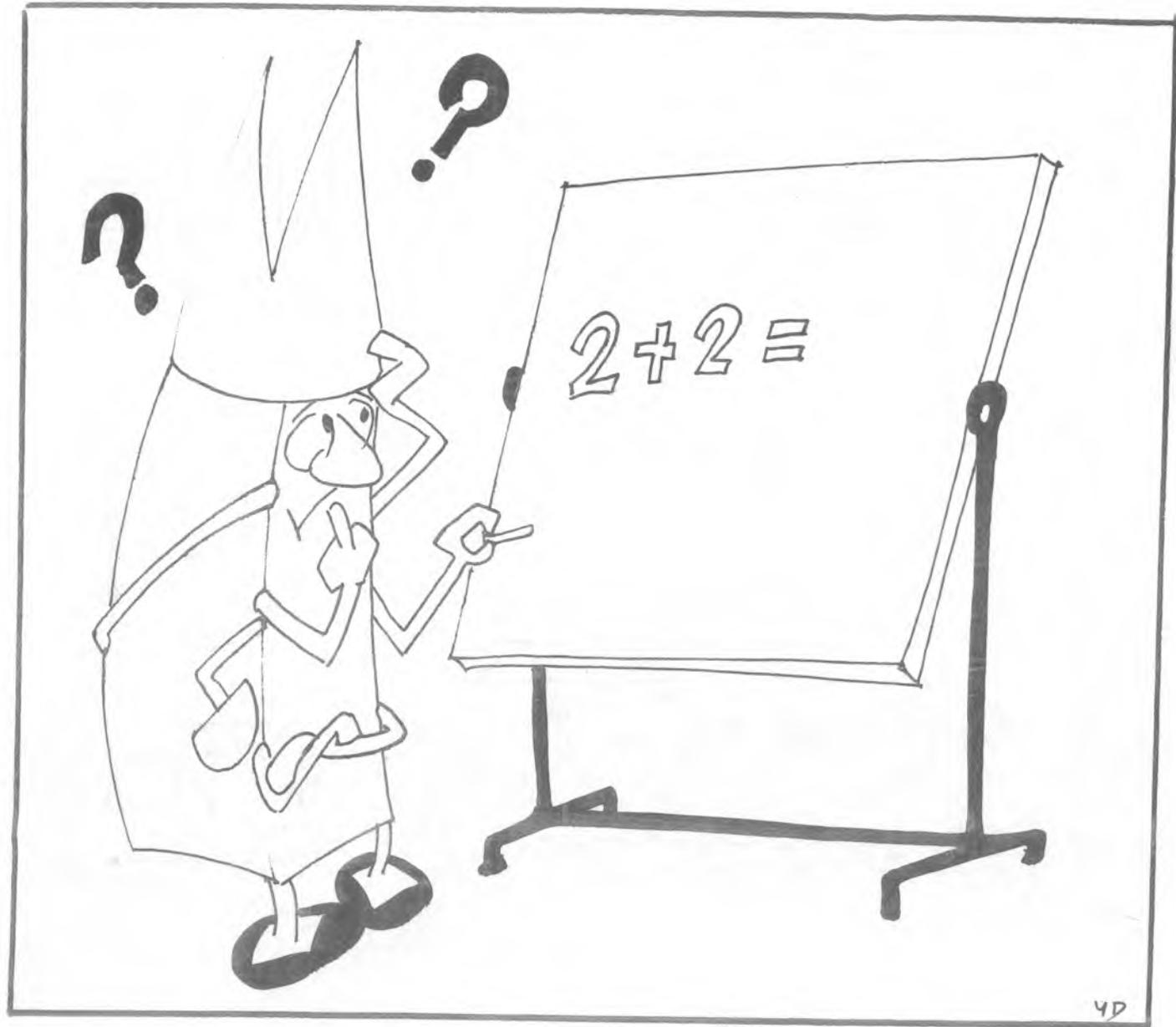
Ces paramètres seront étudiés par les deux familles logiques du kit.

B FAMILLES LOGIQUES

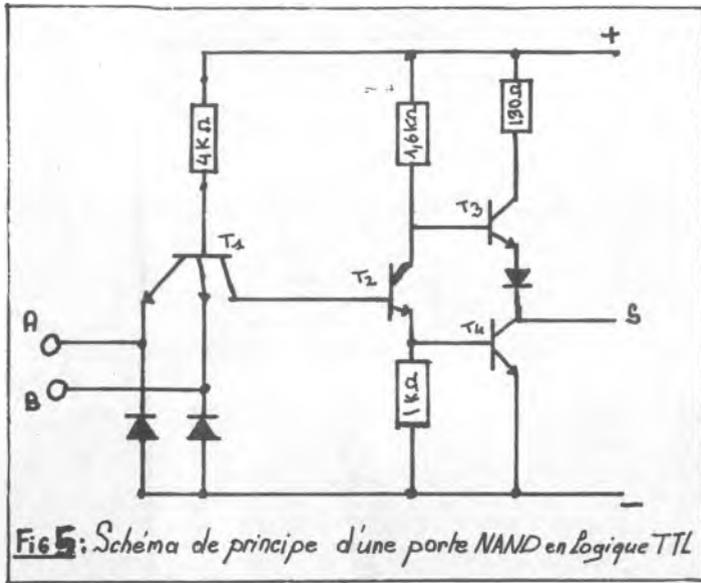
Nous citerons pour mémoire les familles logiques anciennes qui ne sont plus utilisées à l'heure actuelle telles que :

- La logique RTL ou Résistance Transistor Logic
- La logique DTL ou Diode Transistor Logic.

La Logique ECL se caractérise principalement par une très grande vitesse de fonctionnement et des niveaux d'entrées très faibles. Les familles que nous utiliserons sont la TTL ou Transistor Transistor Logic et la C.MOS ou MOS complémentaire.

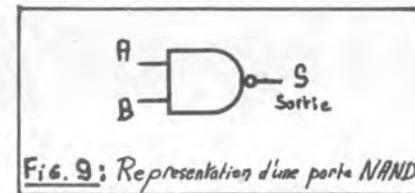
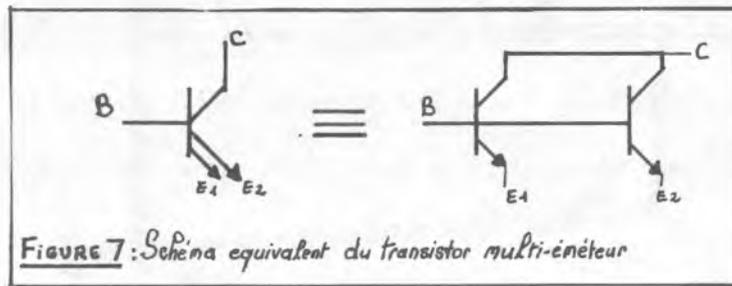
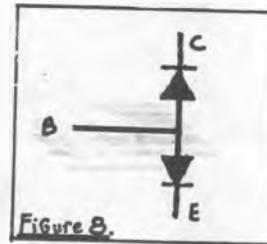


4D



A	0	1	0	1
B	0	0	1	1
S	1	1	1	0

Figure 6: Table de vérité d'une porte NAND



CHAPITRE 3 : La logique TTL

A CONSTITUTION D'UNE PORTE NAND

C'est encore actuellement la famille logique la plus utilisée. Son emploi massif a permis aux constructeurs de pratiquer des prix très bas. Nous allons donc l'étudier en détail.

Le schéma du principe d'une porte NAND du Type 7400 est donnée à la figure 5. Une porte NAND, en français NON-ET, réalise sur sa sortie la fonction A.B. Si A et B sont ses entrées. C'est-à-dire le ET inversé. La table de vérité est donnée par la figure 6 : elle se déduit directement de la table de vérité de la figure 1 en remplaçant 1 par 0 et 0 par 1 dans la ligne correspondant à la sortie S.

Voyons un peu le schéma de principe de la figure 5. Nous y rencontrons des résistances, des diodes, des transistors que nous connaissons déjà. Par contre le premier Transistor T1 n'est pas du type habituel : il possède deux émetteurs. Ces transistors sont particuliers aux circuits intégrés et leur fonctionnement peut s'expliquer simplement. En fait, pour le fonctionnement, ils sont équivalents à deux transistors dont les bases et les collecteurs seraient reliés ensemble comme sur la figure 7.

Supposons que l'on applique sur les deux entrées A et B la tension d'alimentation + V. Aucun courant ne peut circuler dans les émetteurs.

Par contre nous souvenons (kit K2) qu'un transistor se compose de deux diodes tête bêche (voir figure 8). Un courant va pouvoir s'établir à partir de la base à travers la jonction collecteur-base qui est polarisée en direct. Ce courant traverse la jonction base émetteur de T2 et lasature. La base de T4 est portée à un potentiel positif par rapport à son émetteur et T4 se sature. Il pourra absorber du courant sur la sortie. La base de T3 est à un potentiel voisin de celle de T3 puisque T2 est saturé. T3 sera donc bloqué.

En résumé si A et B sont égaux à 1 on aura S = 0 cela vérifie la dernière colonne de la table de vérité.

Supposons maintenant que l'une des entrées A ou B, ou les deux à la fois, soient reliées à la masse. Le transistor T1 aura l'un de ses émetteurs (ou les deux) à un potentiel inférieur à celui de sa base ; il va donc se saturer et son potentiel collecteur sera voisin de la masse. De ce fait T2 sera bloquée. T4 sera bloqué aussi et T3 conducteur car sa base reliée à + V par l'intermédiaire de 1,6 K . T3 pourra fournir un courant sur la sortie S. On a donc vu que si l'une des entrées (ou les deux) est reliée à la masse on aura la sortie S à + V ce qui vérifie les trois premières colonnes de la table de vérité (fig. 6).

Remarque : Une entrée non reliée est à l'état logique 1.

Le schéma logique équivalent d'une Porte NAND est donné par la figure 9.

Le kit comporte un circuit qui contient dans le même boîtier quatre portes NAND en technologie TTL.

Le brochage de ce circuit 7400 est donné sur la figure 10 vu de dessous c'est-à-dire dans le sens où nous l'utiliserons pour nos expériences. Ce circuit est le seul qui soit alimenté en permanence. Il se trouve sur la plaque A du KIT au dessus du condensateur du filtrage de l'alimentation.

B EXPERIENCES

Nous allons maintenant étayer nos discussions par des expériences.

Vous les réaliserez sur la plaque prévue à cet effet. Les plots et bandes de cuivre étamés vous serviront à établir les connexions par soudure de fil contenu dans les sachets de composants.

Nous vous conseillons de ne faire aucune modification du cablage lorsque la plaque est sous tension : COMMENCEZ PAR DEBRANCHER LE CORDON SECTEUR.

Vérifiez le cablage avant la mise sous tension : cela vous évitera de détruire les circuits intégrés qui supportent assez mal les mauvais traitements.

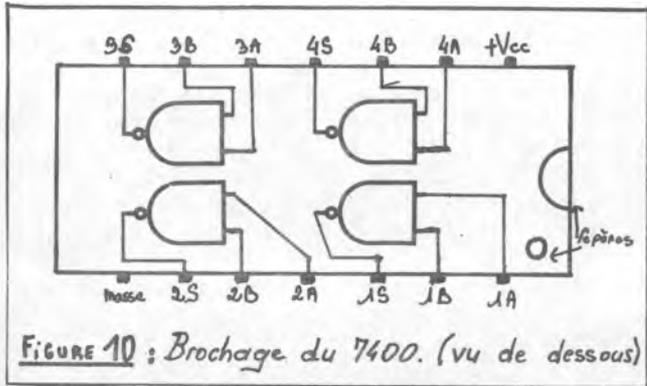


FIGURE 10 : Brochage du 7400. (vu de dessous)

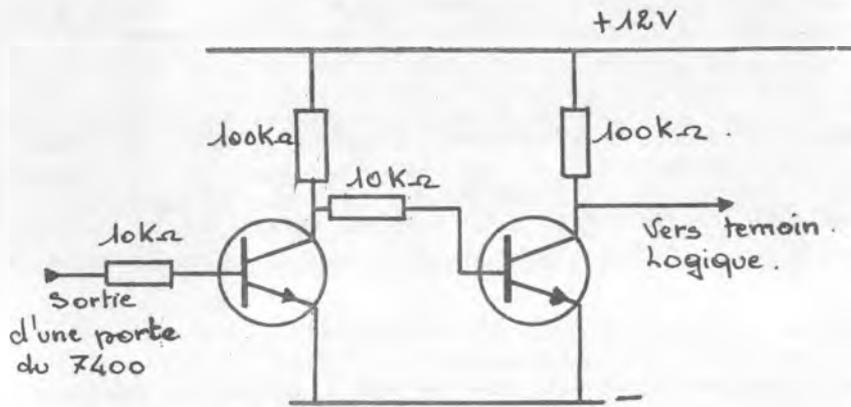


Fig. 11b.

à insérer entre une sortie TTL et le témoin logique pour visualiser les niveaux

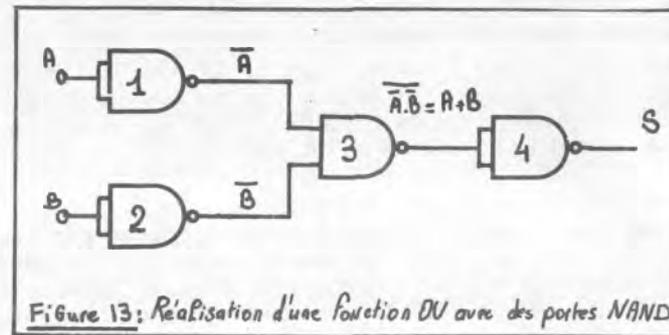
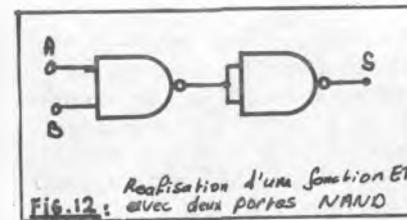
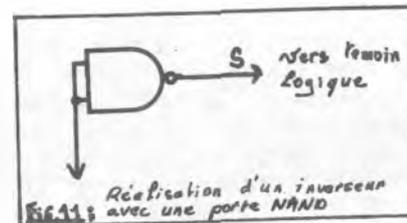


Figure 13: Réalisation d'une fonction OU avec des portes NAND

EXPERIENCE 1.

Il s'agit de vérifier la table de vérité des quatre portes NAND contenues dans le boîtier 7400.

La tension d'alimentation est appliquée au circuit dès que l'on branche le secteur. Nous n'aurons donc pas à nous en préoccuper.

Les sorties sont visualisées par les témoins logiques T1T2T3T4. Elles seront donc reliées aux entrées correspondantes sur le connecteur à l'aide du fil de câblage (n'oubliez pas d'utiliser des fils les plus courts possibles pour la clarté du montage). Si à ce moment vous branchez le fil secteur vous ne verrez aucun voyant s'allumer. Débranchez l'alimentation. Reliez successivement l'entrée A puis l'entrée B puis les deux entrées de chaque porte à la masse (ligne marquée -) et vérifiez qu'à chaque fois le témoin logique s'éclaire. Cela correspond à la table de vérité du NAND.

EXPERIENCE 2.

Réalisez le montage de la figure 11. C'est-à-dire reliez ensemble les deux entrées d'une même porte NAND. La sortie sera toujours reliée à un témoin logique.

$$S = \overline{A.A} = \bar{A}$$

Nous avons réalisé un inverseur à partir d'une porte NAND. Pour le vérifier nous relierons successivement les entrées en + et en - de l'alimentation.

EXPERIENCE 3.

Nous avons vu qu'une porte NAND réalisait la fonction $\overline{A.B}$. Nous pouvons obtenir la fonction ET c'est-à-dire $A.B$ en faisant suivre une porte NAND d'un inverseur. En effet :

$$\overline{\overline{A.B}} = A.B$$

Le montage de la figure 12 réalise cette fonction.

Vérifiez que la table de vérité de ce montage correspond à celle d'une fonction ET (voir fig. 1).

EXPERIENCE 4.

Réalisez le montage de la figure 13.

Relevez la table de vérité de ce circuit en reliant successivement les entrées A et B à la ligne + et la masse.

Comparez avec la table de vérité donnée en figure 2.

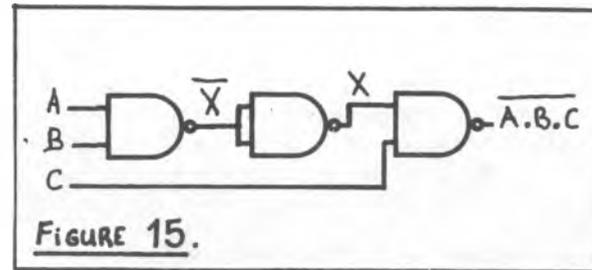
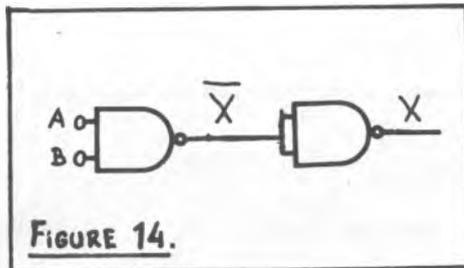
Le circuit réalise l'inverse de la fonction OU par des moyens assez inattendus. En effet nous obtenons une fonction OU inversée avec un NAND et des inverseurs.

Nous allons en tirer une relation qui nous sera utile par la suite.

Quelle est en effet la fonction que réalise le circuit en question ?

Les portes 1 et 2 sont montées en inverseurs on obtient donc

$$S = \overline{\overline{A.B}} = \bar{A}.\bar{B} = \overline{A + B}$$



A	0	1	0	1	0	1	0	1
B	0	0	1	1	0	0	1	1
C	0	0	0	0	1	1	1	1
A.B.C								
$\overline{A.B.C}$								

FIGURE 16: Table de vérité de la fonction $\overline{A.B.C}$

Cette relation est en fait une partie du Théorème de DE MORGAN qui s'exprime entièrement par les 2 relations ci-dessous

$$\begin{aligned} \overline{A + B} &= \overline{A} \cdot \overline{B} \\ \overline{A \cdot B} &= \overline{A} + \overline{B} \end{aligned}$$

C EXERCICES ET EXPERIENCES

EXERCICE

La deuxième relation a été énoncée directement vous pouvez la vérifier en faisant la table de vérité de la fonction $\overline{A} + \overline{B}$ et en l'identifiant à la table de vérité de la fonction NAND donnée à la figure 6.

Avec des portes NAND nous avons réalisé :

- La fonction inversion
- La fonction ET
- La fonction OU

Cette possibilité de réaliser toutes les fonctions logiques s'exprime en disant que l'opérateur NAND est un OPERATEUR COMPLET.

EXERCICE

Nous allons essayer d'obtenir la fonction $\overline{A \cdot B \cdot C}$. c'est-à-dire un NAND à 3 entrées. Pour cela nous utiliserons les règles simples de l'Algèbre de Boole. Chaque étape du calcul sera expliquée.

$$\begin{aligned} \overline{A \cdot B \cdot C} &= \overline{(A \cdot B) \cdot C} \\ &= \overline{A \cdot B} + \overline{C} \end{aligned}$$

décompose donc en deux étapes :

- 1°) Faire la fonction $\overline{A \cdot B}$ ce qui est possible avec une porte NAND à 2 entrées
- 2°) Faire le OU de $\overline{A \cdot B}$ avec l'inverse de la troisième entrée soit \overline{C} .

Si nous baptisons \overline{X} la quantité $\overline{A \cdot B}$ nous devons donc obtenir

$$\begin{aligned} \overline{X} + \overline{C} &= \overline{\overline{\overline{X} + \overline{C}}} \\ &= \overline{\overline{X} + \overline{C}} \end{aligned}$$

$\overline{A \cdot B} + \overline{C}$ soit $\overline{X} + \overline{C}$

nous inversons deux fois ce qui ne change rien
nous appliquons le théorème de DE MORGAN.

Il s'agit maintenant de traduire cette expression par un circuit. Nous allons une fois encore procéder par étapes. Nous construirons d'abord \overline{X} en faisant le NAND de A et B puis X en inversant la quantité précédente (voir fig. 14). Il suffit maintenant de faire le NAND de X avec C. Nous obtenons le circuit représenté par la figure 15.

EXERCICE

Construisez la table de vérité de la fonction $\overline{A \cdot B \cdot C}$ en complétant la figure 16. Pour vous aider nous l'avons décomposé en

NOM	FONCTION	SYMBOLE	TABLE DE VÉRITÉ															
INVERSEUR	$S = \bar{A}$		<table border="1"> <tr><td>A</td><td>0</td><td>1</td></tr> <tr><td>S</td><td>1</td><td>0</td></tr> </table>	A	0	1	S	1	0									
A	0	1																
S	1	0																
PORTE ET	$S = A \cdot B$		<table border="1"> <tr><td>A</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>B</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>S</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> </table>	A	0	0	1	1	B	0	1	0	1	S	0	0	0	1
A	0	0	1	1														
B	0	1	0	1														
S	0	0	0	1														
PORTE OU	$S = A + B$		<table border="1"> <tr><td>A</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>B</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>S</td><td>0</td><td>1</td><td>1</td><td>1</td></tr> </table>	A	0	1	0	1	B	0	0	1	1	S	0	1	1	1
A	0	1	0	1														
B	0	0	1	1														
S	0	1	1	1														
PORTE NAND	$S = \overline{A \cdot B}$		<table border="1"> <tr><td>A</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>B</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>S</td><td>1</td><td>1</td><td>1</td><td>0</td></tr> </table>	A	0	0	1	1	B	0	1	0	1	S	1	1	1	0
A	0	0	1	1														
B	0	1	0	1														
S	1	1	1	0														
PORTE NOR	$S = \overline{A + B}$		<table border="1"> <tr><td>A</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>B</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>S</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> </table>	A	0	1	0	1	B	0	0	1	1	S	1	0	0	0
A	0	1	0	1														
B	0	0	1	1														
S	1	0	0	0														

FIGURE 17a: Les différentes Portes Logiques

NOM	FONCTION	PROPRIÉTÉS
PORTE ET	$S = A \cdot B$	$A \cdot 0 = 0$; $A \cdot 1 = A$; $A \cdot A = A$
PORTE OU	$S = A + B$	$A + 0 = A$; $A + 1 = 1$; $A + A = A$
PORTE NAND	$S = \overline{A \cdot B}$	$\overline{A \cdot 0} = 1$; $\overline{A \cdot 1} = \bar{A}$; $\overline{A \cdot A} = \bar{A}$
PORTE NOR	$S = \overline{A + B}$	$\overline{A + 0} = \bar{A}$; $\overline{A + 1} = 0$; $\overline{A + A} = \bar{A}$

FIGURE 17b: Les propriétés des Fonctions logiques

deux parties. Vous pouvez commencer par remplir la ligne correspondant à A.B.C puis remplacer les 0 par les 1 et inversement pour obtenir A.B.C.

EXPERIENCE 5.

Réalisez le montage de la figure 15. Procédez comme précédemment pour vérifier que le montage correspond bien à la fonction A.B.C en composant les tables de vérité.

La sortie sera évidemment visualisée sur un témoin logique.

Le tableau de la figure 17 résume ce que nous avons appris jusqu'à maintenant. Il existe des portes ET, OU, des inverseurs, des portes NOR (fonction NON.OU). Nous les avons introduites ici avec leur symbole et leur table de vérité.

D PARAMETRES DES CIRCUITS INTEGRES LOGIQUES TTE

Jusqu'ici nous nous sommes préoccupés essentiellement des propriétés logiques du circuit 7400. Il n'en reste pas moins que nous avons à faire un circuit intégré électronique. Il y a donc des paramètres électriques qui le caractérisent et des contraintes qu'il convient de respecter pour le fonctionnement correct des circuits logiques réalisés. Ce sont ces paramètres que nous allons étudier ici pour la logique TTL.

- LA TENSION D'ALIMENTATION

Elle doit être soigneusement filtrée et régulée pour obtenir un fonctionnement correct, ce qui nécessite une alimentation bien conçue et très efficace.

La tension ne doit pas être inférieure à 4,75 Volts ni supérieure à 5,25 Volts. La tension normale étant de 5 Volts.

- LA TENSION D'ENTREE MAXIMALE

Sous peine de détruire le circuit intégré il ne faut pas lui appliquer plus de 5,5 Volts sur ses entrées.

- LA SORTANCE (FAN-OUT en anglais)

Nous avons vu dans le fonctionnement de la porte NAND qu'il faut absorber un courant pour mettre les entrées à l'état bas. La Sortie d'un NAND peut absorber un courant donc on peut faire fonctionner 2 NAND l'un à la suite de l'autre en reliant directement la sortie de l'un à l'entrée de l'autre. On peut même relier plusieurs entrées à une seule sortie, mais ce nombre n'est pas illimité car le courant absorbé par une sortie n'est pas illimité.

Les constructeurs donnent dans leurs fiches de caractéristiques le nombre maximum d'entrées que l'on peut relier à une seule sortie.

Ce nombre caractérise la sortance (ou FAN-OUT)

Un circuit a une sortance de 10 si on peut relier 10 entrées TTL à une seule sortie du circuit considéré, 10 est la sortance actuelle des circuits TTL.

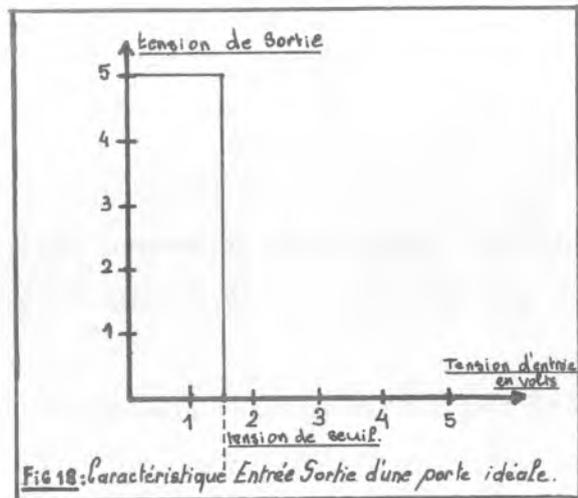


Fig 18: Caractéristique Entrée Sortie d'une porte idéale.

- FACTEUR DE CHARGE D'ENTREE

L'intensité du courant devant être absorbé pour mettre une entrée au niveau 0 est normalisée. Cependant certaines entrées nécessitent plus de courant que d'autres, le double ou le triple.

Cette intensité est caractérisée par le facteur de charge d'entrée.

- . On peut relier 10 entrées ayant un facteur de charge d'entrée de 1 à la sortie d'un circuit ayant une sortance de 10
- . On peut relier 5 entrées ayant un facteur de charge d'entrée de 2 à la sortie du circuit ayant une sortance de 10.

Le nombre maximal d'entrée à relier en sortie d'un circuit de sortance S est égal à la sortance S divisée par le facteur de charge d'entrées des circuits considérés.

SEUILS, SPECIFICATION DES TENSIONS D'ENTREE ET DE SORTIE. MARGES DE BRUIT.

La porte logique idéale donnerait exactement 0 Volt en sortie à l'état bas et + 5 Volt à l'état haut.

Le passage de l'état haut à l'état bas (et inversement) se ferait pour une variation très faible de la tension sur une entrée autour de la tension de Seuil (voir fig. 18).

Dans ce cas la tension en entrée pourrait varier entre 0 et 1,5 Volts sans variation de la tension de sortie (ou entre 1,5 et 5 Volts).

On pourrait dire que cette porte aurait une marge de bruit de 1,5 Volts à l'état bas et de 3,5 Volts à l'état haut.

Pour qu'une entrée soit considérée comme étant au niveau logique zéro il faut que la tension sur cette entrée soit comprise entre 2,0 et 5,5 Volts.

D'autre part la sortie d'un circuit sera obligatoirement à un potentiel inférieur à 0,4 V à l'état bas et supérieur à 2,4 Volts à l'état haut.

La marge du bruit est dans ce cas de 0,4 Volts environ.

TEMPS DE PROPAGATION.

C'est le temps qui s'écoule entre le changement d'état logique d'une entrée et le changement correspondant de l'état logique de la sortie.

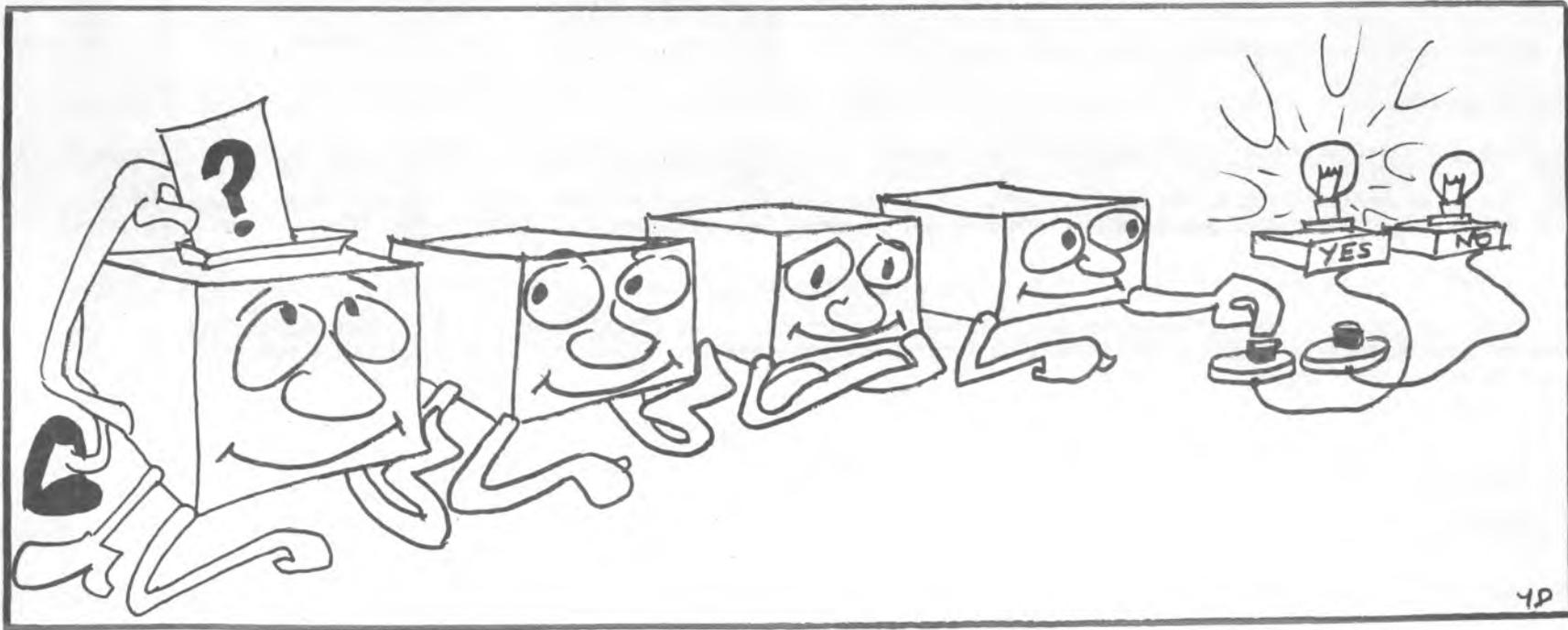
Pour une porte en technologie TTL il est de l'ordre de dix milliardièmes de seconde (dix nanosecondes). C'est le temps de propagation qui caractérise la rapidité maximale des circuits qui pourront être réalisés.

LES AUTRES CIRCUITS TTL.

Nous ne nous sommes jusqu'ici intéressés qu'au circuit 7400. Il est évident qu'il est loin d'être le seul circuit TTL. Il existe de catalogues de constructeurs d'un format équivalent au Petit Larousse consacrés uniquement aux circuits Logiques TTL.

On distingue plusieurs catégories de circuits :

- Les opérateurs ou Portes
- LES Bascules
- Les Mémoires et Registres
- Les décodeurs et Multiplexeurs
- Les circuits arithmétiques
- Les compteurs.



4D

D'autre part en dehors de la TTL classique on trouve aussi :

- La TTL trois états
- La TTL Rapide
- La TTL Basse consommation

En fait nous allons étudier un grand nombre de ces circuits dans une technologie qui nous paraît meilleure que la TTL : La technologie CMOS. qui offre des avantages incontestables sur la TTL.
Il est évident que tout ce que nous dirons sur les circuits CMOS peut être transposé à la TTL en adaptant les schémas aux spécifications de celle-ci.

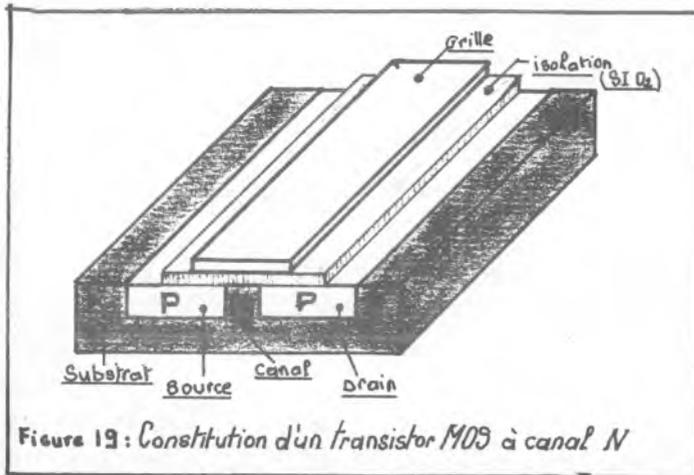


Figure 19: Constitution d'un transistor MOS à canal N

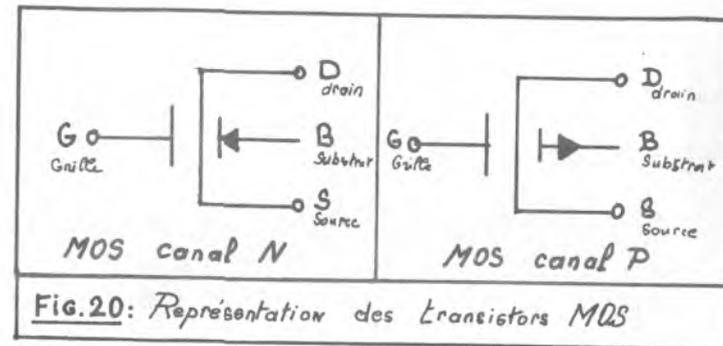


Fig.20: Représentation des Transistors MOS

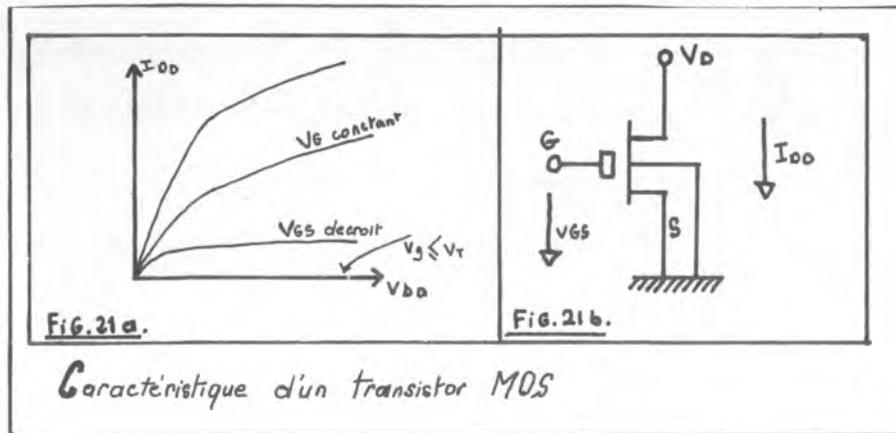
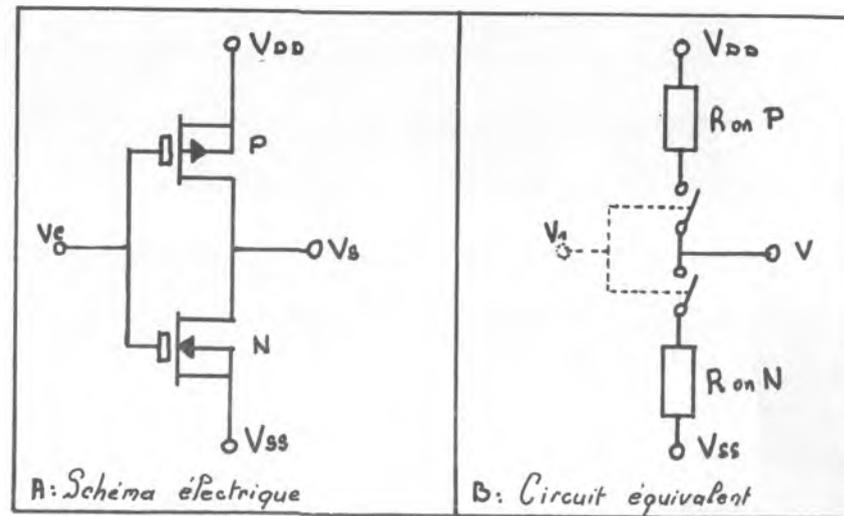


Fig.21a.

Fig.21b.

Caractéristique d'un transistor MOS



A: Schéma électrique

B: Circuit équivalent

FIGURE.22: L'inverseur C.MOS

CHAPITRE 3 : les circuits C-MOS

Les circuits logiques CMOS sont issus des progrès récents de la technologie et ils sont destinés à supplanter tous les autres dans certains domaines.

Ils font appel à l'effet de champ et plus particulièrement à la Technique MOS. (Metal Oxyde Silicium).

Nous les avons retenus pour ce kit et nous allons les étudier en détail.

A. Constitution des transistors MOS.

Sur une pastille de silicium monocristallin appelée substrat, on dépose par diffusion des couches successives afin d'obtenir un dispositif conforme à la figure 19.

Les régions P et N sont obtenues par diffusion des dopeurs correspondants (Voir Manuel Transistors).

La couche isolante est obtenue par oxydation du silicium en silice (SiO_2).

Le Transistor MOS comporte 4 électrodes :

- . La grille est une électrode conductrice constituée en général par une couche d'Aluminium
- . Le substrat qui est la pastille de silicium sur laquelle a été diffusé le Transistor MOS
- . La Source et le Drain

Il existe des Transistors à canal P ou N.

Leur représentation est celle de la figure 20.

Leur fonctionnement est différent des transistors classiques bipolaires.

Le courant qui circule entre le drain et la source est commandé par la tension appliquée sur la grille.

B. Fonctionnement des Transistors MOS.

Nous avons vu que la grille d'un transistor MOS est isolée par rapport aux trois autres électrodes.

En conséquence il ne circule aucun courant par la grille (sauf les courants de fuite dus aux imperfections de l'isolation).

C'est une tension qui commande le transistor MOS.

La figure 21 a représenté les caractéristiques d'un transistor MOS utilisé dans la configuration de la figure 21 b. Si la tension entre grille et source est inférieure à la tension de seuil V_T le transistor est bloqué.

Lorsque la tension VGS dépasse la tension V_T les transistors MOS se débloquent et un courant circule entre le drain et la source. Ce courant augmente si VGS augmente.

Les caractéristiques du MOS amplificateur sont très voisines de celles d'un tube à vide. Toutefois Drain et Source jouent un rôle symétrique.

Ces propriétés permettent d'utiliser le MOS comme porte série bidirectionnelle appelée encore commutateur analogique ou comme opérateur logique.

C. L'INVERSEUR CMOS.

La figure 22 montre un inverseur CMOS et son schéma équivalent. Une tension égale à V_{DD} met en conduction le transistor à canal N et bloque le transistor à canal P si bien que la tension de sortie est égale à V_{SS} .

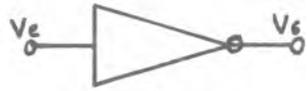


Fig. 23: Représentation logique d'un inverseur.

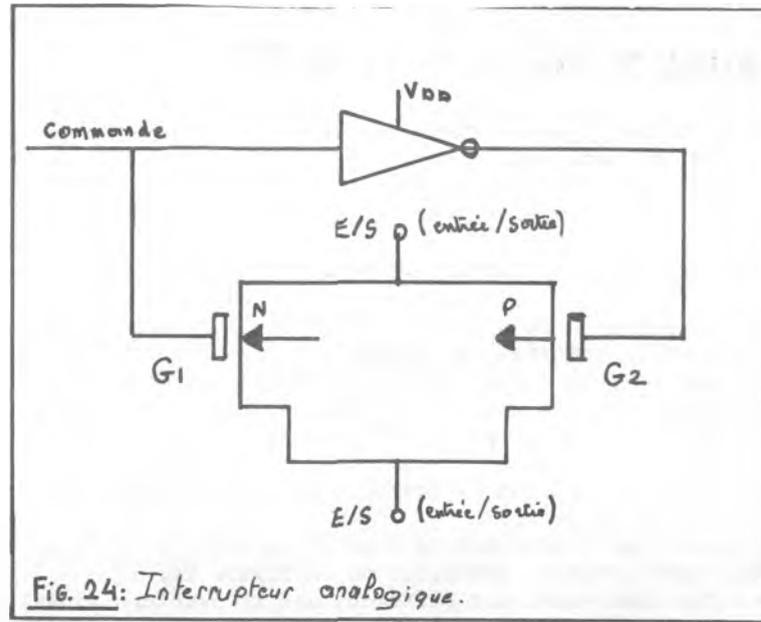


Fig. 24: Interrupteur analogique.

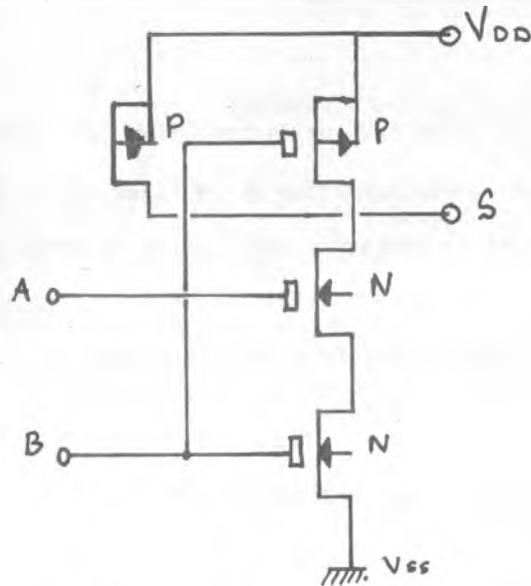


Fig. 25: Schéma électrique d'une porte NAND à 2 entrées.

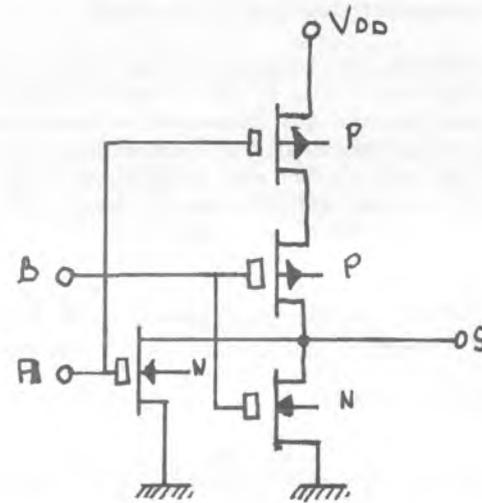


Fig. 26: Schéma électrique d'une porte NOR.

Le circuit est bien un inverseur.

Un transistor MOS qui conduit se présente comme une résistance entre Drain et Source. Cette résistance est appelée R_{ON} : elle n'est pas forcément égale pour un transistor P et un transistor N. D'où la présence sur le schéma équivalent de R_{ONP} qui correspond à la résistance de conduction du MOS à canal P.

D. L'INTERRUPTEUR ANALOGIQUE

Il s'agit d'obtenir le même résultat avec des circuits à base de transistors MOS qu'avec un interrupteur mécanique mais avec une usure nulle et un fonctionnement très rapide.

L'interrupteur analogique CMOS est analogue à un relais car il est commandé par une tension mais contrairement au relais il ne consomme pas de courant sur sa commande et il n'a aucune pièce mécanique en mouvement. Par contre à l'état passant il présente une résistance non nulle entre ses bornes.

Le schéma est donné à la figure 24.

Si la tension appliquée en commande donc en G_1 est proche de zéro le MOS canal N sera bloqué. La tension en G_2 sera proche de V_{DD} et le MOS canal P sera bloqué lui aussi. L'interrupteur présente donc entre ses deux bornes E/S une très grande résistance. Il est équivalent à un interrupteur mécanique ouvert.

Si la tension de commande est égale à V_{DD} les Transistors MOS N et P seront débloqués et ils vont présenter une très faible impédance entre les deux bornes E/S . Le circuit sera équivalent à un interrupteur fermé.

L'interrupteur CMOS est analogique c'est-à-dire qu'il est non seulement capable de transmettre des signaux logiques mais aussi des signaux analogiques comme par exemple un signal basse fréquence destiné à être amplifié par une chaîne stéréophonique.

Dans ce cas il peut être utilisé sur un ampli HI-FI pour sélectionner la source (Pick Up, Turner, magnéto, etc.) qui sera amplifiée sans avoir à utiliser de fil blindé pour connecter ces signaux vers un commutateur rotatif de sélection sur la face avant de l'Ampli.

C'est une des nombreuses applications de ce type de circuit.

E. OPERATEURS LOGIQUES

Les opérateurs logiques CMOS sont obtenus en combinant un nombre égal de transistors à canal N et à canal P dont les grilles sont réunies deux à deux.

1) PORTE NAND

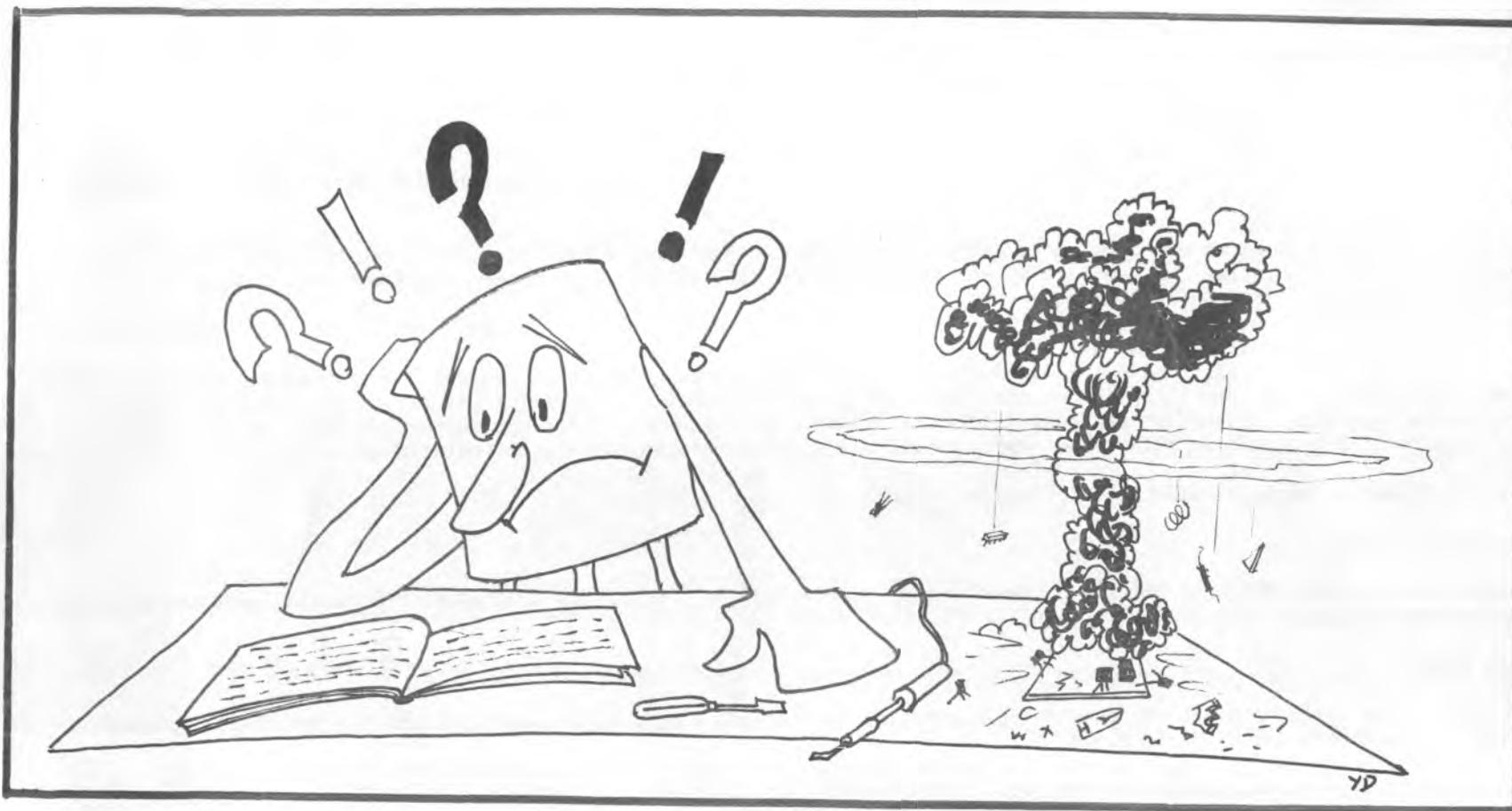
La structure d'une porte NAND est représentée en figure 25. Les entrées A et B et la sortie S sont des variables logiques. Vérifions le fonctionnement de cette porte.

Si A ou B ou les deux reliés à V_{SS} alors il y aura l'un des transistors MOS canal N qui sera bloqué (ou les deux) alors que l'un des transistors P (ou les deux) sera débloqué. La sortie sera au potentiel V_{DD} donc à 1. Si A et B sont en potentiel V_{DD} alors les deux MOS canal N seront débloqués et les deux MOS canal P seront bloqués. La sortie passera au potentiel V_{SS} donc au zéro logique. La table de vérité correspond à celle de la porte NAND.

D. PORTE NOR.

La porte NOR est représentée à la figure 26.

Un raisonnement identique à celui qui a été fait pour la porte NAND montrerait que ce circuit est bien une porte NOR.



ATTENTION: Certaines recommandations du manuel
sont à respecter scrupuleusement!

Il est important à ce niveau de noter que la structure des portes CMOS leur donne une consommation quasiment nulle. En effet, entre V_{DD} et V_{SS} et quel que soit l'état des entrées et de la sortie, il y a toujours un transistor MOS qui est bloqué. La consommation en continu est pratiquement nulle.

C'est l'un des gros avantages de la technologie CMOS.

Nous en reparlerons par la suite.

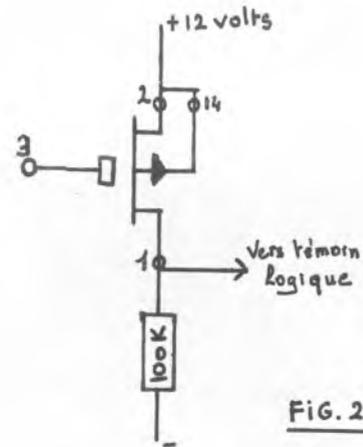
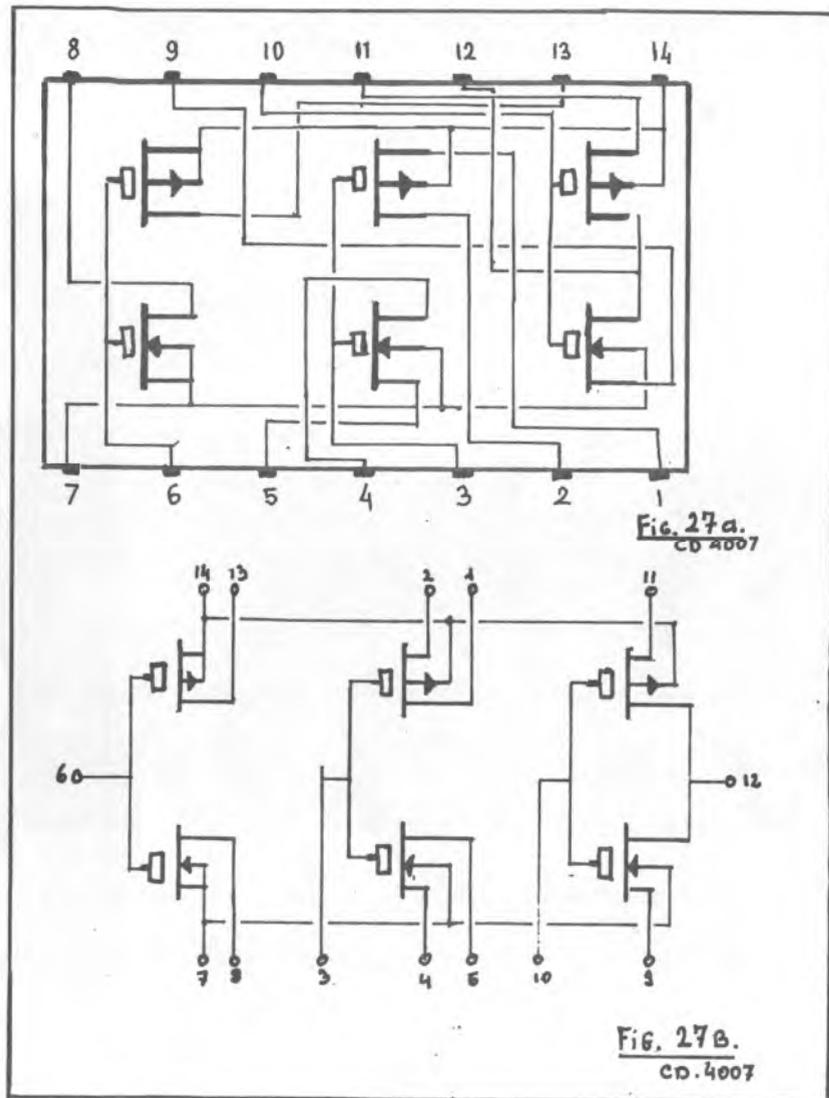


FIG. 29

F. EXERCICES ET EXPERIENCES.

Dans cette partie du chapitre nous allons réaliser nous-même des circuits tels que ceux qui viennent d'être décrits. Ces manipulations nous permettent de nous familiariser avec la Technologie CMOS.

PRECAUTIONS PARTICULIERES AU CMOS.

Nous avons vu que la grille d'un transistor MOS est isolée par une couche de silice des autres électrodes du transistor. Ces circuits sont donc très sensibles aux charges d'électricité statique. En pratique les constructeurs intègrent au circuit intégré des circuits de protections (diodes et résistances) destinés à éviter le claquage de la couche de silice sous l'effet d'une charge électrique trop importante. Cette disposition évite bien des mésaventures à l'utilisateur lors des manipulations.

Toutefois il faut observer les règles suivantes :

- 1) Ne jamais souder ou dessouder lorsque le circuit est sous tension . DEBRANCHEZ D'ABORD LE CORDON SECTEUR.
- 2) Ne jamais employer de vêtements tels que les blouses nylon en manipulant les CMOS
- 3) Ne jamais employer un fer à souder avec une panne parcourue par un courant (pistolet instantané par exemple)
- 4) Vérifier soigneusement le câblage avant la mise sous tensions.

Si vous respectez ces précautions vos composants seront toujours en bon état même après un nombre élevé d'expériences avec notre kit.

EXPERIENCE 5.

Nous allons utiliser le circuit CD 4007 (ou MC 14007) qui se trouve sur la plaquette A du Kit à côté du Potention de 100 K . Le brochage de ce circuit est donné par la figure 27 A et B ainsi que son schéma interne.

Ce circuit comprend des transistors MOS canal P et canal N accessibles sur les plots de notre circuit imprimé P. Nous allons vérifier le fonctionnement du MOS canal P. Réalisez le circuit de la figure 28. Pour vous aider les électrodes du transistor utilisé sont repérées par leur numéros du brochage du circuit intégré.

1) Reliez la grille du MOS canal P au 12 VOLTS. Mettez sous tension. Le témoin logique reste éteint. En effet la différence de tension entre la grille 3 et le Substrat 14 est nulle et le MOS est bloqué. Le point 1 est à la masse à travers la résistance de 100 K et le témoin logique reste donc éteint.

2) Reliez la grille 3 au -. A la mise sous tension le témoin s'éclaire. La différence de potentiel entre le substrat et la grille est maintenant de 12 Volts. Le MOS est débloquent et il circule un courant entre les broches 2 et 1 et à travers la résistance. La résistance du MOS est débloquent, et étant très inférieure à 100 K le potentiel du point 1 est proche de 12 Volts et le témoin logique va indiquer l'état 1.

CONCLUSION : Le MOS canal P monté comme sur la figure 28 fonctionne en inverseur logique.

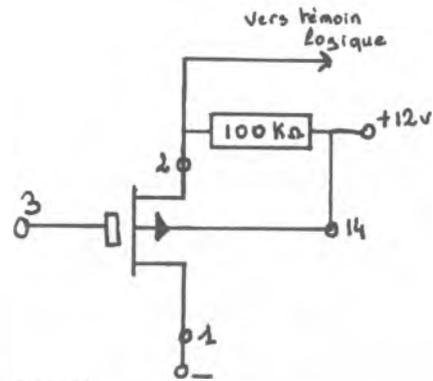


Fig. 29.

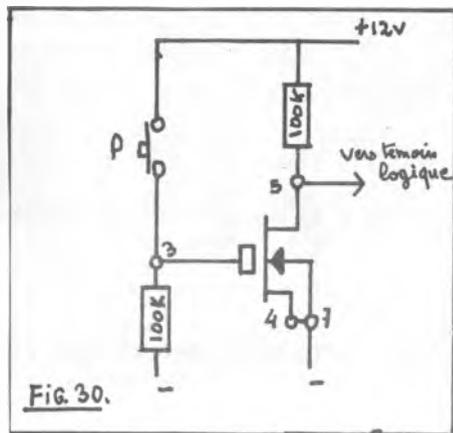


Fig. 30.

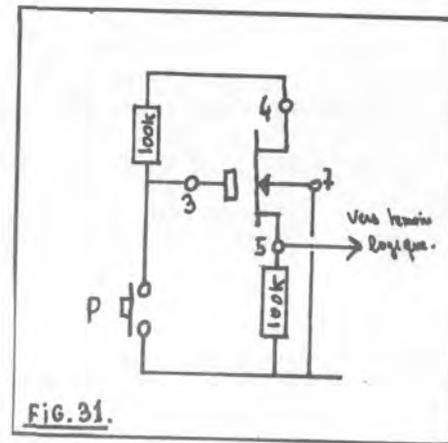


Fig. 31.

EXPERIENCE 6.

Nous allons vérifier que la source et le drain sont interchangeables sur un transistor MOS. Pour cela nous reprendrons le Montage de la figure 28 mais nous inversons les broches 1 et 2. Reprenons les mêmes manipulations : les résultats sont identiques. La source et le drain sont donc bien interchangeables.

EXPERIENCE 7.

Reprenons le même MOS à canal P mais dans un montage différent comme indiqué en figure 29. Relions la grille 3 à la masse. Le témoin ne s'allume pas. En effet la différence de potentiel entre le substrat et la grille est de 12 Volts. Le transistor se sature. Le courant qui circule dans la résistance amène le drain 2 du MOS à un potentiel voisin de la masse : état logique 0.

EXPERIENCE 8.

Relions la grille 3 au + 12 Volts. Le MOS est maintenant bloqué. Il ne circule aucun courant dans le canal. Le point 2 est à + 12 Volts et le témoin logique s'allume.

CONCLUSION : Le MOS à canal P monté comme l'indique la figure 29 fonctionne en non-inverseur logique.

EXPERIENCE 9.

Nous allons utiliser un transistor canal N.

Réalisez le montage correspondant à la figure 30. Si nous mettons sous tension le témoin logique s'éclaire car le MOS est bloqué : la différence de potentiel entre les broches 3 et 7 est nulle.

Appuyons sur le bouton poussoir P. Le témoin logique s'éteint. En effet le MOS est conducteur car il a 12 Volts entre les broches 7 et 3.

CONCLUSION : Le MOS à canal N fonctionne comme un inverseur logique dans le montage de la figure 30.

EXPERIENCE 10.

Nous pouvons échanger les broches 4 et 5 et constater que le fonctionnement est identique.

EXPERIENCE 11.

Le MOS sera utilisé dans le montage de la figure 31.

A la mise sous tension le MOS est conducteur et le témoin logique s'éclaire. Il s'éteint si on presse sur le bouton poussoir. Le montage est non inverseur.

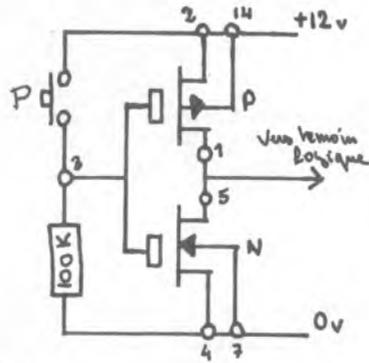


FIG. 32.

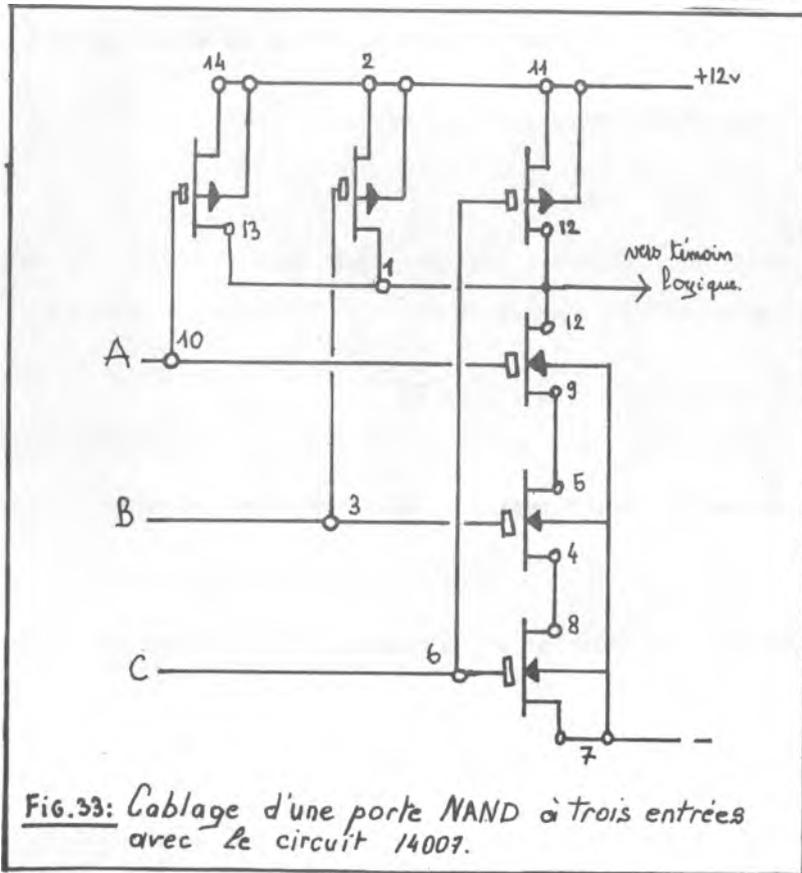
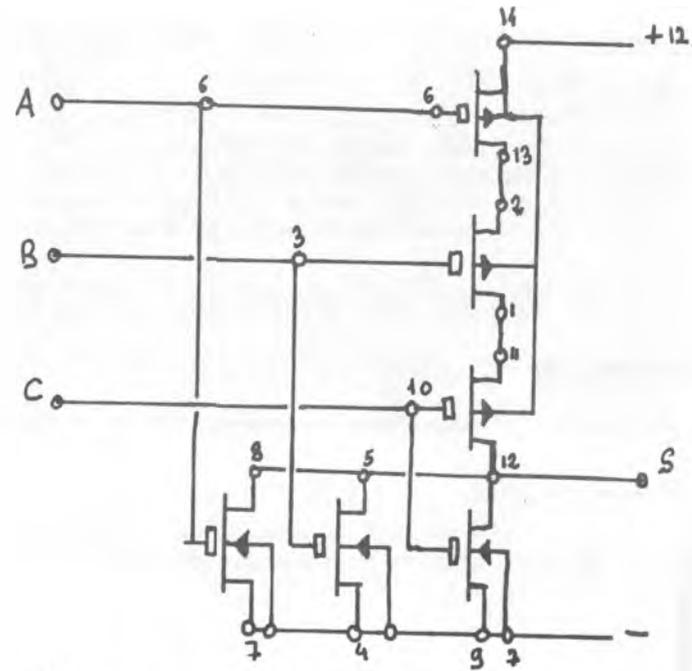


FIG. 33: Cablage d'une porte NAND à trois entrées avec le circuit 14007.



Cablage d'une porte NOR à trois entrées avec le circuit 14007.

FIG. 34:

EXPERIENCE L2.

Inverseur CMOS

Nous avons vu qu'il est possible de réaliser simplement un inverseur avec un seul transistor MOS qu'il soit à canal N ou à canal P.

Dans les deux cas il existe un état 0 ou 1 de l'entrée pour lequel le transistor MOS débite un courant à travers une résistance. La consommation n'est pas négligeable même si la résistance de 100Kohms limite le courant à une très faible intensité.

La structure de l'inverseur CMOS représentée à la figure 31 rend cette consommation quasi nulle. Car il y a toujours au moins un transistor MOS bloqué quel que soit l'état de l'entrée.

Réalisez le montage de la figure 32.

A la mise sous tension le voyant indique le niveau logique 1. En effet les grilles 3 sont à 0 Volt.

Le transistor canal N est bloqué et le MOS canal P saturé. On a donc un niveau logique 1 sur la sortie.

Si nous pressons le bouton poussoir nous appliquons un niveau logique 1 sur l'entrée et la sortie passe au niveau zéro avec le MOS canal P bloqué et le MOS canal N saturé.

EXPERIENCE 12 Porte NAND en CMOS.

Le circuit 1407 comporte tous les éléments nécessaires à la réalisation d'une porte NAND à trois entrées.

Nous allons réaliser le montage de la figure 33.

Vérifiez quelle table de vérité de ce circuit correspond à la table de vérité d'une porte NAND à trois entrées.

EXPERIENCE 13 porte NOR en CMOS.

Réalisez le montage de la figure 34.

La porte NOR réalise la fonction logique $S = \overline{A + B + C}$

Etablissez la table de vérité de la fonction $\overline{S} = A + B + C$

Inversez les sorties pour obtenir $S = \overline{A + B + C}$

Vérifiez que le circuit réalise bien la fonction en comparant les tables de vérité.

$B \backslash A$	$A=0$	$A=1$
$B=0$	0	0
$B=1$	0	1

Fig 35a: Table de KARNAUGH de la fonction ET

	A
B	0
	1

Fig 37

$B \backslash A$	0	1
0	0	0
1	0	1

	A
B	0
	1

Fig 35 b: Tables de KARNAUGH simplifiées (fonction ET)

	A
B	0
	1

Fig: 38

CHAPITRE 4 : Table de KARNAUGH

1) TABLE DE KARNAUGH A 2 VARIABLES

La table de vérité représente parfaitement une fonction logique. Nous avons vu que pour deux variables d'entrée elle comprend 4 colonnes, pour 3 variables elle en comprendra 8, pour quatre variables nous arriverons à 16.
D'une manière générale la table de vérité d'une fonction à N variable comprendra 2^N colonnes. Cela devient très vite encombrant et peu lisible.

Il est possible de concentrer les informations que nous donne la table de vérité dans le tableau de KARNAUGH.
La figure 35 donne la table de KARNAUGH d'une fonction et à deux entrées.

Si nous cherchons la valeur de la sortie correspondant à $A = 0$ et $B = 0$ nous rechercherons d'abord la colonne marquée $A = 0$ puis la ligne marquée $B = 0$; à l'intersection nous trouvons la valeur de la sortie. Il en est de même pour les autres combinaisons d'entrée.

EXERCICE : Etablissez la table de KARNAUGH simplifiée des fonctions logiques simples à deux entrées soit :

$$1) S = \overline{A + B}$$

$$2) S = \overline{A \cdot B}$$

$$3) S = \overline{A + B}$$

La correction est donnée en page suivante à la figure 36. Nous savons qu'il est possible de passer de l'expression logique à la table de vérité ou à la table de KARNAUGH.

On peut aussi partir de la table de KARNAUGH à l'expression de la fonction.

Nous allons traiter un exemple avec la table de la figure 37.

En observant cette table nous voyons que la sortie est égale à un si $A = 1$ et $B = 0$. En l'exprimant d'une manière différente on peut dire que la fonction est égale à un si $A = 1$ et $\bar{B} = 1$.

Il ne reste plus qu'à exprimer la fonction

$$S = A \cdot \bar{B}$$

Prenons un autre exemple avec la table de la figure 38. C'est l'exemple du type va et vient par l'éclairage d'une lampe. On veut changer l'état de la sortie S (ampoule allumée ou éteinte) en faisant changer l'état d'une seule des entrées (interrupteur) dans tous les cas. En effet si nous regardons la table nous voyons que, partant d'un état quelconque, la sortie change si on change une entrée.

La sortie change et sera égale à 1 si $A = 0$ ET $B = 0$ (soit $\bar{A} = 1$ et $\bar{B} = 1$) OU si $A = 1$ B = 1.

La fonction est donc $S = \bar{A} \cdot \bar{B} + AB$

(Nous nous souvenons que le signe + signifie OU et le signe . signifie ET).

	B		A	
	1	0	0	1
c	0	1	1	0

Fig 39

	B		A	
	1	0	0	1
c	0	1	1	0

Fig 40

	B		A	
	1	1	0	1
c	1	1	0	0

Fig 41

	B		A	
	1	1	0	1
c	1	1	0	0

Fig 42

	B		A	
D				
c				

Fig 43: Table de KARNAUGH à 4 variables

	A	
	0	0
B	0	1

Fig 44a

	A	
	1	0
B	0	0

Fig 44b

	A	
	0	1
B	0	0

Fig 44c

	A	
	0	0
B	1	0

Fig 44d

	A	
	0	1
B	0	1

Fig 44e

	A	
	1	0
B	1	0

Fig 44f

	A	
	1	1
B	0	0

Fig 44g

	A	
	0	0
B	1	1

Fig 44h

	A	
	1	0
B	0	1

Fig 44i

	A	
	0	1
B	1	0

Fig 44j

	A	
	0	1
B	1	1

Fig 44k

	A	
	1	1
B	1	0

Fig 44l

La figure 39 représente la table de KARNAUGH d'une fonction à trois variables A, B et C. Cette fois on n'indique pas une seule variable mais un couple de deux valeurs par colonne. La colonne 1 contient la valeur de la sortie pour A = 0 et B = 0. La valeur de C détermine la ligne.

Les couples de valeurs ne sont pas indifférents. On voit que deux colonnes voisines ne diffèrent que par une des valeurs du couple A, B, de même la colonne 4 et la colonne 1. On dit que deux colonnes sont ADJACENTES.

La fonction représentée ici se traduit par :

$$S = \bar{A}.\bar{B}.\bar{C} + A.\bar{B}.\bar{C} + \bar{A}.B.C + A.B.C$$

qui peut se transformer en :

$$S = (\bar{A} + A). \bar{B}.\bar{C} + (\bar{A} + A). B.C$$

Or nous savons que $\bar{A} + A = 1$ donc :

$$S = 1. \bar{B}.\bar{C} + 1. B.C$$

L'expression simplifiée est donc :

$$S = \bar{B}.\bar{C} + B.C$$

Nous avons pu faire cette simplification parce que 2 termes ne diffèrent que par un seul facteur A et \bar{A} . Sur la table de KARNAUGH cela se traduit par deux 1 voisins (Colonnes 2 et 3) et sur la même ligne.

Nous avons dit que les colonnes 1 et 4 sont adjacentes elles aussi ; il est donc possible de grouper les deux autres termes. Il en résulte les groupements de la figure 40.

Nous pouvons passer de la table de KARNAUGH à l'expression simplifiée directement. Nous savons qu'un groupement de deux 1 sur la table se traduit par un seul terme, avec disparition de l'entrée qui varie.

On pourra donc écrire directement $S = \bar{B}.\bar{C} + B.C$.

Prenons un autre exemple avec la fonction représentée par la table de la figure 41.

Ici nous voyons un groupe de quatre 1 qui sont adjacents les uns aux autres. Nous pouvons donc les grouper en un seul. D'autre part il y a adjacence du 1 de la 4^o colonne avec celui de la 1^o colonne. Les groupements sont représentés à la figure 42.

L'expression de la fonction est donc :

$$S = \bar{B}.\bar{C} + \bar{A}.$$

Il existe aussi une table de KARNAUGH pour les fonctions à 4 variables A, B, C, D. Un exemple en est donné par la figure 43.

3) EXERCICES

Les exercices consistent à trouver l'expression logique des fonctions données par leur table de KARNAUGH. Nous allons commencer par des fonctions très simples à deux variables pour augmenter progressivement la difficulté.

Les solutions vous seront données pour chaque exercice au verso de la page contenant leur énoncé.

EXERCICE 1

Ce sont des fonctions simples à deux entrées A et B. Essayez de trouver les groupements s'il en existe pour les simplifier au maximum. Si vous ne trouvez pas l'expression par le corrigé votre solution n'est pas forcément fautive, elle serait seulement plus compliquée à réaliser si nous voulons la traduite par un circuit.

Traduisez les tables de la figure 44.

Solutions de l'exercice 1

Fig 44 a : $S = A.B$

	A	
	0	1
B	0	1

Fig 44 e
 $S = A = A.\bar{B} + A.B$

Fig 44 b : $S = \bar{A}.\bar{B}$

	A	
	1	0
B	1	0

Fig 44 f
 $S = \bar{A}$

Fig 44 c : $S = A.\bar{B}$

	A	
	1	1
B	0	0

Fig 44 g
 $S = \bar{B}$

Fig 44 d : $S = \bar{A}.B$

	A	
	0	0
B	1	1

Fig 44 h
 $S = B$

	A	
	0	1
B	1	1

Fig 44 k
 $S = A+B$

	A	
	1	1
B	1	0

Fig 44 l
 $S = \bar{A}+B$

Fig 44 i : $S = \bar{A}B + B.A$

Fig 44 j : $S = A.\bar{B} + \bar{A}.B$ (fonction OU exclusif).

	B		A	
	1	1	1	1
C	0	0	1	1

Fig 45 a

	B		A	
	0	1	1	0
C	1	0	0	1

Fig 45 b

	B		A	
	0	1	0	0
C	1	1	1	1

Fig 45 c

EXERCICE 2

Même exercice mais pour les fonctions à trois variables A, B, C représentées par les figures 45.

Solutions de l'exercice 2

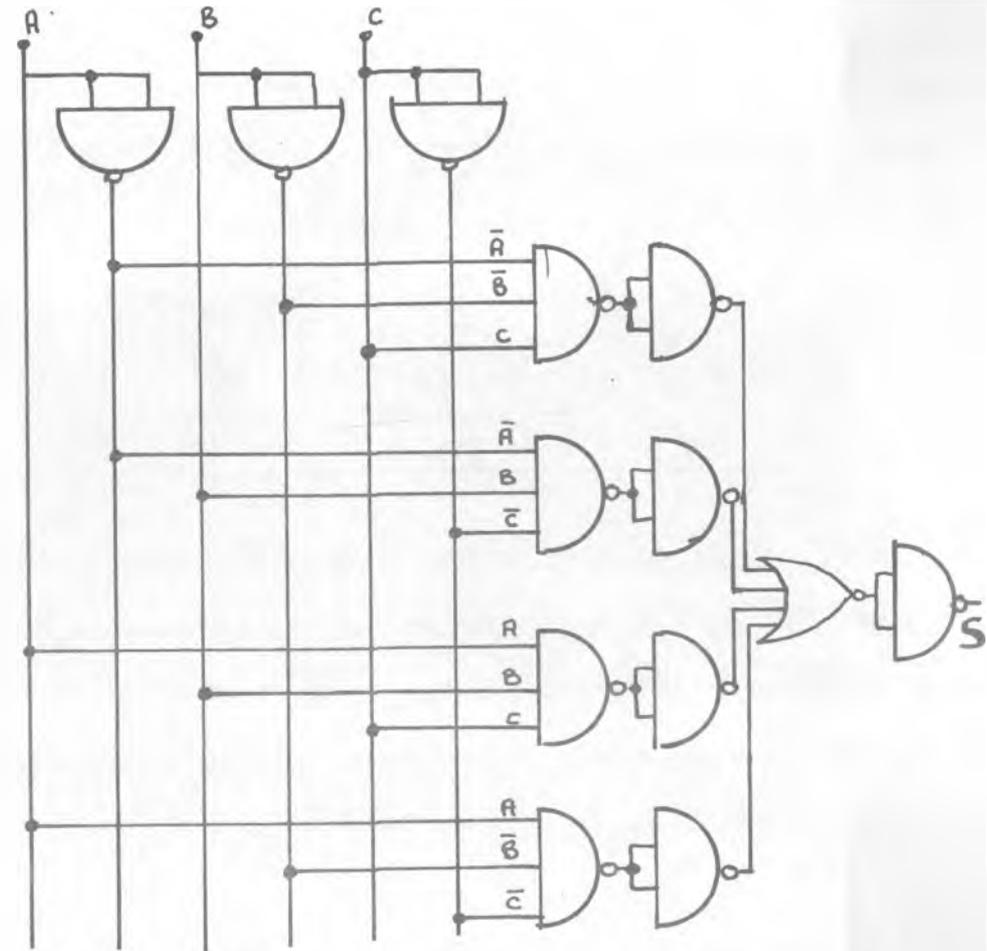
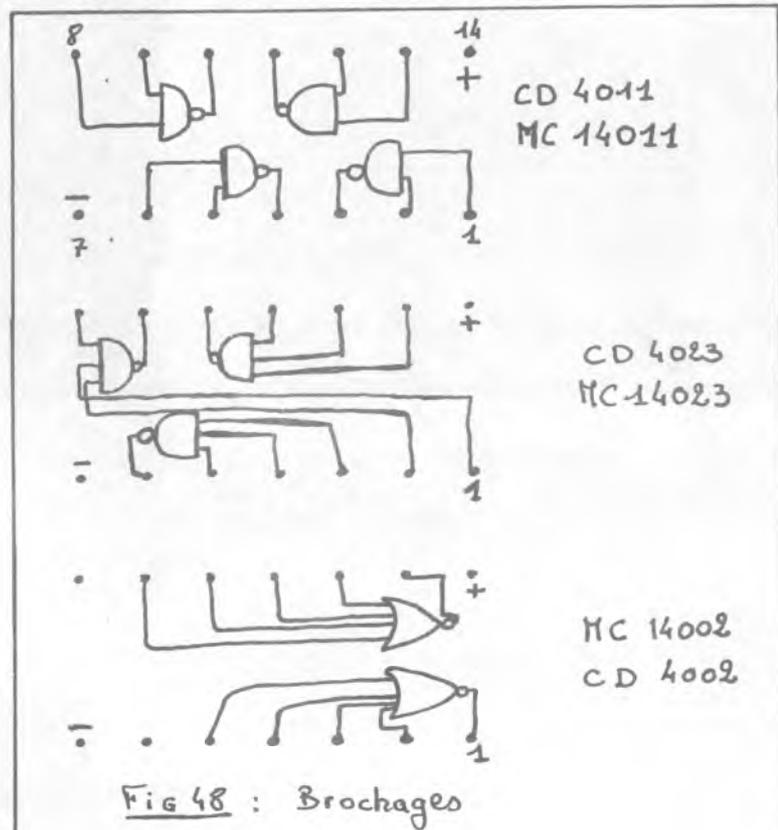
Fig 45a : $S = A + B$

Fig 45b : $S = B\bar{C} + \bar{B}C$

Fig 45c : $S = C + \bar{A}B$

	A		B	
	0	1	0	1
c	1	0	1	0

Fig 46 : Table de KARNAUGH
d'un OU EXCLUSIF à 3 entrées



CHAPITRE 5 : SYNTHÈSE DES CIRCUITS LOGIQUES

Nous sommes maintenant capables de faire la synthèse de circuits logiques.

La première chose à faire est de définir les entrées et les sorties. Pour cela nous remplirons la table de KARNAUGH de la fonction à réaliser.

Ensuite nous simplifierons selon les règles du chapitre précédent pour arriver à l'expression booléenne de la fonction.

Il ne nous restera plus qu'à cabler le correspondant à l'expression obtenue.

EXEMPLE OU exclusif à trois entrées.

D'une manière générale la sortie d'un OU EXCLUSIF est égale à 1 si un nombre impair de ses entrées est au niveau 1.

D'après cette définition nous remplirons la table de KARNAUGH de la figure 46.

Il n'y a pas de simplification possible.

L'expression logique en est :

$$S = \bar{A}.\bar{B}.C + \bar{A}.B.\bar{C} + A.B.C + A.\bar{B}.\bar{C}$$

Nous passons physiquement de A à \bar{A} en interposant un inverseur.

Le ET de A, B et C sera réalisé en faisant d'abord $A.B.C$ à l'aide d'une porte NAND à trois entrées, puis en inversant la sortie.

Le OU sera effectué en inversant la sortie d'un NOR. Cela donne le schéma de la figure 47.

EXPERIENCE 14

Cablez le circuit de la figure 47.

Il vous faudra :

- 2 circuits 4011 : quadruples portes NAND à deux entrées.

- 2 circuits 4023 : triples portes NAND à trois entrées.

Nous n'utiliserons que 4 portes sur 6 disponibles. Les entrées des portes non utilisées seront reliées au 0 logique.

- 1 circuit 4002 : double porte NOR à 4 entrées.

Les entrées de la 2^o porte NOR à 4 entrées qui ne sera pas utilisée seront mises à 0.

Les brochages de ces circuits sont donnés à la figure 48.

Ces circuits sont fixés sur la plaquette B de votre kit. Repérez chaque circuit, faites le câblage soigneusement et vérifiez.

Reliez la plaquette B à la plaquette A pour l'alimentation (- et + 12 V).

Visualisez A, B et C sur 3 témoins logiques. Le quatrième sera utilisé pour la sortie S.

Vérifiez que la table de vérité du circuit correspond à la figure 46.

Le circuit obtenu à la figure 47 est assez compliqué. Il nécessite cinq circuits intégrés. C'est ici que ce que nous avons vu de l'algèbre de Boole au chapitre I peut nous aider à réaliser un circuit plus simple et utilisant moins de boîtiers (donc meilleur marché).

Reprenons l'expression logique du OU EXCLUSIF

$$S = \bar{A}.\bar{B}.C + \bar{A}.B.\bar{C} + A.B.C + A.\bar{B}.\bar{C}$$

Nous avons vu que $S = \bar{S}$. Appliquons ceci à l'expression ci-dessus :

$$S = \bar{S} = \overline{(\bar{A}.\bar{B}.C + \bar{A}.B.\bar{C} + A.B.C + A.\bar{B}.\bar{C})}$$

Nous pouvons appliquer le théorème de DE MORGAN à l'expression entre parenthèses.

$$S = (\bar{A}.\bar{B}.C) . (\bar{A}.B.\bar{C}) . (A.B.C) . (A.\bar{B}.\bar{C})$$

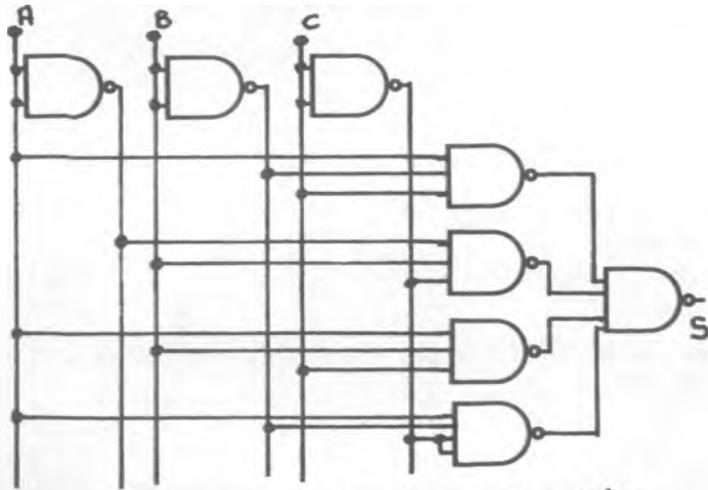


Fig 49: OU EXCLUSIF à 3 entrées

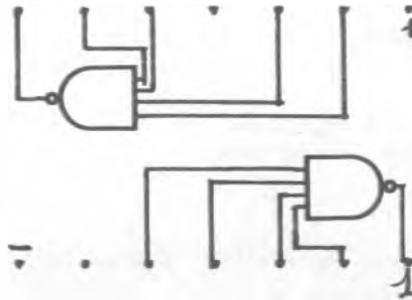


Fig 50: Brochage CD 4012
ou MC14012 (vue de Dessous)

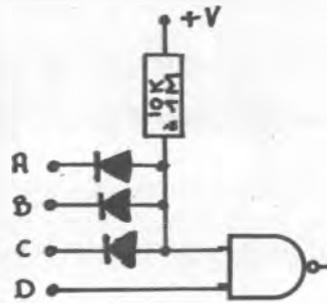
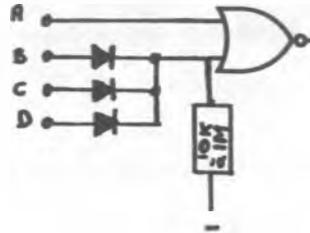


Fig 51a: Porte
NAND à 4 entrées

Fig 51b: Porte
NOR à 4 entrées



Le schéma correspondant est celui de la figure 49. Il ne nécessite que 3 boîtiers :

- un boîtier CD 4001
- un boîtier CD 4023
- un boîtier CD 4012 dont le brochage est donné à la figure 50.

Nous avons donc "économisé" 2 boîtiers avec une petite transformation. Le théorème de DE MORGAN est très utile pour ce genre de calcul.

EXPERIENCE 15.

Réalisez le circuit de la figure 49 et vérifiez le fonctionnement en relevant la table de vérité.

EXTENSION DU NOMBRE D'ENTREES D'UNE PORTE CMOS.

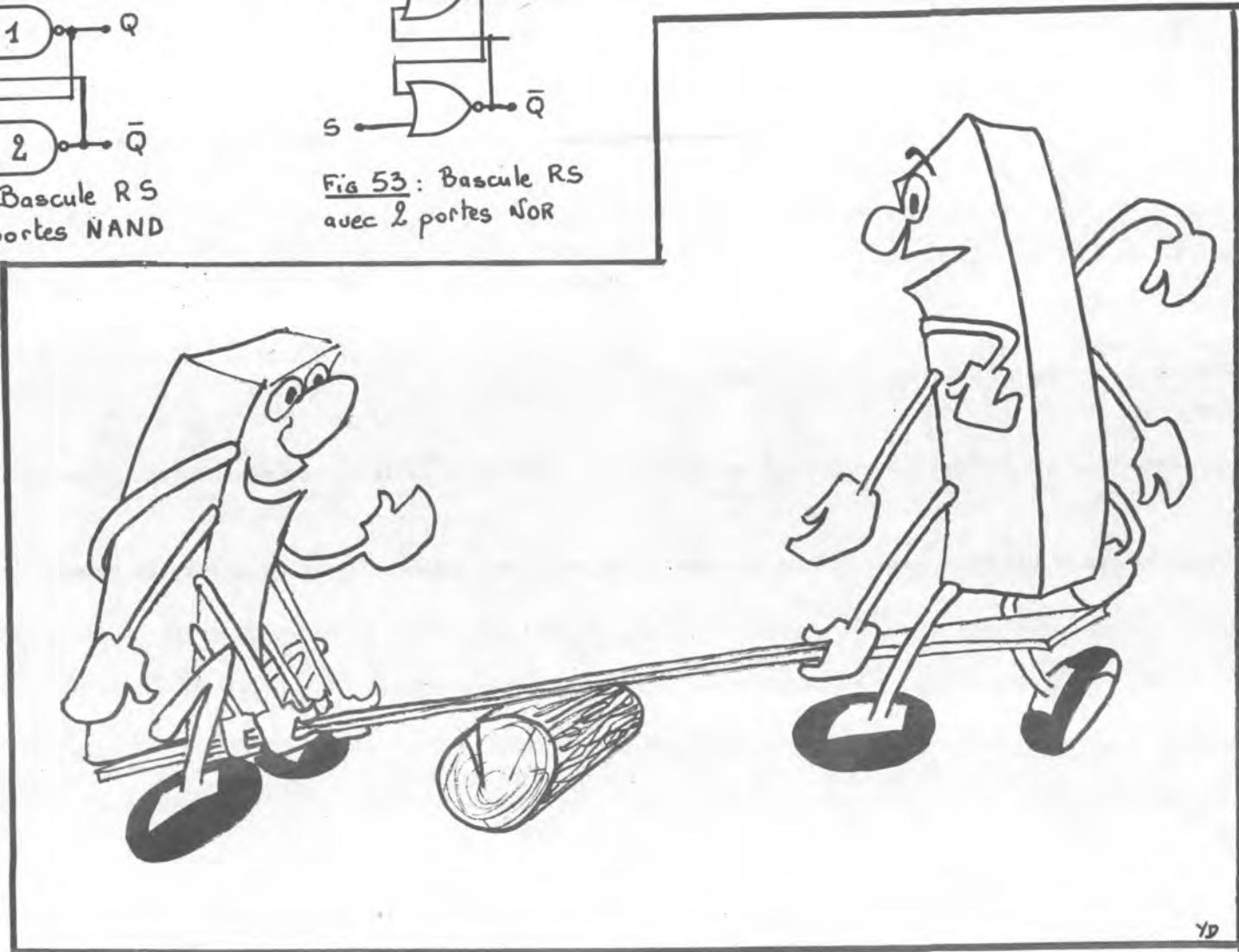
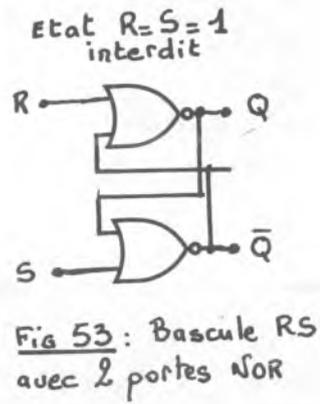
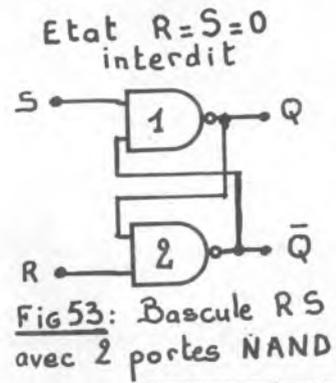
En utilisant des composants externes, diodes et résistances il est possible d'augmenter le nombre d'entrées d'une porte CMOS. Le schéma est donné à la figure 51 a, pour les portes NAND et NOR.

EXPERIENCE 16.

Construisez une porte NAND à 4 entrées comme indiqué en figure 51 a, vérifiez la table de vérité du circuit obtenu.

EXPERIENCE 17.

Construisez une porte NOR à 4 entrées comme indiqué en figure 51 b, vérifiez la table de vérité du circuit obtenu.



79

CHAPITRE 6 : LES BISTABLES

Dans tous les circuits étudiés précédemment les entrées doivent être maintenues constamment à un niveau logique donné pour obtenir la sortie correspondante.

Il est des cas où nous pouvons souhaiter qu'une notion fugitive sur un bouton poussoir par exemple produise un effet continu sur la sortie. C'est l'effet MEMOIRE. Un tel circuit mémorise le fait que son entrée a changé momentanément d'état. Ils peuvent être réalisés facilement à l'aide de portes logiques, nous allons le voir au cours de ce chapitre

1 LES BISTABLES RS.

1) Bistable RS avec deux portes NAND.

La configuration de ce bistable est celle de la figure 52. Il comporte deux entrées R et S et deux sorties Q et \bar{Q} . Les sorties sont notées Q et \bar{Q} car elles sont toujours complémentaires l'une de l'autre.

Les entrées R et S sont les entrées d'écriture et d'effacement.

Supposons que l'on ait R et S égaux à 1 et Q = 0 donc $\bar{Q} = 1$

Si S passe à 0 la porte NAND n° 1 aura 0 et 1 sur ses entrées : la sortie A va donc passer à 1. La porte NAND n° 2 aura 1 et 1 sur ses entrées : la sortie \bar{Q} va passer à zéro.

Si maintenant S revient à 1, la porte NAND n° 1 aura 1 et 0 sur ses entrées et la sortie Q va rester à 1. Il en est de même pour \bar{Q} .

Le passage de 1 à 0 de l'entrée S a inscrit 1 sur la sortie Q. On dira que le circuit bascule sur le front descendant de l'entrée S.

Nous avons actuellement R = S = 1 et Q = 1 ($\bar{Q} = 0$). Nous faisons R = 0. Le NAND n° 2 aura 1 et 0 sur ses entrées:

La sortie \bar{Q} va passer à 1. Le NAND n° 1 a maintenant 1 et 1 à ses entrées et \bar{Q} revient à zéro.

Nous avons remis à zéro la bascule. On peut faire revenir R à 1 le système ne change pas d'état.

Pour cette bascule d'état R = S = 0 est interdit. En effet dans ce cas Q = \bar{Q} = 1 et les deux sorties ne sont plus complémentaires.

En résumé le fonctionnement de cette bascule est le suivant :

- Mise à Q = 1 en appliquant 0 sur l'entrée S
- Remise à zéro (Q = 0) en appliquant 0 sur l'entrée R
- Etat R = S = 0 interdit
- Basculement sur le front descendant.

2) Bistables RS avec deux portes NOR.

Le schéma est celui de la figure 53.

EXERCICE : En faisant un raisonnement tout à fait analogue à celui qui vient d'être fait vous vérifierez le fonctionnement de cette bascule.

Le résumé du fonctionnement est le suivant :

- Mise à Q = 1 en appliquant un 1 sur l'entrée S
- Mise à Q = 0 en appliquant un 1 sur l'entrée R
- Etat R = S = 1 interdit
- Basculement sur le front montant.

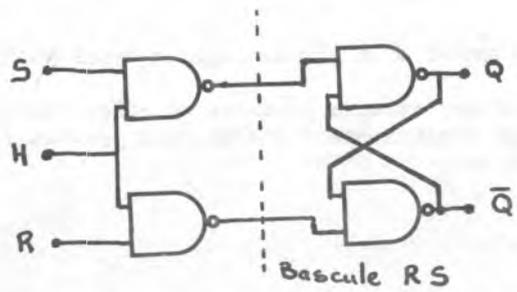


Figure 54: Bistable R.S.H

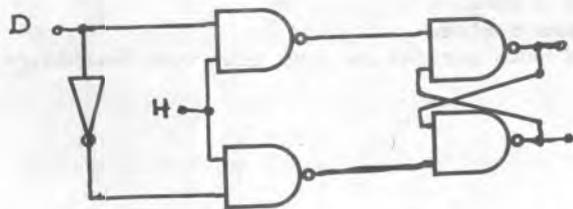


Figure 55: Bistable type D



4D

EXPERIENCE 18

Réalisez le bistable de la figure 51. Vérifiez son fonctionnement.

EXPERIENCE 19

Réalisez le bistable de la figure 52. Vérifiez son fonctionnement.

2 BISTABLE R. S. H

C'est un bistable RS tel que nous l'avons vu dans le paragraphe précédant pour lequel les entrées R et S sont synchronisées par une troisième entrée H (voir figure 54).

Si l'entrée H est au niveau zéro la bascule RS est attaquée par deux hauts niveaux : effet mémoire.

Si l'entrée H est au niveau haut les sorties recopient l'état des entrées. L'état d'entrée $R = S = 1$ est interdit.

EXPERIENCE 20

Réalisez le bistable R. S. H de la figure 53 et vérifiez son fonctionnement.

3 BASCULE TYPE D.

Elle est déduite de la bascule R. S. H en faisant directement $R = \bar{S}$ (voir figure 54).

EXPERIENCE 21

Cablez la bascule D de la figure 55

- H = 1. Vérifiez que $Q = D$

- H = 0. Vérifiez que Q est égal au dernier état de D avant le passage à zéro de H. C'est l'effet Mémoire.

EXPERIENCE 22 : Bistable R. S. H.

Réalisez le montage de la figure 54 en remplaçant les portes NAND par des portes NOR. Le circuit fonctionnera à l'inverse : vous devrez envoyer des zéros logiques sur les entrées pour faire fonctionner le montage.

EXPERIENCE 23 : Bascule D.

Réalisez le montage de la figure 54 en remplaçant les portes NAND par des portes NOR. Etudier le fonctionnement.

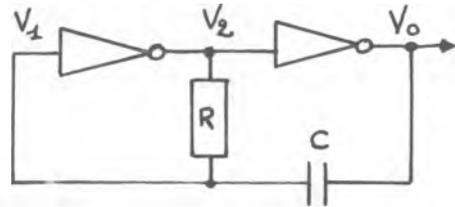


Fig 56 : Astable

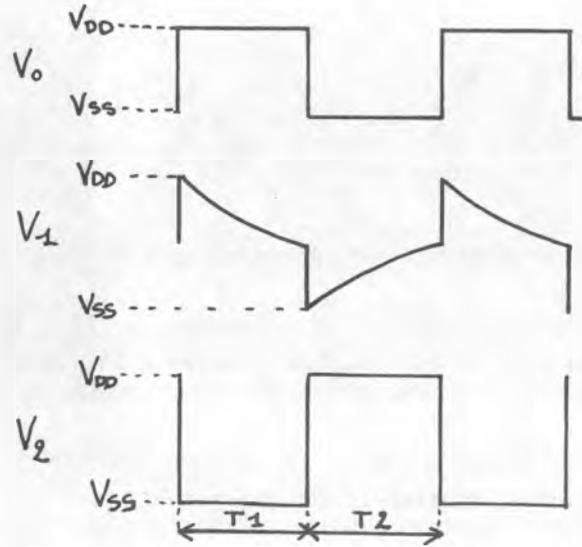


Fig 57 : Diagramme temporel des tensions de la figure 56

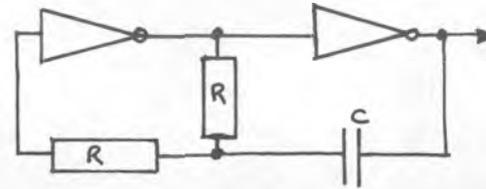


Fig 58 : Astable

CHAPITRE 7 : ASTABLES

Les circuits CMOS offrent de grandes possibilités pour la réalisation d'astables et monostables fonctionnent à très basse fréquence, ceci à cause de la très grande impédance d'entrée de ces circuits.

1 Astables :

1°) Un exemple de réalisation est donné à la figure 56. Pour expliciter son fonctionnement nous avons la forme des tensions V_0 , V_1 et V_2 en figure 57.

Au départ V_0 est à 0 Volt et V_2 à V_{DD} . Le condensateur C se charge à travers la résistance R. La tension V_1 diminue à partir de V_{DD} . Lorsque V_1 atteint la tension de seuil de l'inverseur, soit $V_{DD}/2$, ce dernier bascule. V_2 passe à 0 et V_0 passe à $+V_{DD}$. V_1 passe instantanément à V_{SS} (0 Volt) puis le condensateur C se charge en sens inverse à travers R.

La tension V_1 remonte jusqu'à $V_{DD}/2$ et le système bascule dans l'état initial. Le cycle recommence.

Les temps T_1 et T_2 sont sensiblement égaux.

EXPERIENCE 23

Réalisez le circuit de la figure 56. Les inverseurs seront des portes NAND ou NOR avec leurs entrées reliées entre elles.

- . R sera une résistance de 100 K par exemple.
 - . C sera constitué par deux condensateurs de 22 μF montés en série + à + ou - à -. C'est l'équivalent d'un condensateur de 11 μF non polarisé.
 - . V_0 sera relié à un témoin logique
 - . Le montage sera alimenté en 12 Volts
- Vous verrez clignoter le témoin logique.

EXPERIENCE 24

Nous allons mettre en évidence le principal défaut de ce montage.

Alimentez-le en 12 Volts comme dans l'expérience précédente, comptez le nombre de clignottements par minute.

Alimentez le montage en 5 Volts et refaites la même chose que précédemment. Voyez la différence.

La fréquence d'oscillation dépend de la tension d'alimentation.

2°) Pour remédier au défaut du montage précédent nous modifierons le schéma pour obtenir celui de la figure 58.

EXPERIENCE 25

Refaites l'expérience 24 pour le circuit de la figure 58. La tension d'alimentation n'a plus beaucoup d'influence sur la fréquence.

3°) Astable à fréquence variable

La fréquence du montage de base (fig. 56) peut varier si l'on remplace R par une résistance ajustable en effet elle dépend du produit R.C appelée constante du temps du système.

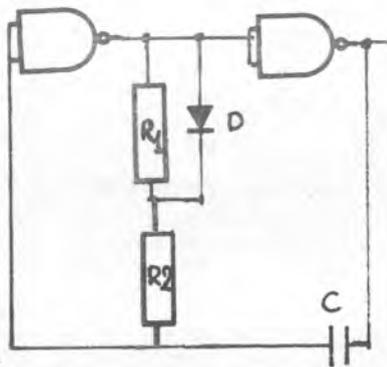


Fig 59: Astable dissymétrique

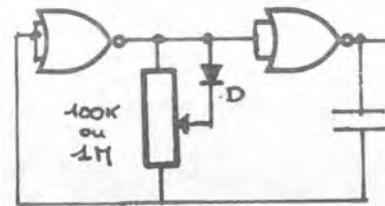


Figure 60

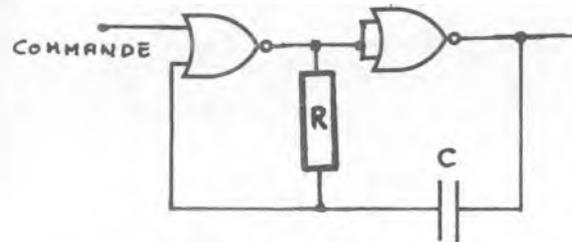


Fig: 61: astable commandé

EXPERIENCE 26

Cablez le circuit de la figure 56 en remplaçant R par le potentiomètre de **100K** qui se trouve sur la plaque B. Ce potentiomètre sera monté en résistance variable. La sortie sera évidemment visualisée sur témoin logique.

Vérifiez l'action du potentiomètre sur la fréquence :

- Résistance maximum fréquence très faible
- La résistance diminue.... la fréquence augmente.

4°) Rapport cyclique

Par définition le rapport cyclique est le rapport entre la durée de l'état haut et la durée de l'état bas en sortie soit $\frac{T_1}{T_2}$ (voir figure 57).

Nous pouvons faire varier ce rapport par le montage représenté à la figure 59. La résistance R a été séparée en deux parties R_1 et R_2 . La résistance R_1 est shuntée par une diode D. Dans cette configuration les temps T_1 et T_2 ne sont plus égaux. En effet la capacité se charge dans un sens à travers $R_1 + R_2$ (diode D bloquée) et dans l'autre sens à travers R_2 seule en série avec la diode D passante. Dans cette configuration T_2 sera supérieur à T_1 . On peut aussi obtenir T_1 supérieur à T_2 en inversant le sens de la diode D.

EXPERIENCE 27

Cablez l'astable de la figure 59 en prenant $R_1 = 100K$ et R_2 variable de **100K** (potentiomètre). Observez l'effet de la variation de R_2 .

EXPERIENCE 28

Même montage mais R_2 est fixe et R_1 variable.

EXPERIENCE 29

Dans ces deux expériences le rapport cyclique varie et la fréquence varie aussi. On obtient des résultats plus nets en remplaçant R_1 et R_2 par un seul potentiomètre (figure 60).

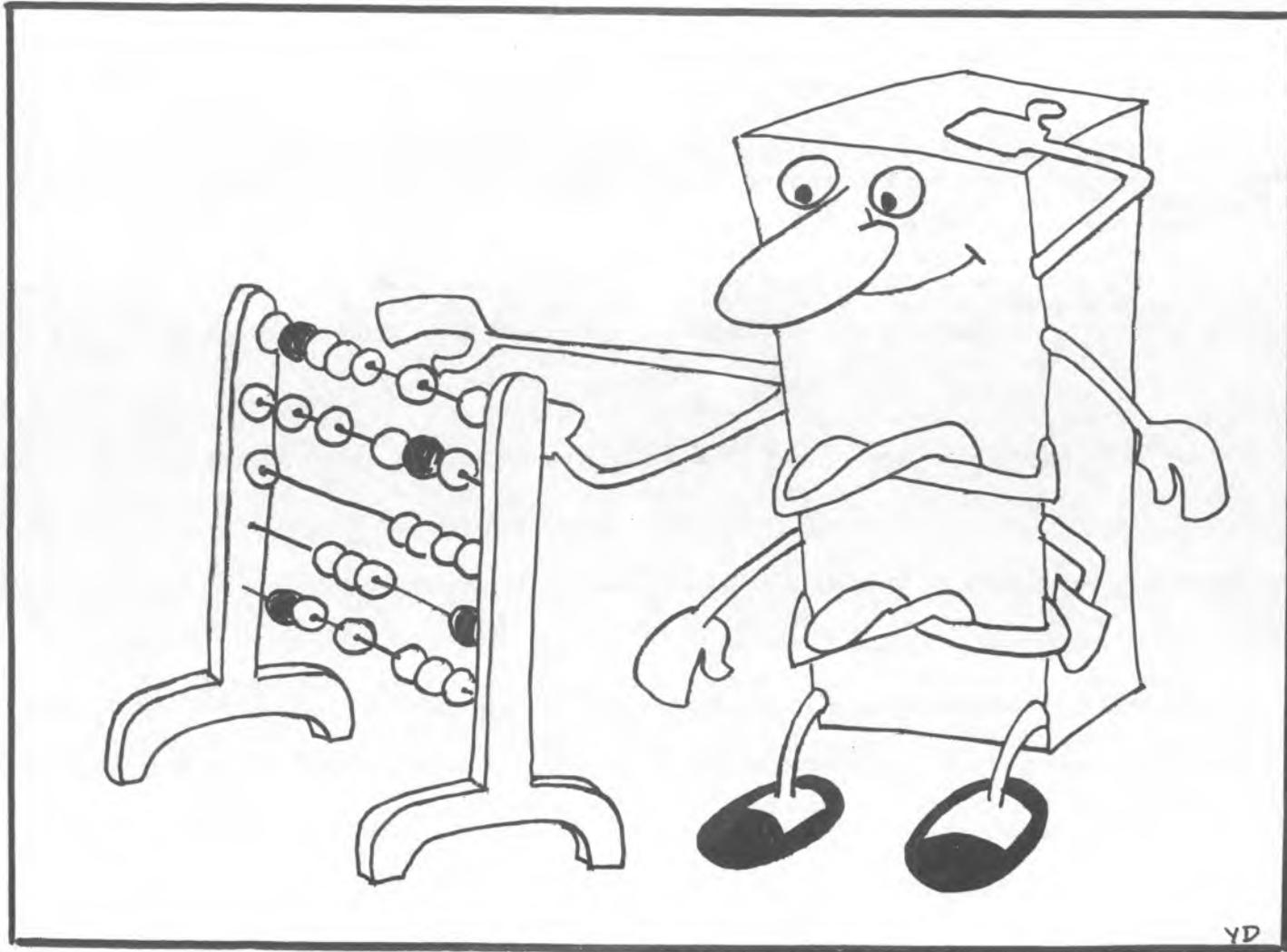
5°) Astables commandés

Les astables décrits précédemment fonctionnent pendant tout le temps où ils sont alimentés. On peut les commander en remplaçant un inverseur par une porte comme indiqué à la figure 61.

EXPERIENCE 30

Réalisez le circuit de la figure 61.

. Reliez l'entrée de commande au + 12 Volts. Le montage n'oscille pas. En effet la sortie de la porte n° 1 est constamment



YD

maintenue au niveau 1 par la commande.

. Reliez l'entrée de commande à 0 Volt. Le montage oscille normalement.

EXPERIENCE 31

Remplacez les NOR par des NAND et refaites les mêmes manipulations. Cette fois le montage oscille si la commande est au niveau 1 et il est bloqué si la commande est à 0.

6°) Synchronisation

EXPERIENCE 32

Réalisez deux astables de fréquence voisines avec des NOR

- . Même résistance R de 100 K
- . C seront de valeurs voisines.

Les sorties sont visualisées sur deux témoins logiques. Les fréquences sont évidemment proches l'une de l'autre mais ils ne sont pas synchronisés.

Reliez l'entrée de commande du 2° monostable à la sortie du premier. Ils sont synchronisés et les deux témoins logiques vont s'éclairer en même temps.

EXPERIENCE 33

Même expérience mais reliez la sortie du 1° non pas à l'entrée de commande mais une entrée du 2° NOR du 2° astable (Les 2 entrées du 2° NOR ne seront plus reliées ensemble). On obtient la synchronisation mais il y a inversion de phase entre les deux sorties.

EXPERIENCE 34

Réalisez un premier astable avec un cycle très dissymétrique. Par exemple $R_1 = 100K$, $R_2 = 1K$ (figure 59). Le deuxième astable sera symétrique.

Nous pouvons synchroniser le 2° par le premier en phase ou en opposition de phase.

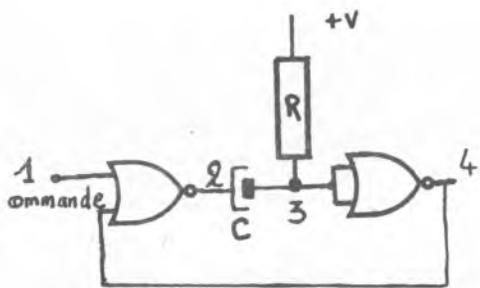


Fig 62 : monostable

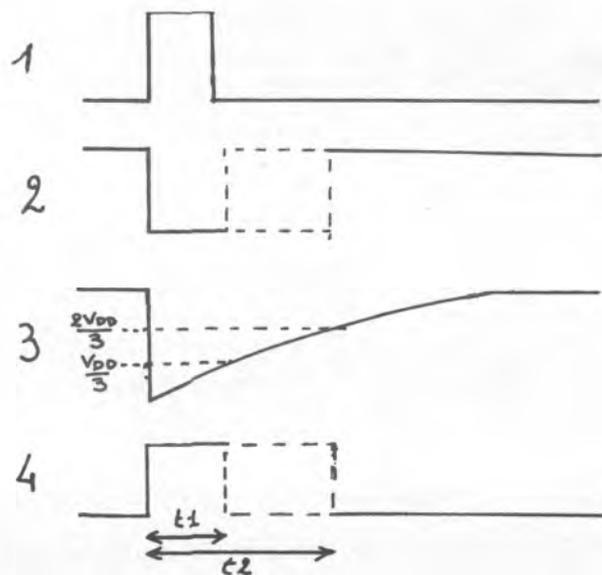


Fig 63 : diagramme temporel des tensions du monostable (fig 62)

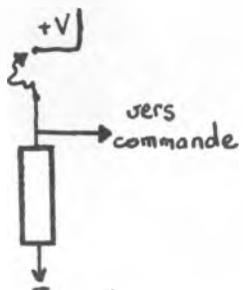


Figure 64 :

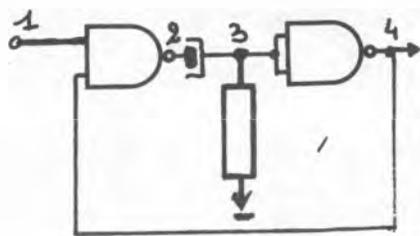


Fig.65 : Monostable avec 2 portes NAND

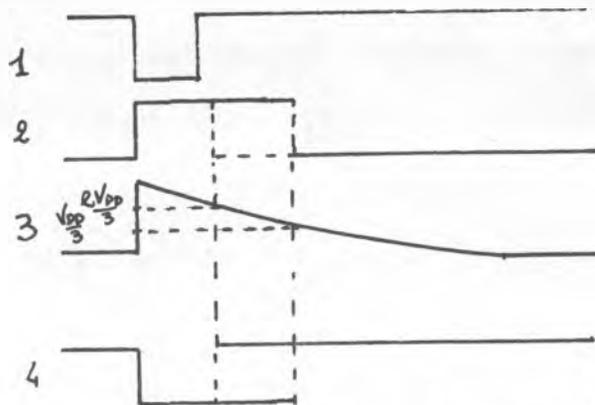


Fig 66 : diagramme temporel des tensions du monostable (fig 65)

CHAPITRE 8 : MONOSTABLES

Un monostable est un circuit qui délivre sur sa sortie une impulsion (0 ou 1) de durée déterminée lorsqu'on applique un signal de déclenchement sur son entrée.

1°) Le montage de base est celui de la figure 62. La forme des différents signaux est donné à la figure 63.

Au repos l'entrée de commande 1 est au zéro logique. Les points 2 et 4 sont aussi au zéro logique. Le point 3 est maintenu au 1 logique par la résistance R. Si on applique une impulsion positive brève sur l'entrée de commande le point 2 passe à 0, le condensateur C transmet instantanément cette variation au point 3. La sortie passe donc à 1. Il y a bouclage de la sortie sur la deuxième entrée de la porte 1 et l'entrée peut donc retomber immédiatement à zéro. Le Monostable est déclenché.

Le condensateur se charge à travers la résistance R et le potentiel du point 3 croît. Lorsqu'il atteint la tension du seuil de la porte n° 2 la sortie repasse à zéro, de même le point 2 passe à 1.

On voit que la durée de l'impulsion de sortie peut passer de t_1 à t_2 selon la valeur de la tension de seuil de la porte n° 2 qui peut varier de 33 à 67 % de V_{DD} d'un circuit à l'autre.

EXPERIENCE 29

Réalisez le circuit de la figure 62 en prenant $R = 100K$ et $C = 22\mu F$. La commande pourra être réalisée au moyen du circuit de la figure 64. Appuyez un court instant sur le bouton poussoir pour déclencher le monostable.

EXPERIENCE 30

- Vous vous rendrez compte de l'effet de la valeur de la tension de seuil sur la durée obtenue en faisant les mêmes expériences sur les différents boîtiers disponibles dans le kit. Chronométrez et comparez.

2°) Une variante du circuit de base est celui de la figure 65, réalisé avec des portes NAND. Le même raisonnement que celui qui vient d'être fait conduit à la figure 66 qui donne la forme des signaux aux différents points du monostable.

EXPERIENCE 31

Réalisez le circuit de la figure 65. Il sera déclenché par un montage similaire à celui de la figure 64 mais la résistance sera reliée au + et le bouton poussoir au -. Vérifiez le bon fonctionnement de ce montage.

EXPERIENCE 32

Comme pour le montage avec des NOR la durée de l'impulsion dépend de la valeur de la tension de seuil de la deuxième porte. Vérifiez que la durée de l'impulsion varie si vous changez de circuit intégré.

3°) Monostable compensé

La figure 66 représente un monostable qui peut être déclenché par le front négatif d'une impulsion sur son entrée.

Au repos l'entrée de l'inverseur 1 est à 1. Si on applique un front négatif sur l'entrée (voir fig. 66) le point 2 passe à 0 et le point 3 à 1. C_2 se charge à travers $D1$ jusqu'à V_{DD} . La tension de sortie devient nulle. Le condensateur $C1$ se charge à travers $R1$. A la tension de seuil du premier inverseur le point 3 passe à 0. A ce moment le condensateur $C2$ va se décharger à travers

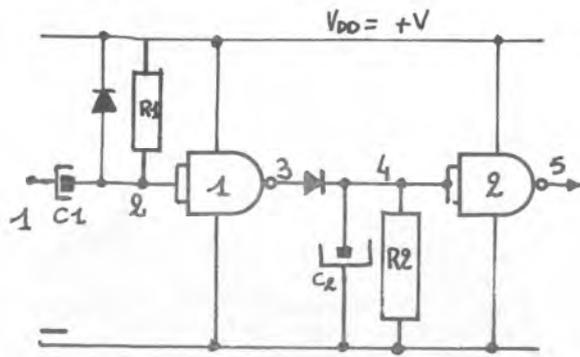


Fig 66a: monostable compensé

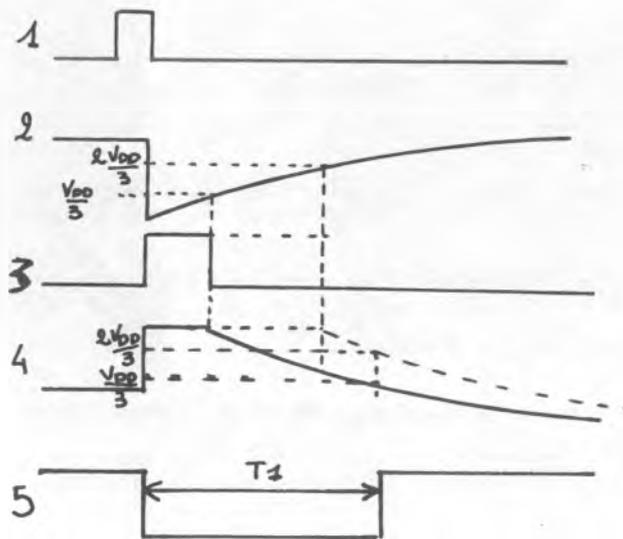


Fig 66b:

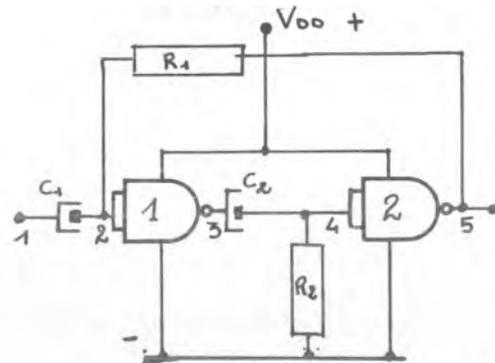


Fig 67a: monostable compensé

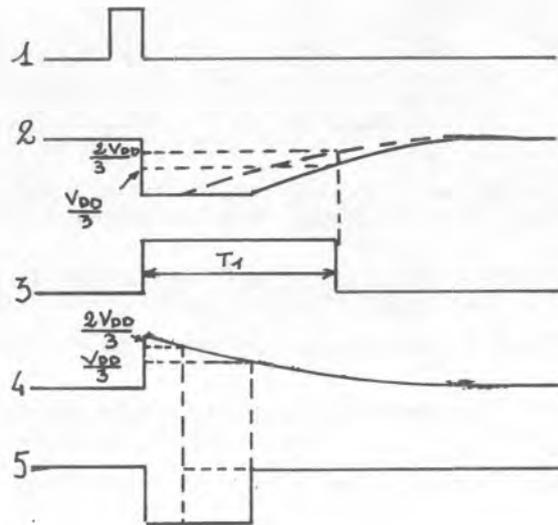


Fig 67b :

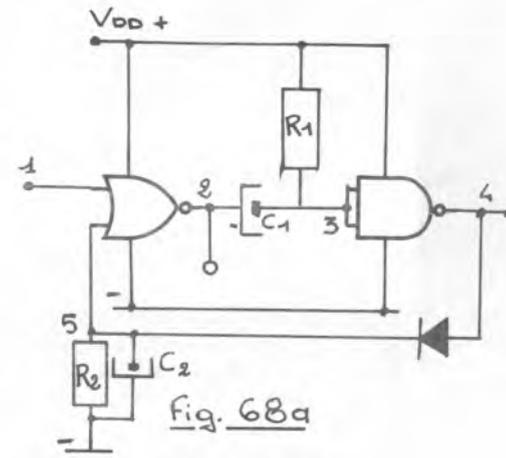


Fig. 68a

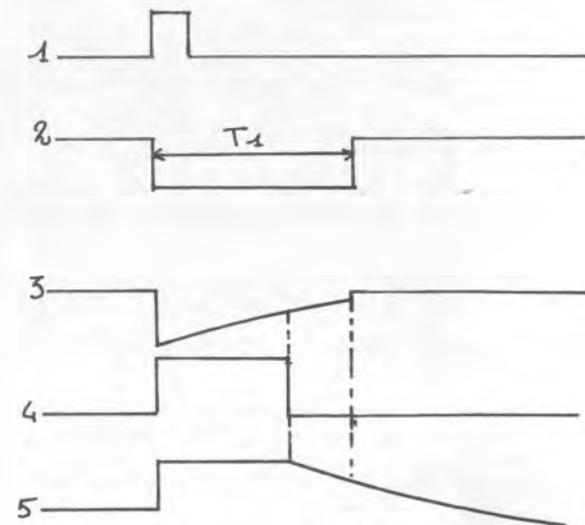


Fig. 68b

R2 (D1 est bloquée). Lorsque la tension au point 4 atteint la tension de seuil de l'inverseur la sortie reprend un niveau haut. Le fait d'utiliser deux inverseurs (ou portes) d'un même circuit intégré est qu'ils ont la même tension de seuil. Avec deux constantes de temps R. C égales, les effets de la variation de la tension de seuil sont effectivement éliminés (variation de durée inférieure à 9 % d'un circuit à l'autre).

La durée de l'impulsion de sortie est approximativement

$$T = 1,4 R_1 . C_1$$

Cette durée varie quelque peu avec la température.

EXPERIENCE 33

Réalisez le monostable compensé de la figure 66 : $R_1 = R_2 = 100 \text{ K}$ et $C_1 = C_2 = 22 \mu\text{F}$.

Branchez une résistance de $2,2 \text{ K}$ entre l'entrée 1 et la masse (-). Reliez l'entrée 1 (avec un fil) au + de l'alimentation par l'intermédiaire d'un bouton poussoir. Pour déclencher le monostable vous appuyez quelques instants sur le bouton poussoir. Lorsque vous le relâchez la tension de sortie passe à zéro et remonte au bout de 3 secondes environ.

EXPERIENCE 34

Refaites le montage précédent avec les différents boîtiers disponibles. La durée ne varie plus sensiblement.

4°) Monostables compensés : Variantes

Les figures 67 et 68 donnent deux variantes de monostables compensés. La forme des signaux y est aussi indiquée.

Exercice : Faites un raisonnement analogue à celui qui vient d'être développé pour le fonctionnement de ces montages.

EXPERIENCES 35 et 36

Réalisez le monostable de la figure 67. Le circuit de déclenchement est identique à celui utilisé pour l'expérience 34. Vérifiez le fonctionnement. Le circuit est déclenché par le front descendant de la tension de commande.

Vérifiez que la durée dépend peu du circuit intégré utilisé.

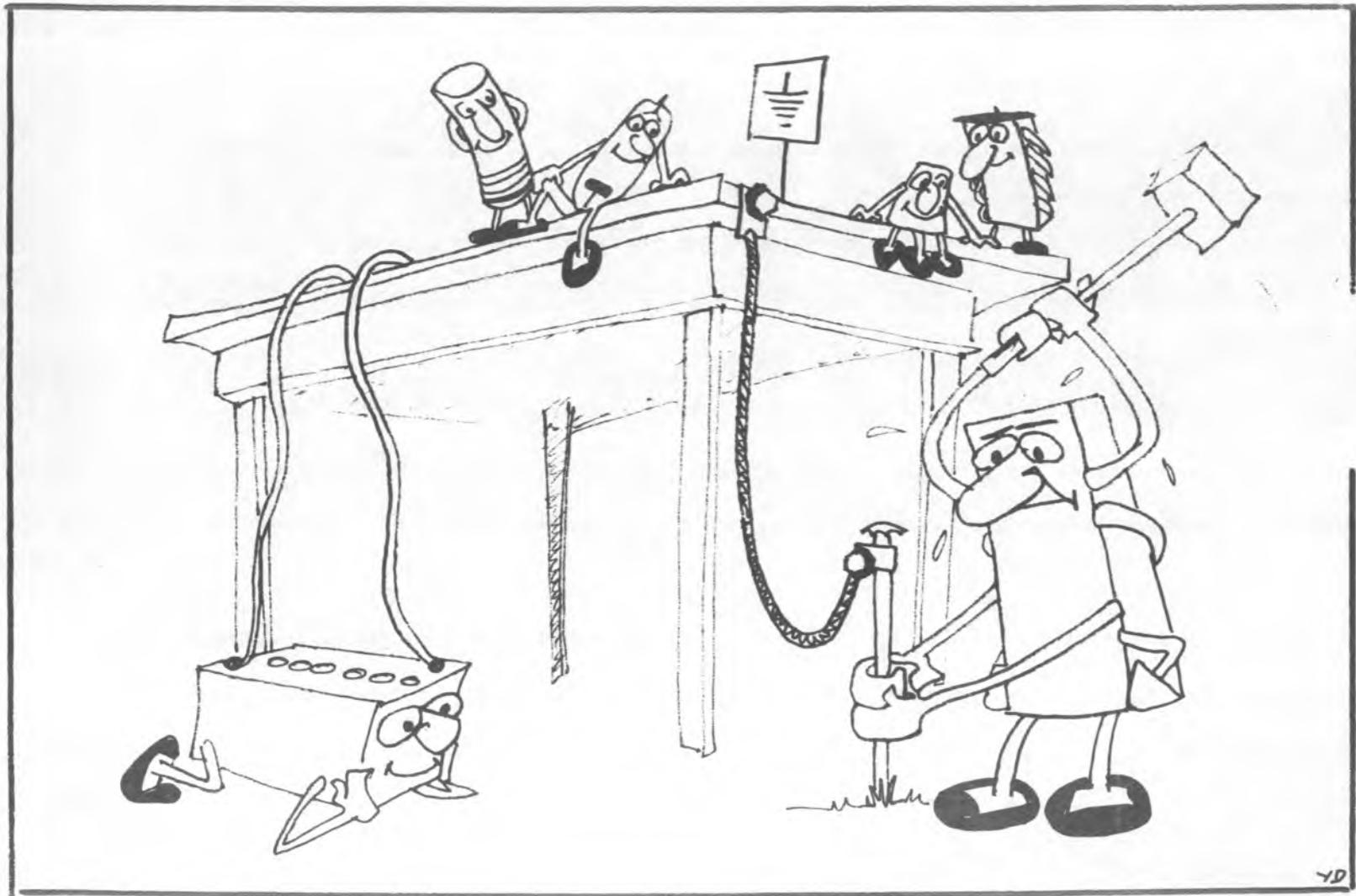
Déclanchez le circuit puis redéclanchez le avant que la sortie ne repasse à 1 : la durée augmente, le monostable est redéclanchable.

EXPERIENCES 37 et 38

Réalisez le monostable de la figure 68. Ce monostable se déclenche sur le front montant de la tension d'entrée. Vous utiliserez le même circuit de déclenchement mais cette fois en appuyant brièvement sur le bouton poussoir.

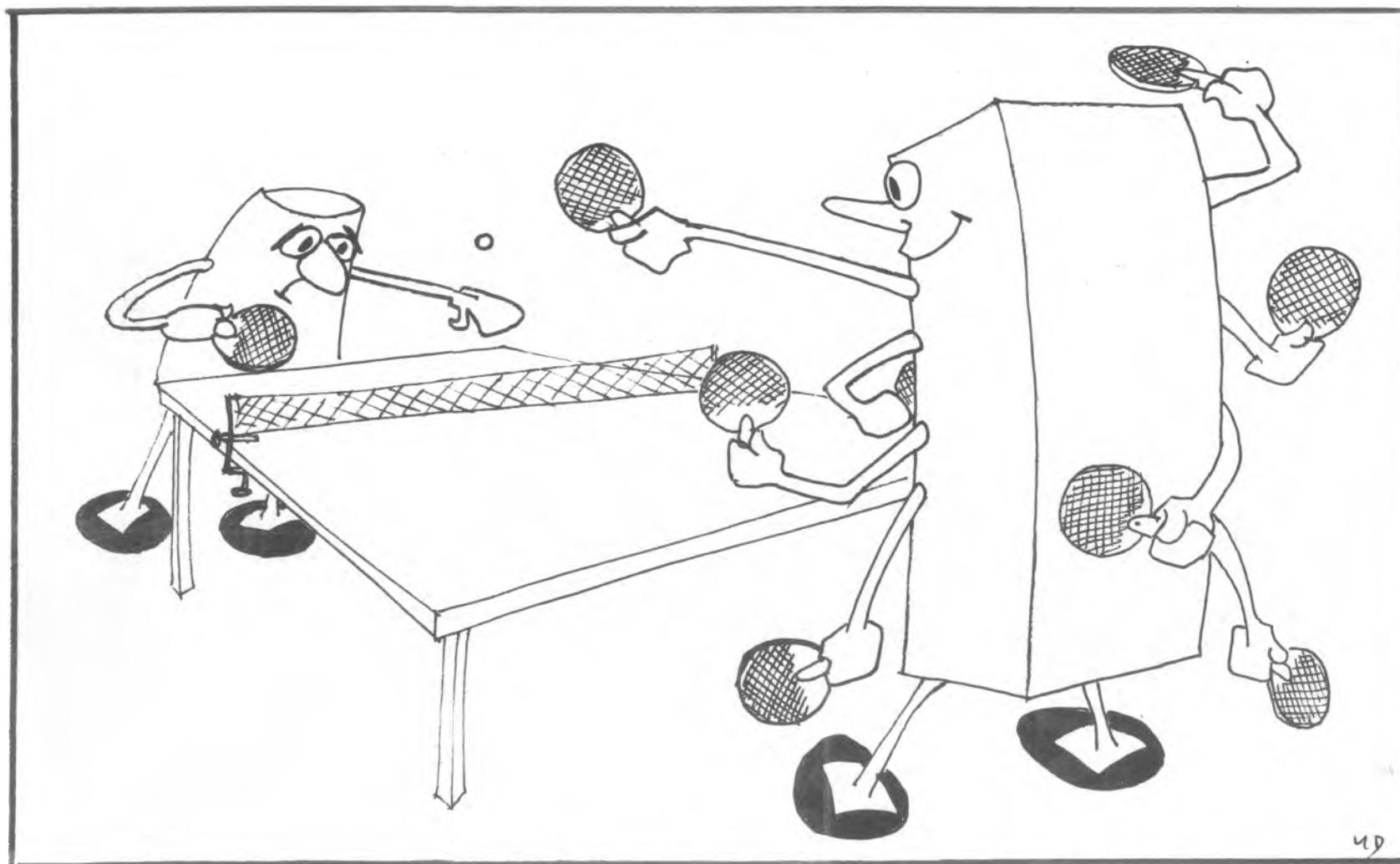
Vérifiez que la durée dépend peu du circuit intégré utilisé.

Ce monostable n'est pas redéclenchable. Si on applique une deuxième impulsion sur l'entrée pendant que la sortie est à 1 la durée de l'impulsion ne varie pas.



EXPERIENCE 39

Refaites le même montage en remplaçant les NOR par des NAND, diodes et condensateurs inversés, la résistance R1 qui était reliée au + passe au -, R2 et C2 seront reliés au +.
Ce montage va se déclencher sur un front descendant.



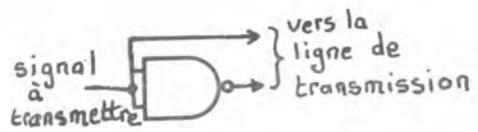


Fig 69 : Principe d'un émetteur de ligne

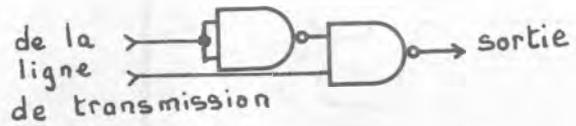


Fig 70 : Principe d'un récepteur de ligne

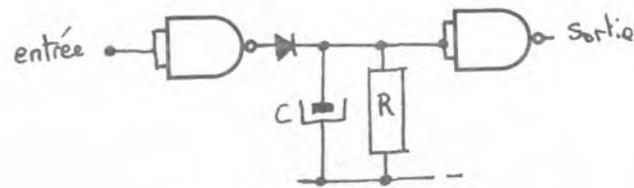


Fig 71 : décodeur

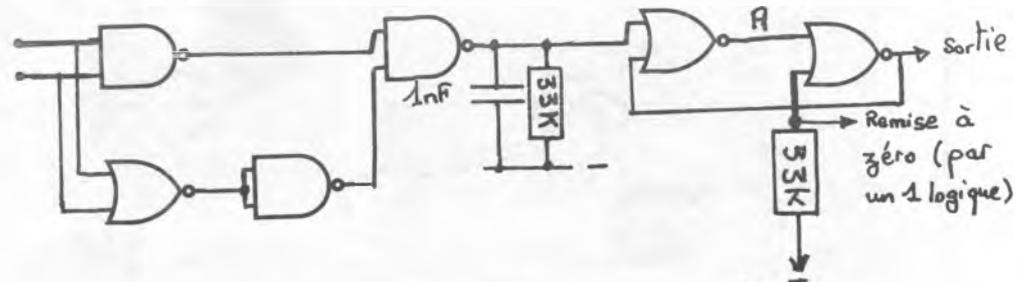


Fig 72 : Circuit détecteur d'erreur

CHAPITRE 9 : MONTAGES PARTICULIERS

1) Transmission codée

. Lorsque deux appareils doivent être reliés entre eux pour échanger des informations logiques il y a des risques de perturbation par les champs électriques parasites (ex. tube néon, etc...). Ces perturbations risquent d'apporter des erreurs de transmission. Au lieu d'utiliser un fil reliant les masses des appareils et un autre véhiculant le signal logique à transmettre, on utilise des lignes de transmission.

Dans les lignes de transmission aucun fil n'est relié à la masse. Elles sont attaquées par un montage identique à celui de la figure 69. Les signaux transmis sont symétriques. Une perturbation de même signe sur les deux fils de ligne (cas de parasites) sera donc rejetée par le circuit de la figure 70 qui est utilisé à la réception.

. Le codeur sera simplement un astable dont le fonctionnement est commandé par le signal à transmettre (voir fig. 61).

. Le décodage est réalisé par le circuit de la figure 71.

EXPERIENCE 40

Réalisez l'émetteur de ligne. Visualisez les sorties : elles sont opposées quelle que soit l'entrée.

EXPERIENCE 41

Cablez le récepteur et reliez le à l'émetteur. Vérifiez que vous retrouvez en sortie du récepteur le signal logique qui est à l'entrée de l'émetteur.

EXPERIENCE 42

Réalisez un astable selon le schéma de la figure 61 en prenant $R = 100K$ et C composé de deux condensateurs de $1\mu F$ montés tête bêche. Reliez la sortie de cet astable à l'entrée de l'émetteur de ligne.

Réalisez le décodeur de la figure 71 en prenant $R = 33K$ et $C = 4,7\mu F$. Reliez son entrée à la sortie du récepteur de ligne. Nous avons réalisé l'ensemble complet de transmission. Les fils reliant les deux parties (ligne de transmission) peuvent être longs sans inconvénient.

Vérifiez le bon fonctionnement de l'ensemble.

EXPERIENCE 43

Il est bien entendu possible de réaliser l'ensemble avec des portes NOR. C'est un bon exercice pour vérifiez si vous avez bien assimilé les notions précédentes. N'oubliez pas pour le décodeur d'inverser la polarité du condensateur et de relier le point commun résistance condensateur au + au lieu du -.

2) Détecteur d'erreur

Le circuit de la figure 72 permet de détecter un défaut de symétrie entre les deux fils de la ligne. L'information est ensuite mémorisée par une bascule RS. La partie détecteur d'erreur est un OU EXCLUSIF à deux entrées. La constante de temps de $33K - 1\mu F$

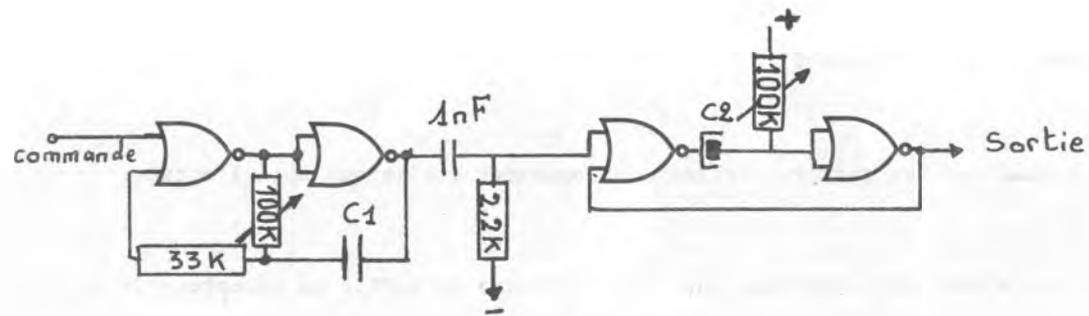


Fig 73: Générateur d'impulsions

permet d'éviter que les temps de transmission, ne soient détectés comme des erreurs de transmission.

Exercice : Nous venons de parler d'un OU EXCLUSIF à deux entrées. Un bon moyen de révision consiste à calculer un circuit permettant de réaliser la fonction OU EXCLUSIF. Vous utiliserez la méthode exposée au chapitre concernant la synthèse des circuits logiques.

EXPERIENCE 44

Branchez les entrées du détecteur d'erreur sur les deux fils de la ligne de transmission. Provoquez une erreur en mettant l'un des deux fils au + ou en court circuitant les deux : l'erreur est immédiatement détectée et le témoin s'allume. Vous l'effacerez en reliant brièvement la remise à zéro au + (si la panne a disparu).

EXPERIENCE 45

Le même montage fonctionnera parfaitement en remplaçant les NAND par des NOR et inversement. C'est l'extinction du voyant qui indiquera l'erreur. On peut avoir un fonctionnement identique au cas précédent en reliant le voyant en A.

Note : Pour certains montages (ou groupe de montages) que nous venons d'étudier vous manquez de circuits NAND ou NOR à deux entrées N'oubliez pas que vous pouvez parfaitement employer des portes à 3 ou 4 entrées en reliant les entrées inutilisées à une entrée utilisée.

2°) Générateur d'impulsion

Avec les astables et les monostables étudiés précédemment nous sommes en mesure de réaliser un générateur d'impulsions. Celui-ci va se composer d'un astable suivi d'un monostable (fig. 73). Le signal issu de l'astable est différencié par l'ensemble $lnF - 2,2K$ pour attaquer le monostable.

La fréquence du générateur est déterminée par celle du monostable qui est réglable par une résistance ajustable. La durée des impulsions est commandée par une deuxième résistance variable sur le monostable.

EXPERIENCE 46

Réalisez ce montage (fig. 73) en utilisant pour C1 deux condensateurs de $22\mu F$ montés en série (pôle + à pôle +) et pour C2 un condensateur de $10\mu F$. Connectez une tension logique en sortie et vérifiez l'action des potentiomètres.

Pour faire fonctionner le montage à une fréquence plus élevée prenez $C1 = C2 = 1\mu F$ ou même moins. Si la fréquence est supérieure à environ $10kHz$, on ne voit plus le clignotement du témoin logique.

Par contre si vous disposez du kit k1 ou k2 vous pouvez vérifier que le montage fonctionne bien en connectant la sortie à l'entrée d'un amplificateur basse fréquence.

Il est possible de construire un appareil de laboratoire en utilisant un commutateur à deux galettes qui commuterait les condensateurs C1 et C2 pour différentes gammes de fréquence

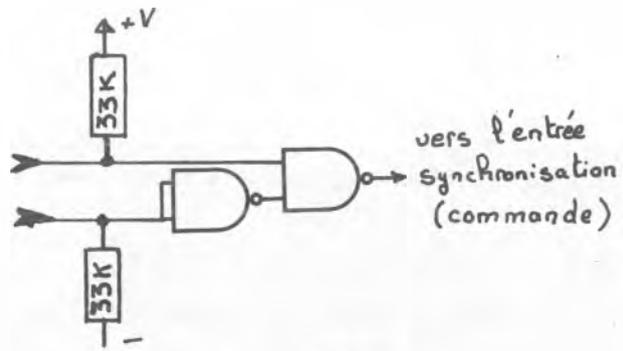


Figure 74

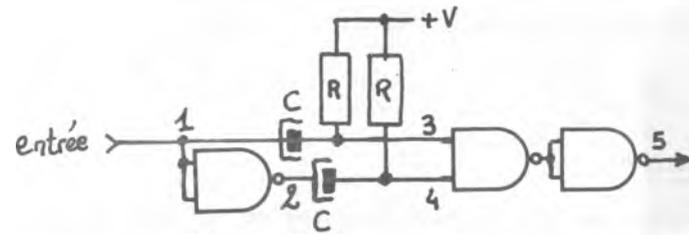
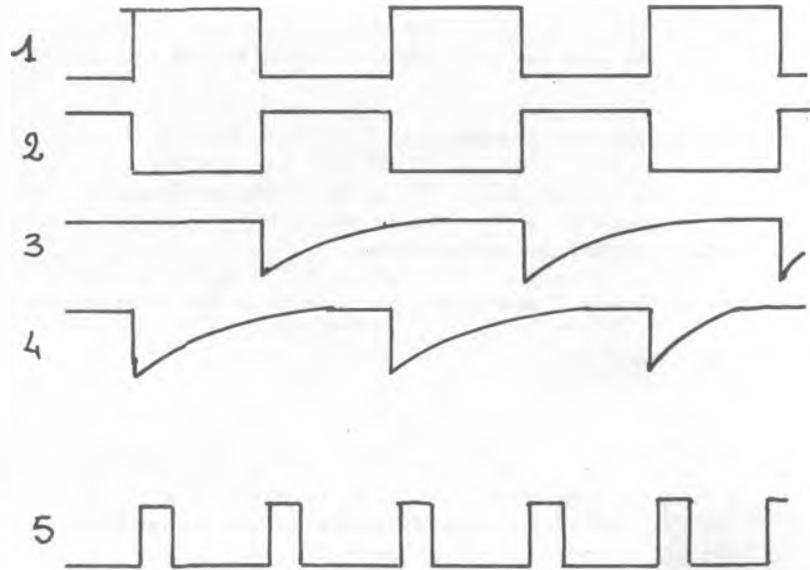


Fig 75: doubleur de fréquence



EXPERIENCE 47

Le même montage peut être réalisé en remplaçant les NOR par des NAND, le + par le -, et en inversant les condensateurs.

EXPERIENCE 48

On peut aussi obtenir en même temps la sortie et ses compléments en mettant un inverseur en sortie.

EXPERIENCE 49

Il peut être intéressant de synchroniser l'appareil par des impulsions positives et négatives. C'est possible en ajoutant le montage de la figure 74 juste avant l'entrée de synchronisation.

EXPERIENCE 50

En remplaçant les NAND de la figure 74 par des NOR il est possible de déclencher le générateur de l'expérience 47 par des impulsions positives ou négatives.

Nous adjoindrons ultérieurement des perfectionnements à notre générateur d'impulsion.

3°) Doubleur de fréquence

Si nous observons le signal issu d'un astable nous pouvons imaginer de déclencher une impulsion sur son front montant et une autre sur son front descendant. Nous obtiendrons ainsi deux impulsions à chaque période : la fréquence sera doublée.

Le schéma de la figure 75 réalise une telle fonction et donne la forme des signaux correspondants.

EXPERIENCE 51

Réalisez un doubleur de fréquence en prenant la largeur des impulsions de sortie est déterminée par la constante de temps R.C. Pour obtenir des durées observables nous choisirons $C = 4,7$ et $R = 100$.

La sortie du doubleur sera visualisée.

Attaquez le doubleur par un astable (fig. 56) en choisissant $R = 100$ et C composé de 2 condensateurs de 22 montés en série avec le pôle + relié au pôle - (C 10 non polarisé). Visualisez aussi la sortie de l'astable. Vous observerez le doublement de la fréquence.

EXPERIENCE 52

Vous pouvez remplacer, comme vous en avez maintenant l'habitude les portes NAND par des NOR, inversez les condensateurs et reliez le point A à la masse (-) au lieu du + 12 V.

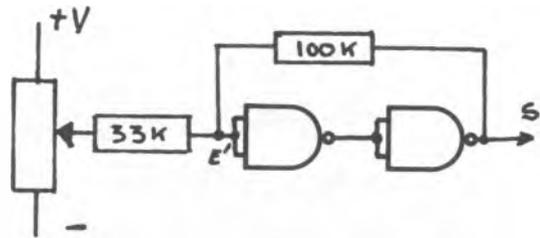


Fig. 76 : Trigger de SCHMITT

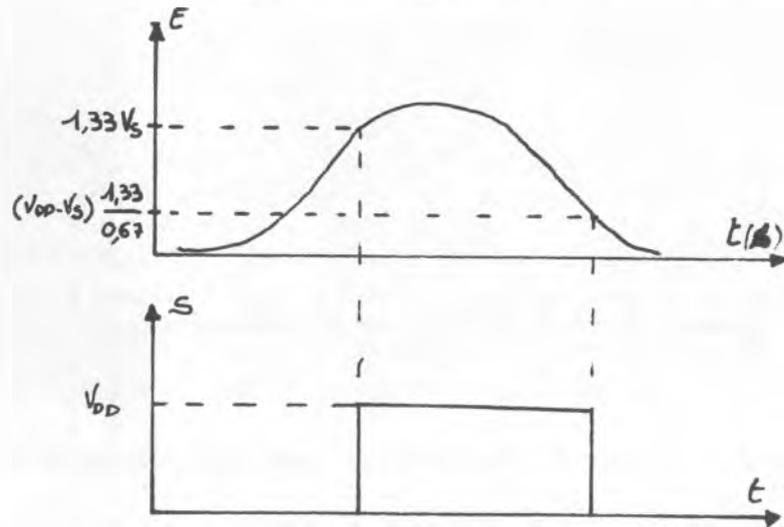


Fig 77 : Fonctionnement du trigger de SCHMITT

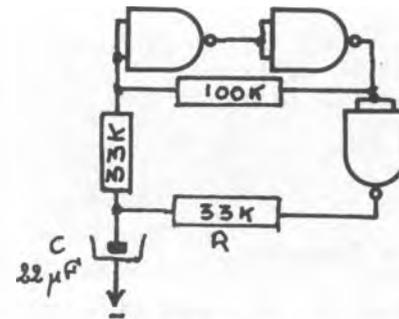


Fig 78a: Oscillateur à trigger de SCHMITT

CHAPITRE 10 : TRIGGER DE SCHMITT

Un trigger de SCHMITT est un montage permettant de transformer un signal à variation lente en un signal carré aux flancs raides. C'est un montage qui utilise une réaction positive entre l'entrée et la sortie (voir kit k2). Il se réalise très facilement comme nous pouvons le voir à la figure 76.

Nous allons étudier son fonctionnement en détail. Supposons que l'entrée E soit à la masse au départ (-). La sortie S est au niveau bas. Le point E se trouve au potentiel $V = 0$.

Si nous faisons monter le potentiel de l'entrée E par l'intermédiaire du potentiomètre le point E se trouve porté au potentiel

$$V = \frac{100}{100 + 33} \cdot V \text{ entrée.} = \frac{1}{1,33} V \text{ entrée.}$$

Si on continue à faire augmenter V_E on aura le basculement du trigger lorsque V sera égal à la tension du seuil de la porte 1. A ce moment la sortie S va passer à + 12 Volts et la tension V va devenir encore plus positive. Si on continue à faire augmenter V_E rien ne se passe.

Partons maintenant de $V_E = + 12 \text{ V}$. On aura donc $S = + 12 \text{ V}$ et $V = + 12 \text{ Volts}$.

Si nous diminuons le potentiel V_E le point E va passer au potentiel $V = (V_{DD} - V_E) \frac{33}{133} + V_E = V_{DD} + (1 - \frac{33}{133}) V_E$.

Lorsque V sera égal à V_{TR} le montage va basculer à nouveau. Cela va se produire par une tension V_E inférieure à celle qui avait produit le basculement dans l'autre sens. Les tensions de basculement sont données par :

$$V_S = \frac{1}{1,33} V_{T1} \longrightarrow V_{T1} = 1,33 V_S \quad \text{pour un front montant}$$

$$V_S = V_{DD} + (1 - \frac{33}{1,33}) V_{T2} \longrightarrow V_{T2} = (V_S - V_{DD}) \cdot \frac{1,33}{0,67} \quad \text{pour un front descendant.}$$

La figure 77 illustre le fonctionnement du trigger de SCHMITT.

EXPERIENCE 53

Réalisez le trigger de SCHMITT de la figure 76 et vérifiez son fonctionnement.

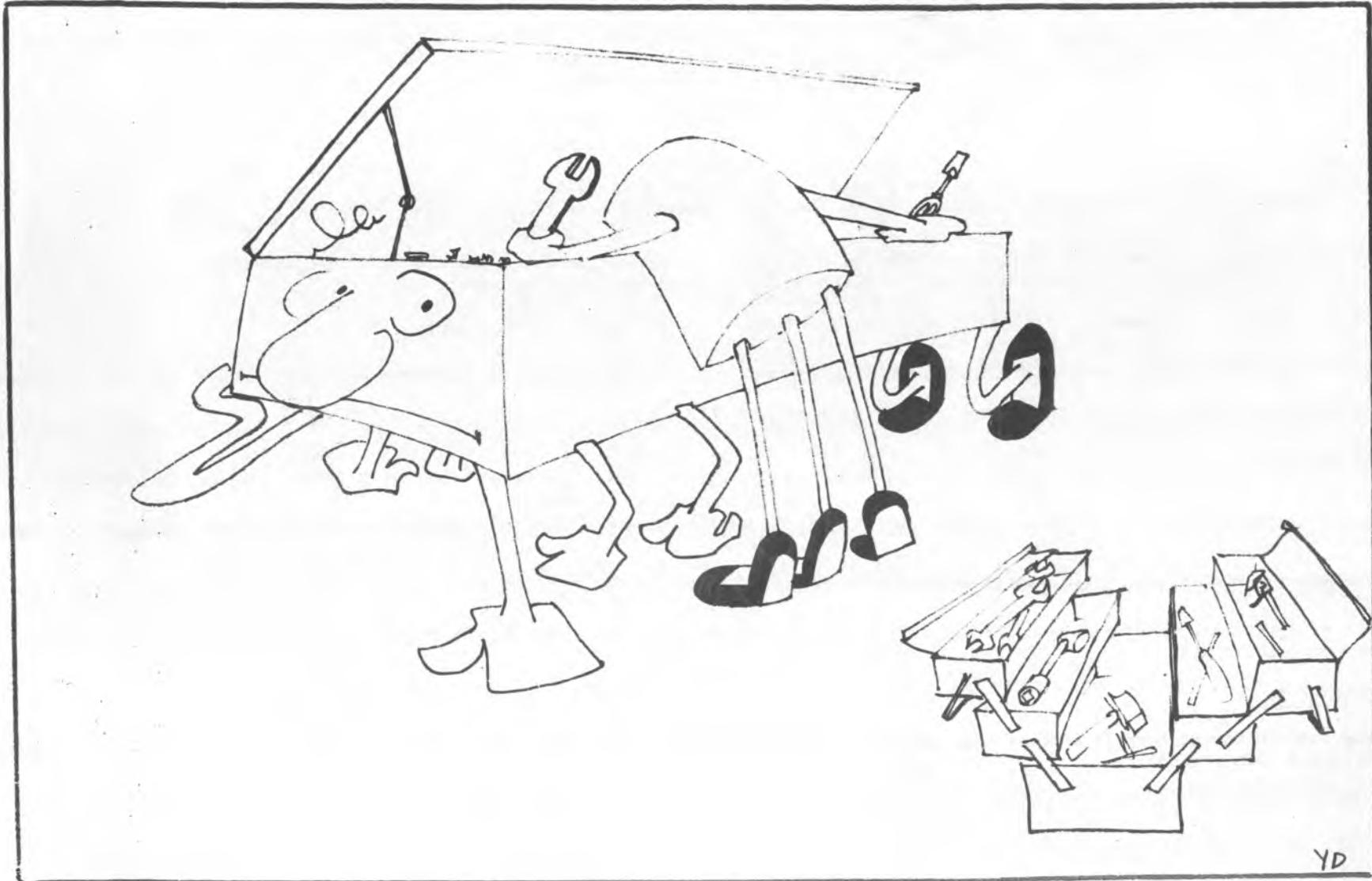
Le trigger de SCHMITT sera utilisé dans tous les cas où on désire transformer un signal à variation lente en un signal à flancs raides.

EXPERIENCE 54 Oscillateur à trigger de SCHMITT.

On peut réaliser un oscillateur avec un trigger de SCHMITT en procédant comme sur la figure 78a. La fréquence d'oscillation dépend du produit R.C.

EXPERIENCE 55

Le fonctionnement sera le même si vous reliez le condensateur au + 12 V (au lieu du -) sans oublier de l'inverser pour respecter sa polarité bien entendu.



EXPERIENCE 54

Reprenons le décodeur de la figure 71 (transmission codée). Son fonctionnement sera bien meilleur si nous remplaçons la porte NAND de sortie par un trigger de SCHMITT.

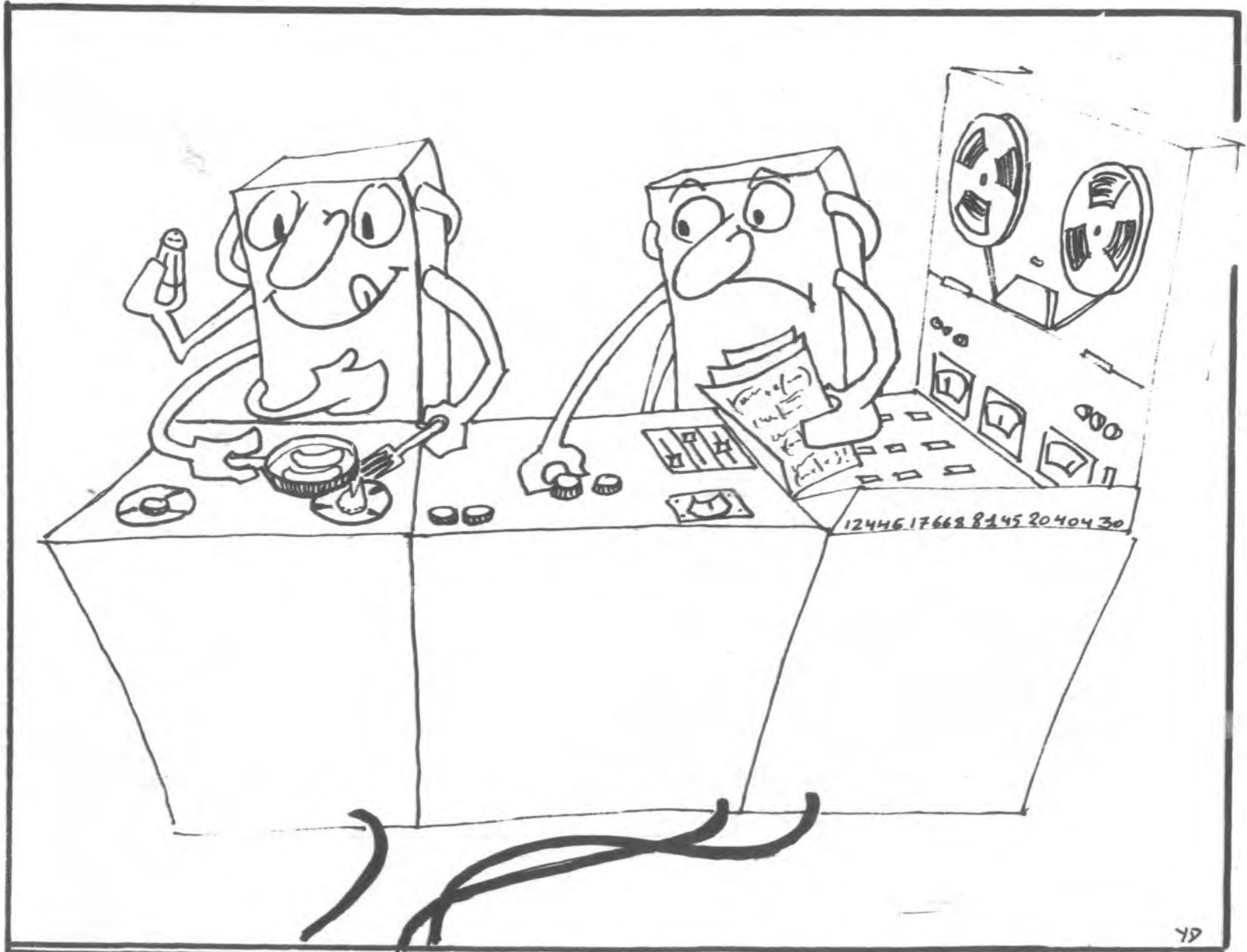


Fig. 78b: traduction; binaire \leftrightarrow decimal (des nombres de 1 à 15 (4 bits))

binaire	decimal.	nombres.
2^3 2^2 2^1 2^0		
0 0 0 0	$0 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 0 \times 2^0 \rightarrow$	0
0 0 0 1	$0 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$	1
0 0 1 0	$0 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0$	2
0 0 1 1	$0 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$	3
0 1 0 0	$0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 0 \times 2^0$	4
0 1 0 1	$0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$	5
0 1 1 0	$0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0$	6
0 1 1 1	$0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$	7
1 0 0 0	$1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 0 \times 2^0$	8
1 0 0 1	$1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$	9
1 0 1 0	$1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0$	10
1 0 1 1	$1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$	11
1 1 0 0	$1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 0 \times 2^0$	12
1 1 0 1	$1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$	13
1 1 1 0	$1 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0$	14
1 1 1 1	$1 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$	15

CHAPITRE 11 : NUMERATION BINAIRE

Jusqu'à présent nous avons parlé d'état logique de portes de monostables et astables mais la logique ne se limite pas à ce genre de circuit. Tout le monde sait que les ordinateurs voilà le grand mot lâché, sont capables de travailler sur des nombres ils utilisent suivant le cas la numération binaire simple ou le système Binaire Codé Décimal. Ce sont des codes qui permettent de traduire des chiffres en états logiques et inversement.

1 NUMERATION DECIMALE :

Nous avons l'habitude de compter suivant le système décimal et c'est de celui-ci que nous partirons pour arriver au code binaire. Le système décimal comprend dix chiffres de 0 à 9 qui sont juxtaposés pour former des nombres. Le chiffre 121 par exemple peut être décomposé comme suit :

$$121 = 1 \times 10^2 + 2 \times 10^1 + 1 \times 10^0$$

Nous appliquerons le même système pour la numération binaire.

2 NUMERATION BINAIRE :

La numération décimale est une numération en base 10.
La numération binaire sera une numération en base 2 .
Nous disposerons uniquement des chiffres 0 et 1 pour composer tous les nombres.
En code binaire le nombre 111 sera traduit comme suit :

$$\begin{aligned} 111 &= 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 \\ &= 4 + 2 + 1 = 7 \end{aligned}$$

Chaque chiffre (1 ou 0) est un bit binaire par définition. De même tous les nombres seront décomposés en somme de puissances de deux. La figure 76b donne la traduction décimal-binaire des nombres de 0 à 16 en explicitant les étapes.

3 BINAIRE CODE DECIMAL OU B. C. D.

Lorsque l'on a à manipuler des nombres en binaire la traduction peut être lourde si le nombre a plus de 4 ou 5 bits. Or nous sommes habitués à compter en **décimal**. Nous allons donc nous contenter de représenter les chiffres décimaux de 0 à 9 par leurs équivalents binaire. Un chiffre sera donc traduit par un groupe de 4 bits. Ces groupes de 4 bits seront juxtaposés pour obtenir des nombres.

Ainsi 10 qui est noté 1010 en binaire sera noté 0001. 0000 en BCD. Comme vous le voyez cette représentation demande davantage de place mais elle est plus facilement traduisible en décimal.

Exercice : Entraînez-vous à reconnaître les nombres binaires (de 0000 à 1001) vous n'en aurez que plus de facilité pour la suite du manuel.

4 UTILISATION DE LA BASCULE RSH EN DIVISEUR DE FREQUENCE PAR DEUX

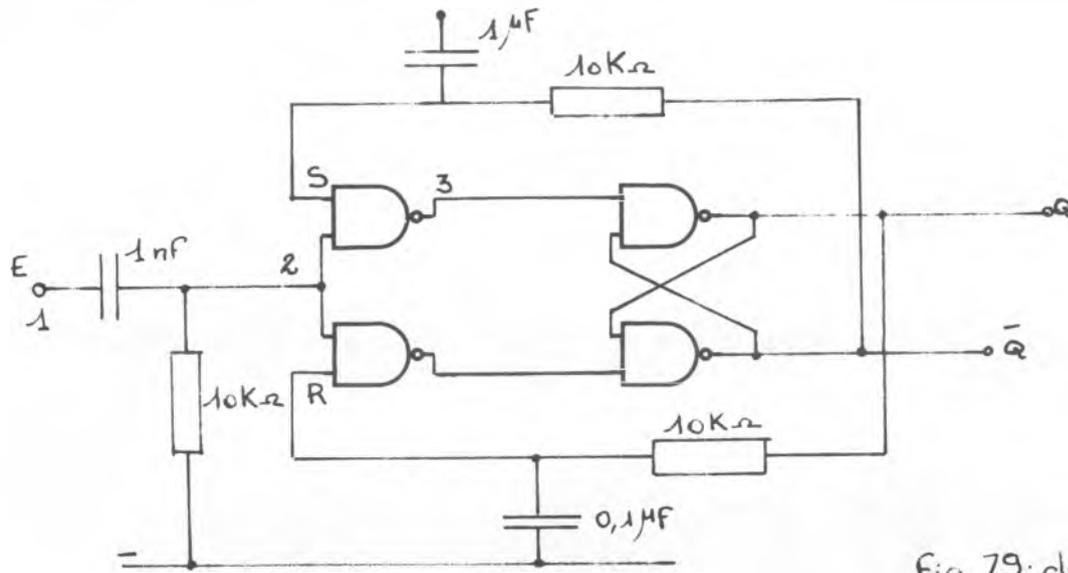
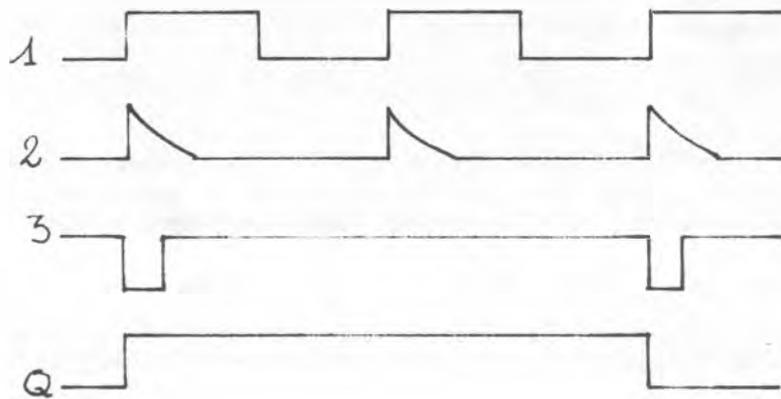


Fig. 79: diviseur par deux



Moyennant le circuit de la figure 79 nous pouvons utiliser la bascule RSH comme diviseur de fréquence par deux. Etudions son fonctionnement.

Sur l'entrée E nous trouvons un signal rectangulaire. Il est différencié par l'ensemble $1nF - 100K$ et transformé en impulsions positives avant d'être appliqué à l'entrée horloge de la bascule (fig. 80). Les sorties \bar{Q} et Q sont rebouclées sur les entrées S et R par l'intermédiaire du réseau $10K - 1\mu F$ qui retarde l'effet du bouclage afin d'obtenir un fonctionnement correct .

EXPERIENCE 55

Réalisez ce circuit en visualisant E et S par deux témoins logiques?

Attaquez le circuit par un astable. Vous voyez le témoin figurant E qui clignote deux fois plus vite que celui figurant S. On a bien réalisé la division par deux de la fréquence.

EXPERIENCE 56

Réalisez un deuxième diviseur de fréquence par deux. Branchez son entrée à la sortie du premier. La sortie sera également visualisée. Vous remarquez la division par deux.

Réfléchissons un peu à ce que nous venons d'obtenir.

Considérons le voyant en sortie du premier diviseur comme le bit des unités d'un nombre binaire à deux bits. Le deuxième bit sera le voyant figurant la sortie du deuxième diviseur.

Nous voyons le nombre binaire formé par ces deux bits passer par les états successifs suivants :

00 ce qui correspond à 0 en décimal
11 ce qui correspond à 3 en décimal
10 ce qui correspond à 2 en décimal
01 ce qui correspond à 1 en décimal.

Nous venons de réaliser un décompteur par 4.

Si nous ajoutions un troisième diviseur de fréquence par deux nous obtiendrions un décompteur par 8 qui passerait successivement par les états suivants :

000 --- 0
111 --- 7
110 --- 6
101 --- 5
100 --- 4
011 --- 3
010 --- 2
001 --- 1

EXPERIENCE 57 Réalisation d'un compteur par 4

Reprenez le montage de l'expérience précédente en remplaçant les NAND par des NOR. Les résistances et condensateurs seront branchés au + 12 Volts au lieu du -.

Observons le nombre de deux bits formés par la sortie des deux diviseurs. La succession est inversée. L'équivalent binaire passe



de 0 à 1 puis 2 puis 3 et enfin 0. Nous avons réalisé un compteur binaire par 4. Les montages précédents (expériences 56 et 57) peuvent fonctionner jusqu'à une fréquence de récurrence d'environ 10KHz . Celle-ci pourrait être considérablement augmentée en diminuant les valeurs des résistances et condensateurs dans le même rapport.

EXPERIENCE 58 :

Faites fonctionner l'astable à une fréquence audible et connectez successivement les sorties sur l'entrée d'un amplificateur BF (kits kl ou l2).

Si vous êtes musicien vous remarquerez que la division de fréquence par 2 donne des sons espacés d'un octave.

Nous avons vu qu'il est possible de réaliser des compteurs binaires à l'aide de bascules RSH. Cependant nous avons utilisés des composants externes tels que résistances et capacités. Il existe des compteurs intégrés dans un seul boîtier. Etant donné la difficulté d'inclure un condensateur à un montage intégré ces compteurs utilisent des bascules différentes des bascules RSH. Ces bascules vont être étudiées au chapitre suivant.

circuit maitre

circuit esclave

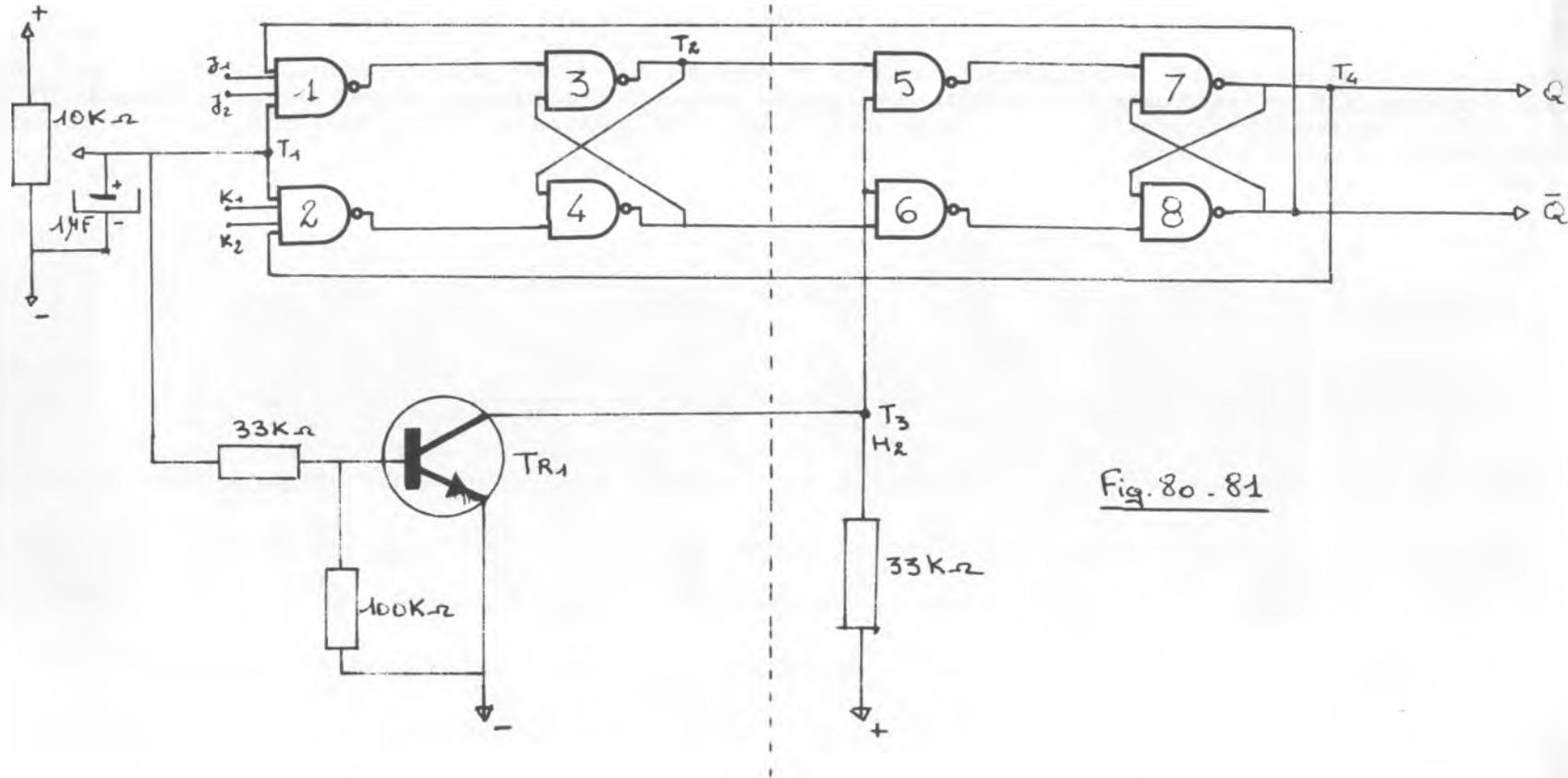


Fig. 80-81

CHAPITRE 12 : LE BASCULEUR JK MAITRE ESCLAVE

1) Son schéma de principe est donné par la figure 80. Il se compose de deux bascules RSH telles que nous en avons vu précédemment. La bascule RSH n° 2 est attaquée par les sorties Q et \bar{Q} de la bascule n° 1 et par l'inverse de l'horloge.

Les sorties Q et \bar{Q} de la 2° bascule sont rebouclées par des portes ET sur les entrées R et S de la 1° bascule.

Nous allons examiner le fonctionnement d'un tel montage. Ce qui suit est directement dérivé d'une note d'application de SESCOSEM n° 56JT109.

EXPERIENCE 59

Réalisez le montage de la figure 81. Il est relativement complexe et nous vous conseillons de procéder avec ordre pour cette opération. Reliez les points marqués T_1 à T_4 aux tensions logiques correspondants. Effectuez l'expérience en suivant le raisonnement.

Grossièrement vous reconnaissez 2 bascules RSH en série. Pour le premier essai ne nous occupons pas des entrées J et K qui seront reliées au +. Le condensateur placé sur le curseur de P a pour but d'éviter que les mauvais contacts du curseur sur la piste du potentiomètre ne provoquent un fonctionnement erratique de l'appareil.

Au départ H_1 est au 0. Le transistor TRI est donc bloqué et son collecteur, au + par la 33 K est à l'état 1. Le circuit RSH constitué des portes 5, 6, 7 et 8 est donc transparent et le circuit esclave recopie sur ses sorties les sorties du circuit maître. Déplaçons très lentement le curseur dans la direction du +. Le premier effet, avant même que H_1 passe au niveau 1, sera de débloquent Th_1 ce qui va entraîner un niveau haut sur H_2 . Le circuit esclave est déconnecté du circuit maître. En continuant à augmenter le niveau en H_1 celui-ci va passer au niveau 1 et, les entrées J et K étant reliées au +, le circuit va recopier (en les inversant car les connexions sont croisées entre entrée et sortie) les sorties du circuit esclave. Ce fait s'observe sur le témoin T_2 . Faisons croître la tension en H_1 jusqu'au + puis faisons la décroître lentement. Le circuit maître va être déconnecté d'abord puis ensuite le transistor Th_1 sera bloqué et le circuit esclave redevient transparent. Nous voyons donc que le basculeur JK change d'état sur le front descendant d'une impulsion en H_1 .

EXPERIENCE 60

Sans démonter le circuit précédent, réalisez un JK avec des portes NOR. Reliez cette fois J et K au -, choisissez un transistor PNP avec l'émetteur au +.

Refaites l'expérience précédente en commençant par le curseur au +.

Le fonctionnement est similaire à celui du circuit précédent mais cette fois il y a basculement sur le front montant de l'impulsion d'horloge.

Un avantage important du basculement maître-esclave vient du fait que les impulsions en H n'ont pas besoin d'être soignées.

EXPERIENCE 61

Reprenons le circuit de la figure 81 mais connectez une entrée J et une entrée K au moins. Cette fois les sorties du JK ne peuvent plus changer d'état car les sorties des portes NAND 1 et 2 sont figées au niveau 1. Le circuit maître est isolé du circuit esclave. Les sorties restent dans l'état initial. Si J et K sont au -, le JK garde en mémoire les informations.

EXPERIENCE 62

Faites $J = 1$ et $K = 0$. Faites varier plusieurs fois en reprenant l'expérience l'entrée H de 0 à 1. Lors du premier front descendant sur H. La sortie Q va passer au niveau 1 et y rester

Etat present		Etat futur	
J	K	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1	0	1
1	1	\bar{Q}	Q
1	0	1	0

effet de memoire.

inversion. a chaque front descendant sur H.

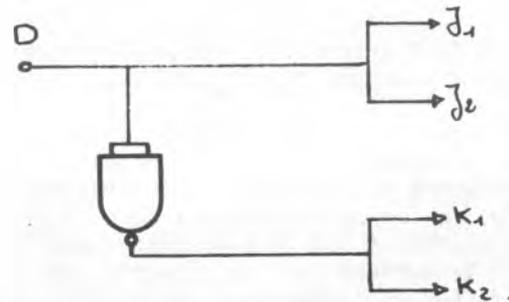


Fig. 83.

Fig. 82. fonctionnement du JK. (maitre-esclave).

EXPERIENCE 63

Faites $J = 0$ et $K = 1$. Faites varier H de 0 à 1 plusieurs fois. Lors du premier front descendant sur H la sortie Q va passer à zéro et y rester.

EXPERIENCES 64 à 66

Reprenez les expériences 62 et 63 avec le JK constitué de portes NOR. Il y a inversion des niveaux à appliquer sur J et K . Les JK intégrés utilisent des portes NAND. Nous allons donc donner ici le résumé du fonctionnement de ce type de JK sur le tableau de la figure 82.

Les deux premières colonnes représentent l'état des entrées J et K et nous trouvons sur les deux dernières colonnes l'état des sorties après un front descendant d'horloge.

2) Bascule type D maître esclave.

La bascule type D maître-esclave est dérivée directement du JK maître-esclave en reliant l'entrée J à l'entrée K par l'intermédiaire d'un inverseur.

On n'a donc plus que deux entrées :

- l'horloge
- l'entrée J qui sera rebaptisée D .

EXPERIENCE 67

Réalisez une bascule D maître-esclave en modifiant l'entrée du circuit de la figure 81 par le circuit de la figure 83.

Faites varier le niveau de l'horloge en changeant à chaque fois la valeur de D pour obtenir le basculement de la sortie à chaque front descendant de l'horloge.

EXPERIENCE 68

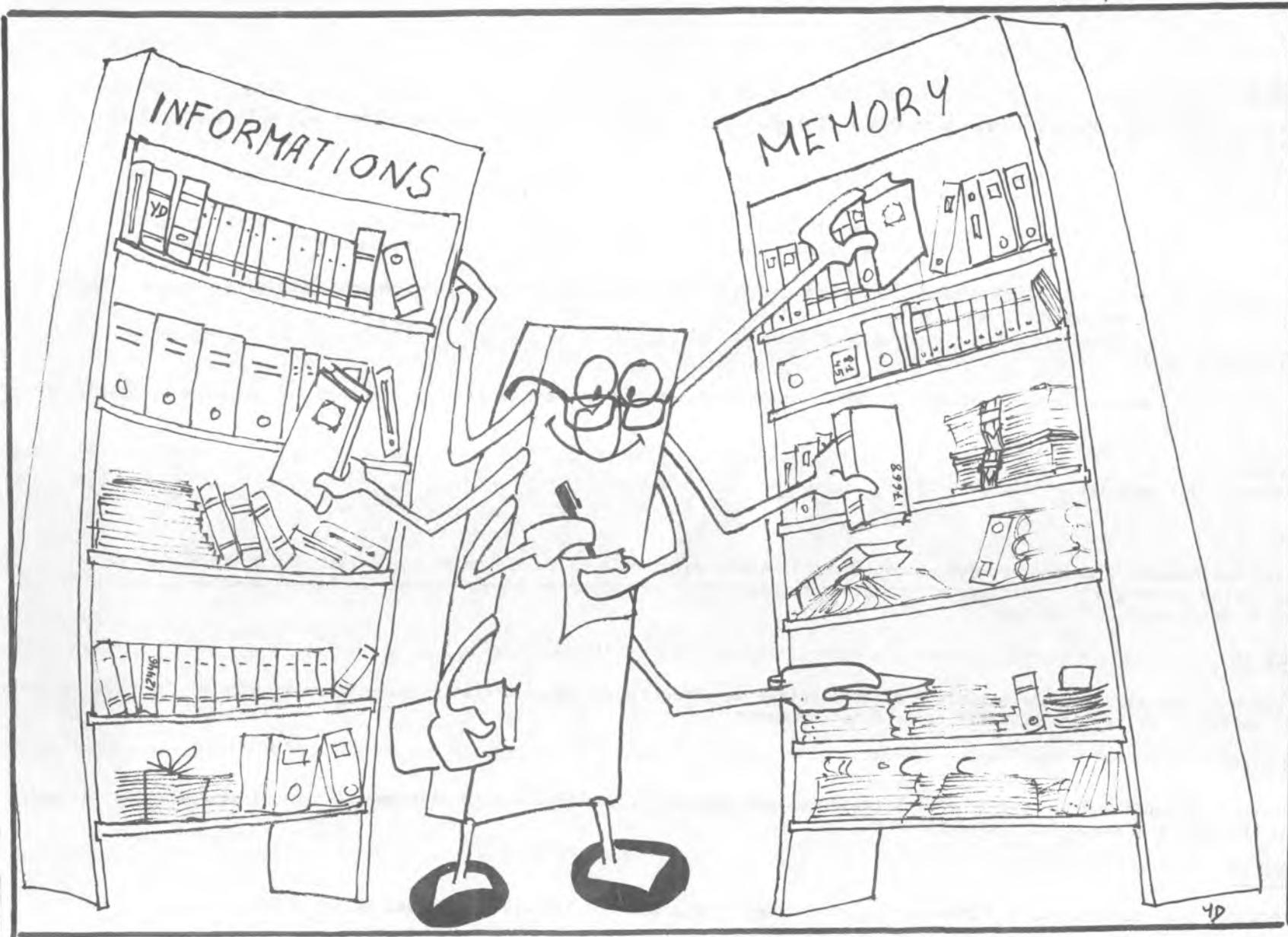
Nous pouvons réaliser avec une bascule D maître-esclave un circuit qui change d'état à chaque impulsion en H . C'est un diviseur par 2. Il suffit de relier \bar{Q} à D . Vérifiez le fonctionnement.

EXPERIENCE 69

Reprenez le JK constitué des portes NOR et faites-en une bascule D. Vérifiez son fonctionnement. Les niveaux logiques à appliquer sont inversés par rapport à l'expérience 67.

EXPERIENCE 70

Vous n'aurez plus de difficulté à réaliser votre diviseur par 2 avec la bascule ci-dessus. Reliez \bar{Q} à D .



3) Liaisons entre J et K

EXPERIENCE 71

Le Matériel du kit est suffisant pour vous permettre de réaliser deux JK tels que la figure 81. Reliez les entre eux comme indiqué en figure 84a. Vous verrez les voyants "compter" en binaire jusqu'à 3 puis revenir à 0. Le circuit divise par 4.

EXPERIENCE 72

Sans toucher au circuit ci-dessus, réalisez un JK avec des NOR et reliez la sortie Q du 1° basculeur NAND aux entrées H du 2° basculeur NAND et du basculeur NOR. Vous allez constater que le changement d'état s'obtient sur un front montant pour le basculeur NOR et sur un front descendant pour le basculeur NAND.

EXPERIENCE 73

Vous allez rétablir la situation en insérant une porte montée en inverseur sur la liaison allant de Q (du 1° JK à NAND) à H du basculeur NOR. Vérifiez que le basculement s'obtient cette fois sur la même transition.

EXPERIENCE 74

Enlevez maintenant l'inverseur et reliez H du 2° Basculeur NOR non plus à Q mais à \bar{Q} du premier. Vérifiez que le fonctionnement est le même qu'au cours de l'expérience précédente. Nous voici en possession de deux moyens d'effectuer la liaison entre nos basculeurs NOR et NAND.

EXPERIENCE 75

Réalisez le circuit de la figure 84b. C'est un diviseur par 16 (ou compteur binaire par 16, si vous voulez). Il est capable de compter des impulsions de forme quelconque, sans aucune mise en forme.

Vous pouvez naturellement pour mieux voir ce qui se passe connecter les témoins logiques sur n'importe quelle sortie (\bar{Q} ou Q) et de même relier les entrées de chaque bascule aux sorties Q ou \bar{Q} des précédentes. Ces expériences seront utiles plus loin lorsque nous aborderons les basculeurs intégrés.

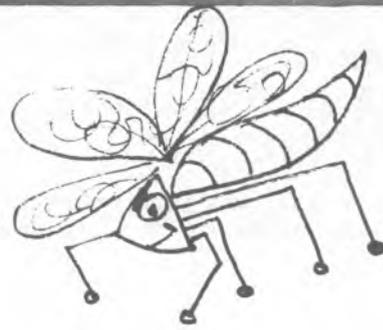
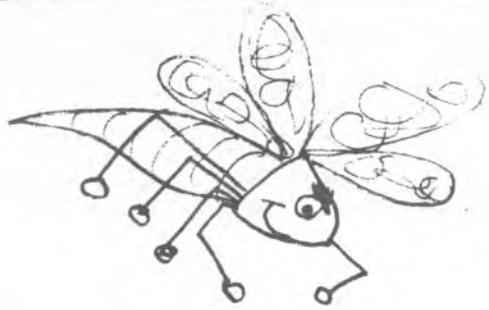
EXPERIENCE 76

Vous pouvez commander les basculeurs JK et D des 2 types (NOR ou NAND) par un astable ou un oscillateur de SCHMITT. Nous pensons que libérés de la manoeuvre du potentiomètre vous verrez mieux le fonctionnement des circuits.

4) Entrées R et S, Mise à 0

EXPERIENCE 77

Nous allons repartir de notre JK de la figure 81 et le modifier comme indiqué en figure 85. En fait nous ajoutons deux entrées, R et S. Nous allons démontrer leur fonctionnement. Les entrées R et S sont au + par l'intermédiaire des 33 K. Ces deux entrées n'interviendront pas sur le fonctionnement.



18

EXPERIENCE 78

Amenez le JK dans l'état $Q = 1$ et connectez brièvement S à la masse (état 0) : rien ne se passe. Connectez brièvement R à la masse : il y a basculement du maître et de l'esclave.

EXPERIENCE 79

Amenez le basculeur à l'état $Q = 0$ et connectez brièvement S au -. La sortie passe à 1.

Les entrées R et S servent respectivement de remise à 0 et à 1. Leur action est indépendante de l'horloge et immédiate.

EXPERIENCES 80 à 82

Réalisez un JK avec entrées R et S en portes NOR. Les résistances seront cette fois reliées au - (0 logique). Reprenez les expériences précédentes.

EXPERIENCES 83 à 85

A partir du circuit de la figure 85 réalisez la modification de la figure 83 : vous obtenez une bascule type D avec entrées R et S. Vérifiez son fonctionnement en reprenant les expériences 77 à 79.

EXPERIENCES 86 à 88

Réalisez la bascule D avec des NOR et reprenez les trois expériences de vérification de son fonctionnement.

5) Liaisons entre "D"

EXPERIENCES 89 à 94

Ce sera le pendant avec des bascules D des expériences 71 à 76. Réalisez deux "D" en NAND et 2 "D" en NOR. Montez-les comme indiqué en figure 84 et reprenez les marches à suivre des expériences 114 à 119. Vous constaterez les différences, nous vous laissons les expliquer (les témoins logiques vous y aideront).

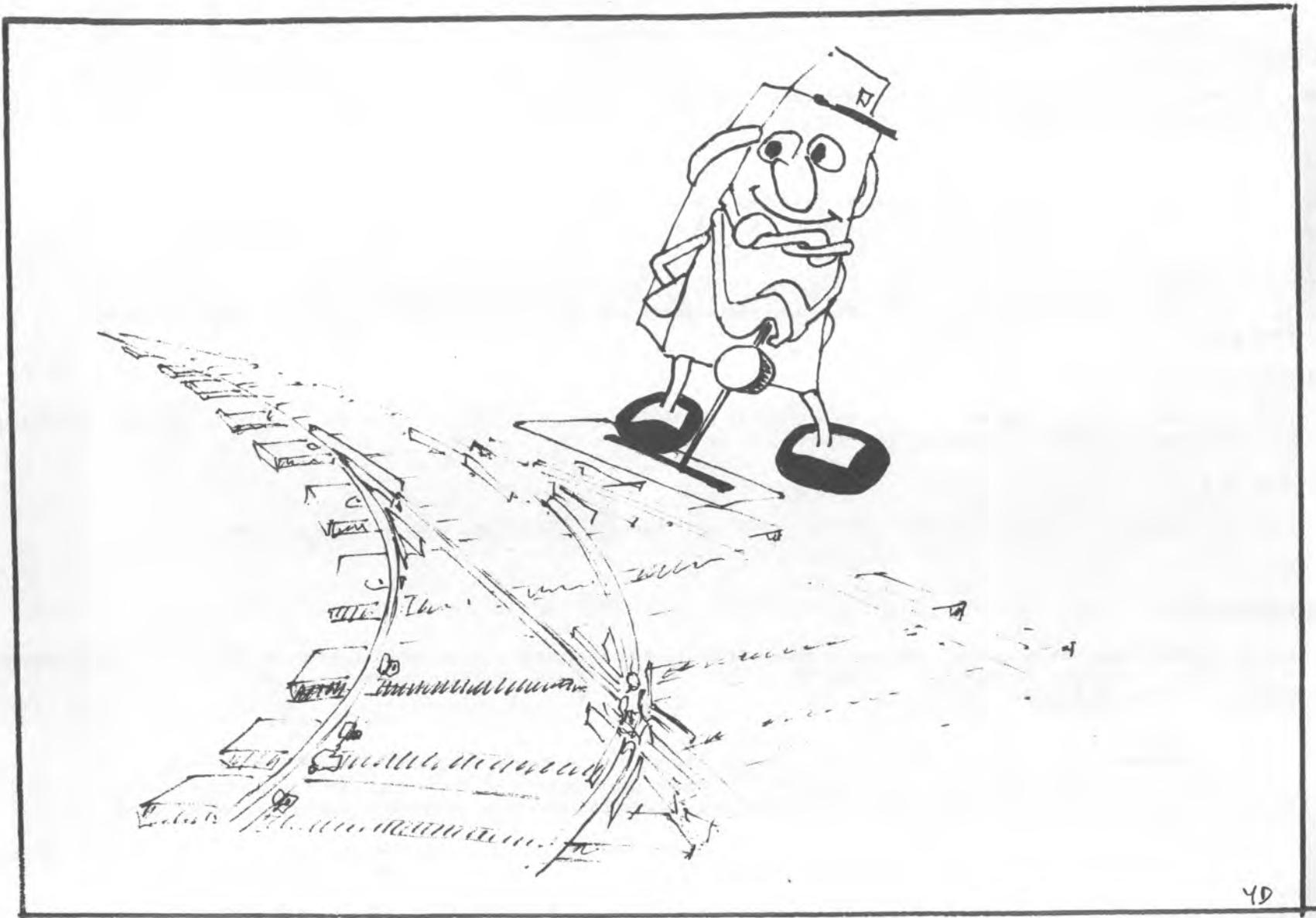
Nous espérons que le fonctionnement des bascules D et JK vous est maintenant très familier. Il le faut absolument car les montages que nous réaliserons nécessitent une parfaite connaissance de leur fonctionnement.

Nous pensons également que les nombreuses possibilités des bascules vous suggèrent quantité d'idées de montage.

De tels circuits sont, dans la pratique courante, intégrés en un seul boîtier et le concepteur d'un montage n'a donc pas à réaliser les basculeurs avec des portes NOR ou NAND. Il existe d'ailleurs des circuits intégrés contenant 2 "JK" ou 2 "D" que nous utiliserons plus loin.

Il existe également des circuits intégrés comprenant beaucoup plus de basculeurs. Cependant le nombre de broches des boîtiers étant limité, il faut dans ce cas interconnecter intérieurement certaines des entrées et sorties et la souplesse d'emploi en est diminuée.

Les réalisations que nous venons de montrer ressemblent plus à la conception en logique TTL qu'en CMOS. Nous allons dans un prochain chapitre étudier la constitution de ces bascules en CMOS. Il nous faut auparavant connaître le fonctionnement des portes de transmission. Ce sera l'objet du chapitre suivant.



40

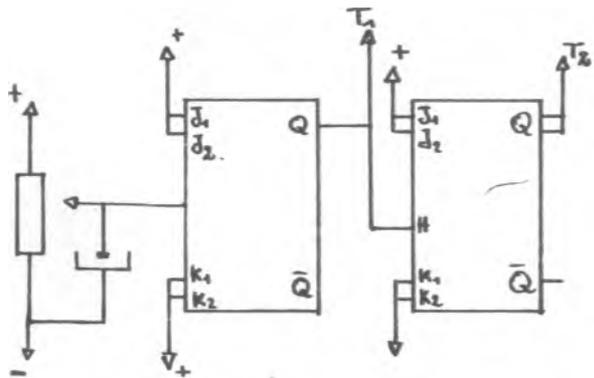


Fig. 84a

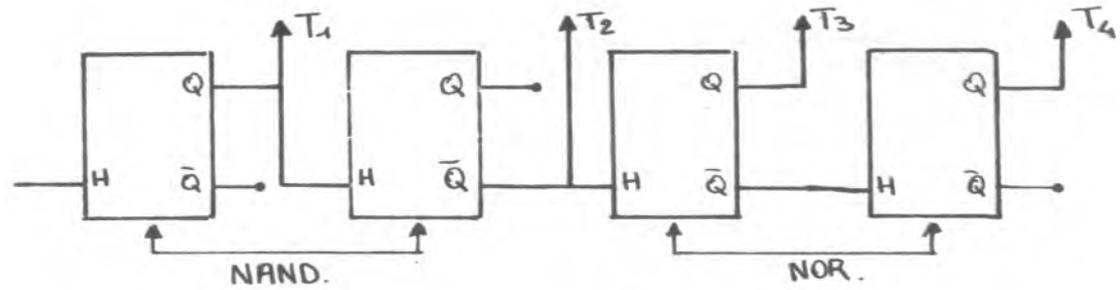


Fig. 84b

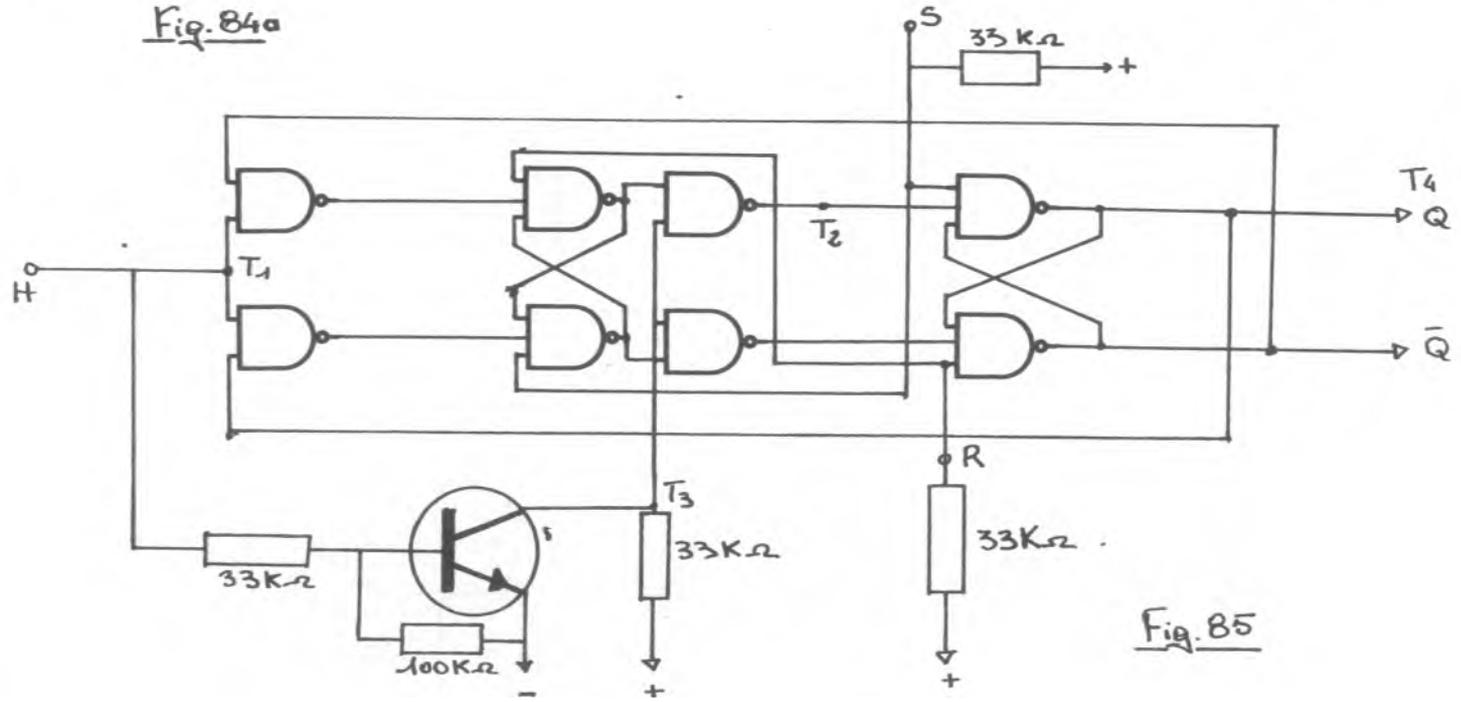


Fig. 85

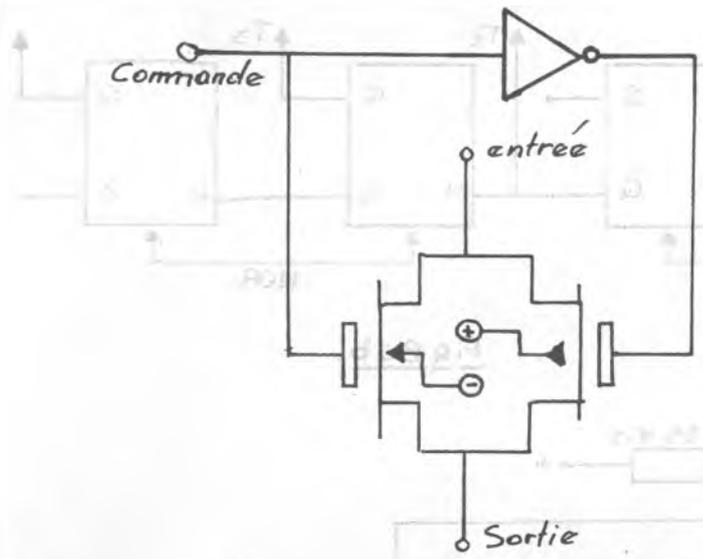


Fig. 86

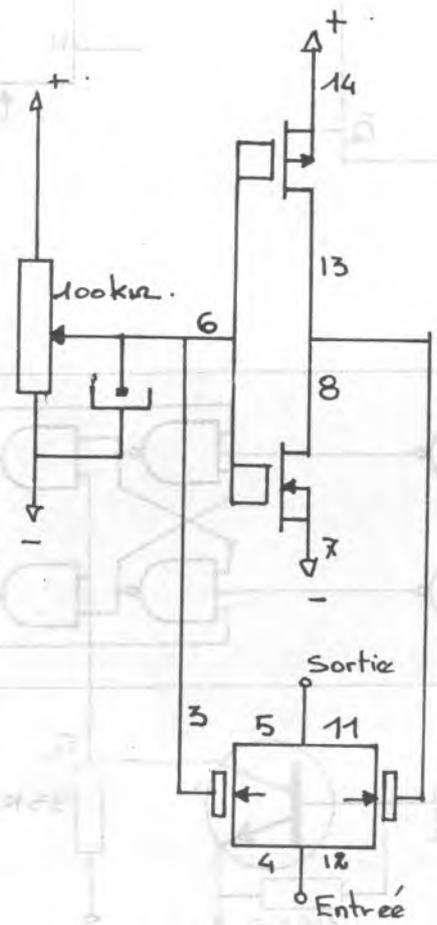


Fig 87

realisation. d'un commutateur Mos.
bilateral.

CHAPITRE 13 : Les commutateurs Bilatéraux

Le kit en comporte 4 qui sont groupés dans le même boîtier. Nous allons étudier dans ce chapitre leur fonctionnement et leur constitution.

1) Commutateur avec un seul transistor MOS

Un commutateur parfait serait caractérisé par une résistance nulle à l'état passant et infinie à l'état ouvert. Nous avons vu que le transistor MOS se comportait comme une résistance quasi-infinie à l'état bloqué et faible (de l'ordre de 1000 ou moins) à l'état passant. Un seul transistor MOS peut donc constituer un commutateur. Le drain et la source étant interchangeable ce commutateur serait bien bilatéral puisqu'il peut passer un courant du drain vers la source ou de la source vers le drain. Un transistor MOS possède néanmoins une tension de seuil et il y a donc un décalage entre la tension d'entrée et la tension de sortie.

2) Commutateur bilatéral à MOS complémentaire

Le commutateur bilatéral à MOS complémentaire se compose (figure 86) de deux MOS (canal N et canal P) en parallèle. La commande est inversée car ils doivent être passant en même temps.

. Si on applique une tension proche de 0 Volt sur la commande le MOS canal N sera bloqué. Le MOS canal P verra + V sur sa grille et il sera lui aussi bloqué.

. Si on applique une tension proche de + V sur la commande le MOS canal N est passant ainsi que le MOS canal P qui voit une tension proche de 0 Volt sur sa grille.

EXPERIENCE 95

Nous allons réaliser un commutateur analogique Bilatéral en technologie CMOS. Nous utiliserons le circuit CD 4007 (ou MC 14007) que nous avons déjà employé pour construire les portes. Réalisez le montage de la figure 87. Reliez la sortie à + V à travers une résistance de 100 K et à un témoin logique. Reliez l'entrée au -. Le curseur du potentiomètre sera amené vers le -. Le témoin logique indique l'état 1 en sortie. En effet, le commutateur est bloqué et le témoin est relié à + V par l'intermédiaire de la résistance de 100 K. Amenez le curseur du potentiomètre vers le + : le témoin logique indique 0. En effet le commutateur est fermé et relie le témoin logique au -.

EXPERIENCE 96

Inversez sortie et entrée du commutateur analogique : le fonctionnement est identique.

EXPERIENCE 97

Reliez la sortie directement au +, l'entrée au - à travers une résistance de 100 K et au témoin logique. Le fonctionnement est inversé. Vous expliquerez facilement ce phénomène.

EXPERIENCE 98

Inversez sortie et entrée du commutateur analogique : le résultat est identique à celui du phénomène de l'expérience précédente.

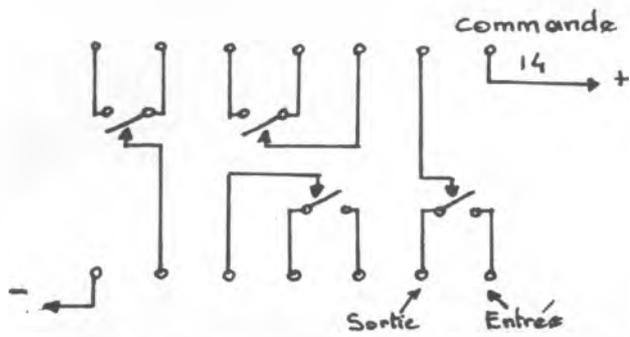


Fig 88 brochage du CD4016 ou MC 14016 ou IC 5666

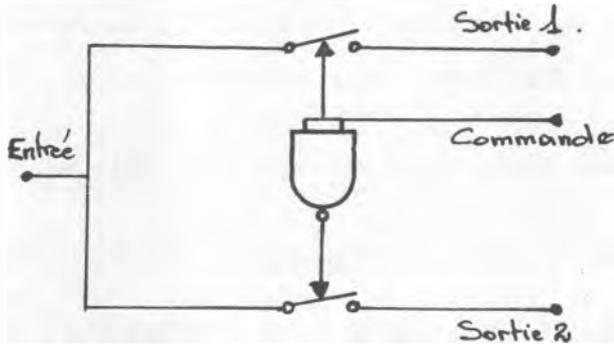


Fig. 89 a

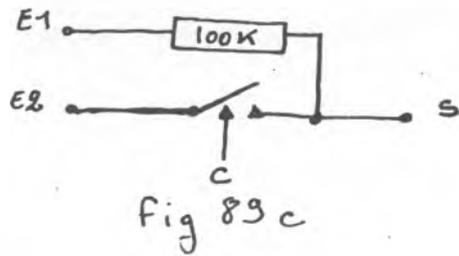


Fig 89 c

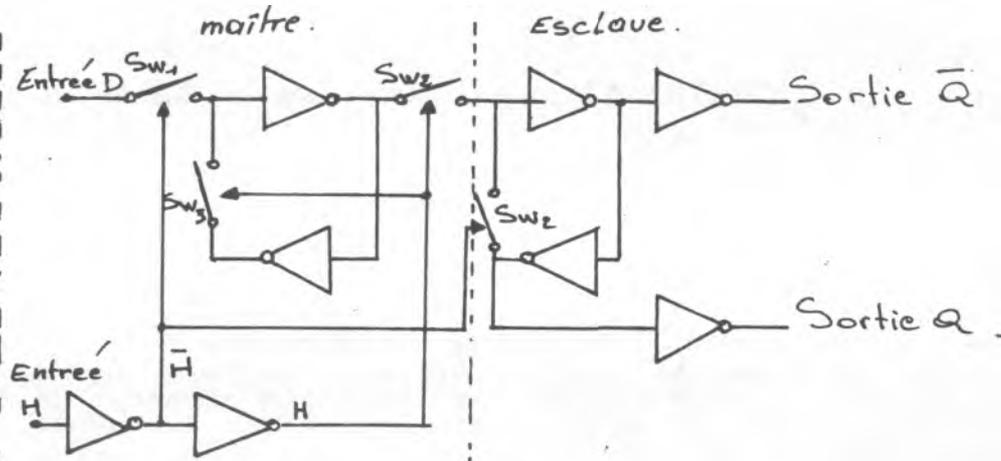


Fig. 89 d Bascule D maître esclave.

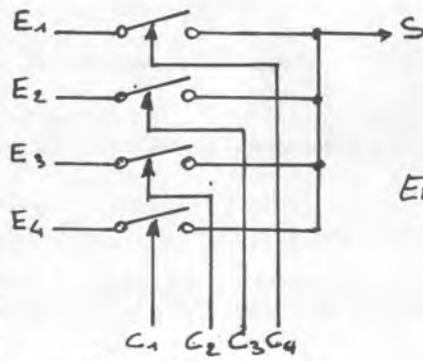


Fig. 89 b

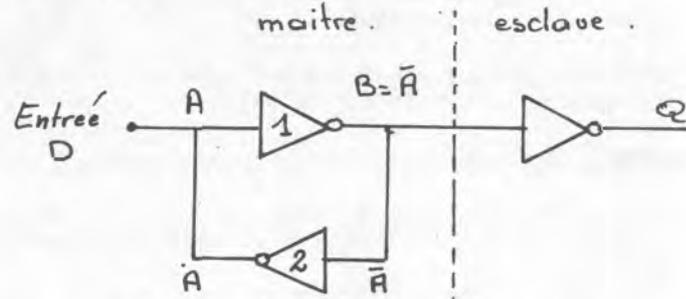


Fig. 90 fonctionnement si H=0

Notre kit comprend un quadruple interrupteur analogique en technologie CMOS. C'est le circuit intégré CD 4016 (ou MC 14016 ou JC 5666) dont le brochage est donné à la figure 88 (vue de dessous) en représentation schématique. C'est évidemment ce circuit que nous utiliserons par la suite pour les montages.

EXPERIENCE 99

Réalisez le montage de la figure 89a. Nous avons la possibilité d'aiguiller une information logique vers l'une ou l'autre des sorties suivant l'état de la tension de commande. Visualisez l'entrée et les deux sorties. Vérifiez que selon l'état (0 ou 1) de la commande l'information que vous appliquerez à l'entrée (0 ou 1) est transmise à la sortie 1 ou 2.



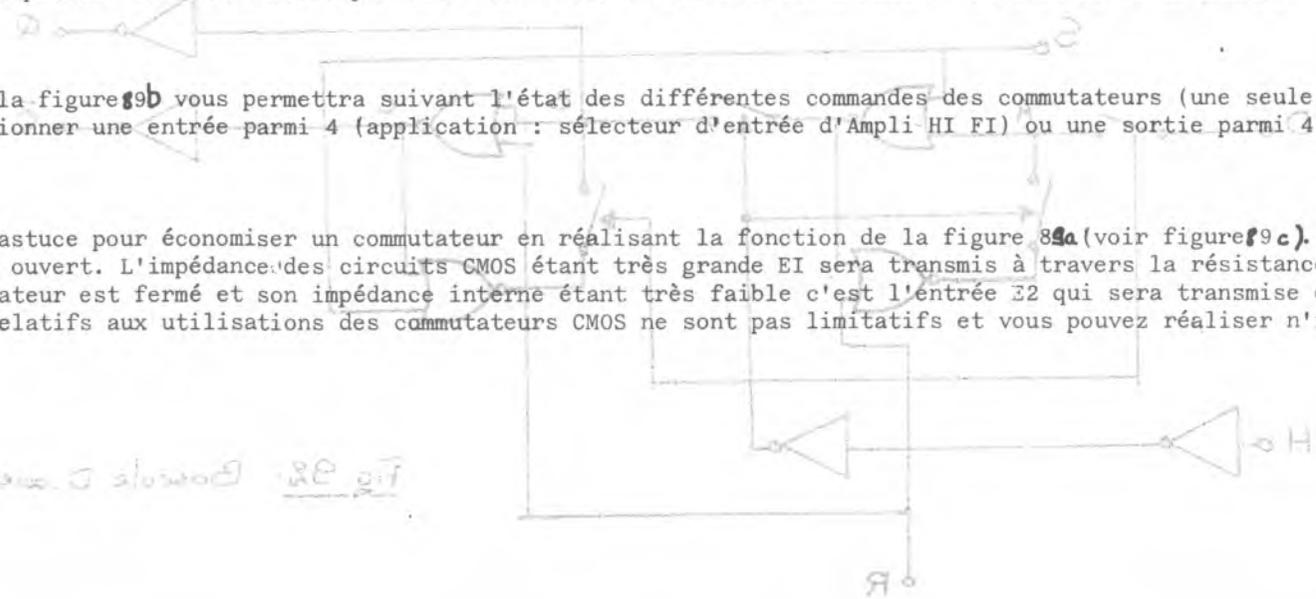
EXPERIENCE 100

Vérifiez que le montage fonctionne aussi à l'envers : rentrez deux informations sur les sorties 1 ou 2. Le témoin logique connecté à l'entrée prendra la valeur correspondant à la sortie 1 ou 2 suivant l'état de la tension de commande.

Handwritten note: H est l'information de commande

EXPERIENCE 101

Le circuit de la figure 89b vous permettra suivant l'état des différentes commandes des commutateurs (une seule à la fois au 1 logique) de sélectionner une entrée parmi 4 (application : sélecteur d'entrée d'Ampli HI FI) ou une sortie parmi 4.



EXPERIENCE 102

Il existe une astuce pour économiser un commutateur en réalisant la fonction de la figure 89a (voir figure 89c). Quand c'est à 0 le commutateur est ouvert. L'impédance des circuits CMOS étant très grande EI sera transmis à travers la résistance de 100 K. Si C = 1 le commutateur est fermé et son impédance interne étant très faible c'est l'entrée E2 qui sera transmise en sortie.

Ces exemples relatifs aux utilisations des commutateurs CMOS ne sont pas limitatifs et vous pouvez réaliser n'importe quel aiguillage.

Handwritten note: Fig 89c. Boucle de commutateur R et C

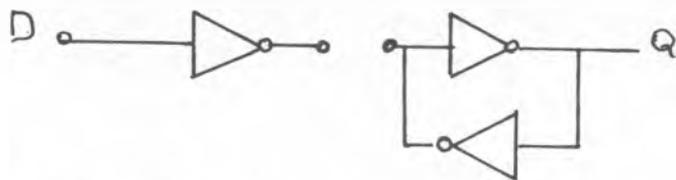


Fig. 91. fonctionnement si $H=1$.

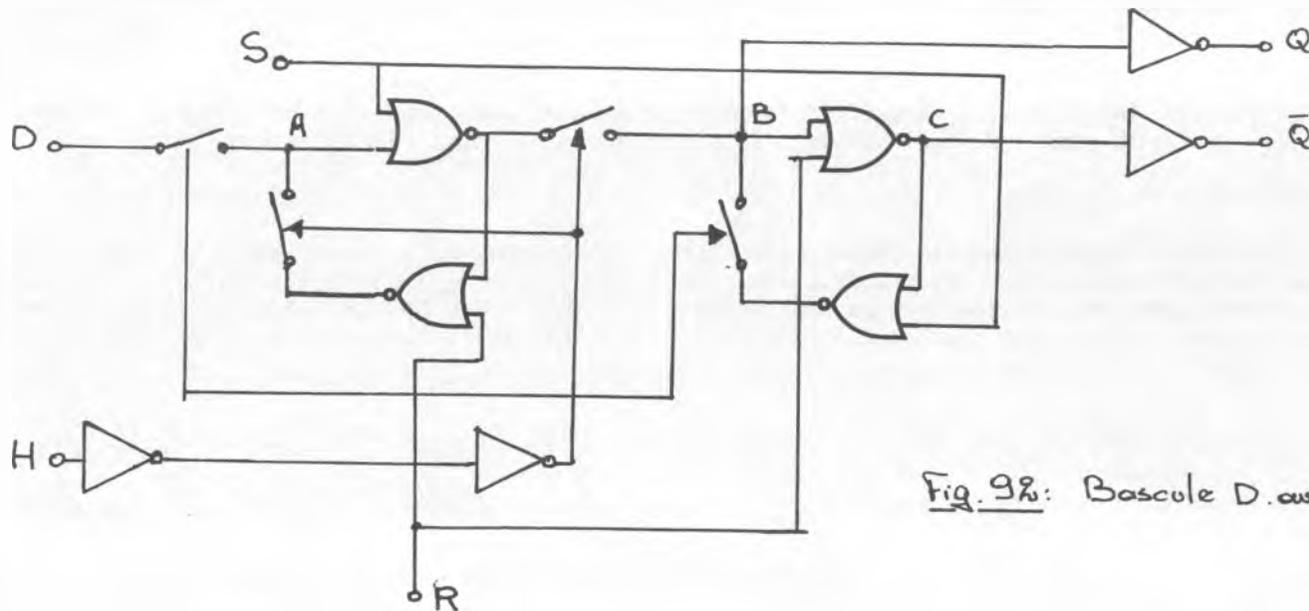


Fig. 98: Bascule D. avec Entrées R. et S.

CHAPITRE 14 : Constitution des bascules en technologie C-MOS

Nous avons vu la composition des bascules RS, D, JK qui utilisent uniquement des portes logiques. En technologie CMOS nous disposons, outre les portes, de commutateurs analogiques qui sont utilisés dans la conception des circuits intégrés dans le but de simplifier les schémas. C'est de ce sujet que nous allons traiter tout au long de ce chapitre.

I Bascule D maitre esclave

Etudions le circuit de la figure 89d. Nous avons vu qu'un commutateur analogique est fermé s'il est commandé par un 1 logique et ouvert s'il est commandé par un zéro logique.

Supposons que l'entrée H soit à 1, nous aurons SW1 et SW4 ouverts et par suite de l'inversion de H SW2 et SW3 fermés. Le schéma se réduit à celui de la figure 90. La sortie Q recopie en l'inversant l'état de la sortie du maitre. Le maitre est constitué de deux inverseurs tête-bêche il est isolé de l'entrée D par SW1 ouvert. Supposons que $A = 0$ alors $B = \bar{A} = 1$ et la sortie de l'inverseur 2 se maintient A à l'état 0. C'est en quelque sorte un point mémoire.

Conclusion : Si $H = 0$ l'esclave recopie l'état mémorisé par le maitre.

Supposons maintenant que $H = 0$, nous nous retrouvons dans la configuration de la figure 91. L'esclave est déconnecté du maitre et mémorise la valeur précédente de la sortie du maitre.

En résumé le fonctionnement est le suivant :

- $H = 0$
- H passe de 0 à 1 : le circuit maitre mémorise son état précédent et se déconnecte de l'entrée D, le circuit esclave se connecte sur la sortie du maitre
- $H = 1$: l'esclave recopie sur sa sortie la valeur mémorisée par le maitre
- H passe de 1 à 0 : le circuit esclave se boucle et mémorise sa valeur précédente, il se déconnecte du circuit maitre : le maitre se connecte sur l'entrée.

Il y a donc changement de la valeur de la sortie sur le front montant de la tension d'horloge H.

EXPERIENCE 103

Réalisez une bascule D telle qu'elle est décrite à la figure 89d. Vous visualiserez D, H, Q et la sortie de la bascule maitre. Vérifiez le fonctionnement de cette bascule en la commandant en H soit par un potentiomètre soit par un astable à très faible fréquence.

II Bascule D maitre esclave avec entrées R et S

Moyennant une légère complication du circuit de base (figure 89d) nous pouvons adjoindre à notre bascule D deux entrées R et S de remise à 1 et remise à zéro (voir figure 92).

Pour le fonctionnement il est important de comprendre que les entrées R et S ne jouent aucun rôle si elles sont au niveau 0 : en effet, une porte NOR dont une entrée est à 0 se comporte vis à vis de sa 2^o entrée comme un inverseur et nous sommes ramenés à la bascule D précédemment décrite.

Si on applique un niveau haut sur l'entrée S la sortie du circuit maitre est forcée à zéro de même la sortie du circuit esclave est forcée à 1.

Si on applique un niveau haut à R la sortie du circuit maitre est forcée à 1 et la sortie du circuit esclave à 0. Ces deux commandes agissent à la fois sur le maitre et l'esclave : elles ne dépendent pas de l'horloge et leur action est immédiate alors que l'action de D est subordonnée à un front montant de l'horloge.

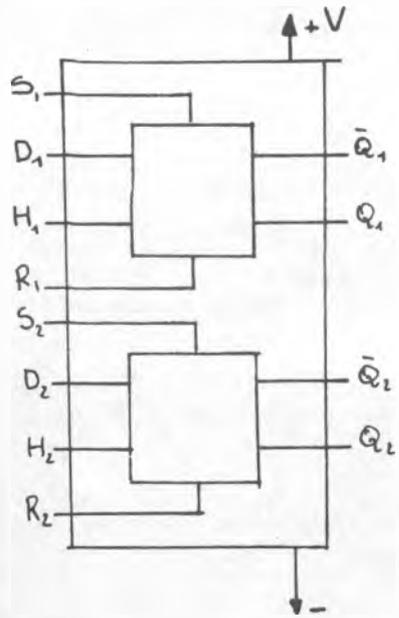


Fig. 93. brochage du CD4013

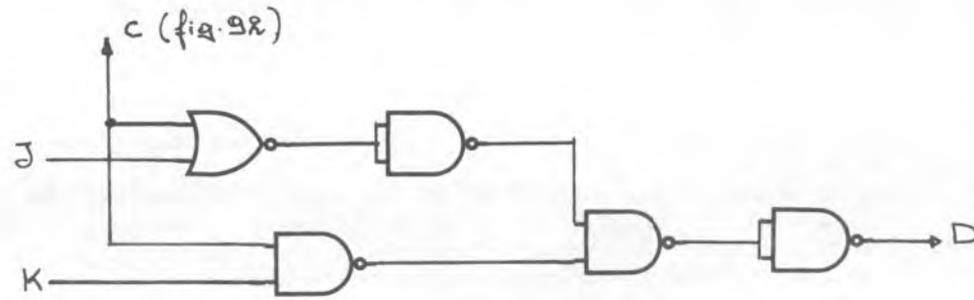


Fig. 94.

EXPERIENCE 104

Réalisez le circuit de la figure 92 et commandez-le par un astable à fréquence lente sur l'entrée H de manière à avoir le temps d'observer le déroulement de toutes les séquences. Les entrées R et S seront mises au niveau 0. Vérifiez que le circuit recopie en sortie (Q) l'état de l'entrée D en synchronisme avec l'horloge H.

EXPERIENCE 105

Réalisez un diviseur par 2 en reliant D à Q.

Si sans erreur de câblage le fonctionnement du circuit était défectueux cela proviendrait certainement du fait que les fronts d'attaque ne sont pas assez raides. Dans ce cas connectez deux condensateurs entre A et -, entre B et -. (0,1 μ F ou 1 μ F par exemple).

EXPERIENCE 106

Vérifiez l'action des entrées R et S sur les sorties. Pour cela reliez deux témoins logiques (T1 et T2) à R et S et vérifiez qu'ils agissent au niveau haut.

EXPERIENCES 107 à 109

Vous pouvez cabler un autre circuit avec des NAND et voir son fonctionnement. Cette fois R et S agissent au niveau 0. De telles bascules existent évidemment intégrées en un seul boîtier. C'est le cas du circuit intégré CD 4013 (ou MC 14013) qui comporte deux bascules D maître-esclave avec entrées R et S. Le brochage de ce circuit est donné par la figure 93.

EXPERIENCES 110 à 112

Reprenez les expériences 104 à 106 en utilisant cette fois une des bascules D intégrées dans le boîtier CD 4013.

III Basculeur JK

Nous pouvons sans difficulté transformer la bascule D de la figure 92 en bascule JK ; il suffit pour cela de connecter à l'entrée D la sortie du circuit de la figure 94. Le point C sera relié au point C de la figure 92.

EXPERIENCE 113

Cablez le basculeur JK comme indiqué ci-dessus. Reliez les entrées R et S au niveau 0.

EXPERIENCE 114

Pour commencer vérifier le bon fonctionnement du système diviseur par deux. Pour cela reliez J et K au niveau 0 et attaquez l'entrée H par la sortie d'un astable lent. Même remarque que pour l'expérience 105 en ce qui concerne les condensateurs.

EXPERIENCE 115

Testez les entrées R et S et vérifiez leur bon fonctionnement similaire à ce que nous avons vu pour la bascule D.

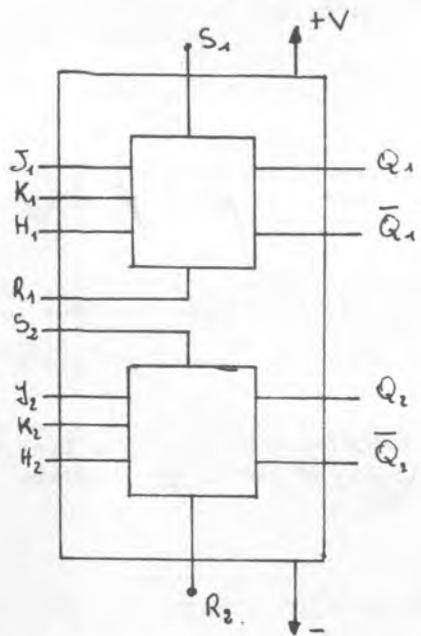


Fig. 95 brochage du CD4013

Bascule type D intégrée type CD 4013

R: remise à zéro ($Q=0$) si R est à 1.

S remise à un. ($Q=1$) si S est à 1.

Q prend les valeurs de D après un front montant sur H

Etats. présents.					Horloge	Etats. Futurs	
entrees.				Sortie		Sorties	
J	K	S	R	Q		Q	\bar{Q}
1	X	0	0	0		1	0
X	0	0	0	1		1	0
0	X	0	0	0		0	1
X	1	0	0	1		0	1
X	X	0	0	X			
X	X	1	0	X	X	1	0
X	X	0	1	X	X	0	1
X	X	1	1	X	X	1	1

X: indifférent.

← pas de changement

Fig. 96
fonctionnement des basculeurs D. en JK intégrés

EXPERIENCE 116

Vous allez maintenant vérifier le prépositionnement et l'arrêt imposé en un état donné par les entrées J et K et ce dès l'impulsion suivante en H.

EXPERIENCES 117 à 120

Réalisez un JK avec des portes NAND en remplacement des portes NOR et inversément. Reprenez les expériences 114 à 116 pour vérifier son fonctionnement. Les entrées R et S agissent au niveau zéro. Pour rétablir un fonctionnement normal vous les ferez précéder d'un inverseur.

Le kit contient un double basculeur type JK : c'est le circuit CD 4027 (ou MC 14027) dont le brochage est donné à la figure 95.

EXPERIENCES 121 à 124

Reprenez les expériences de vérification du fonctionnement pour les JK intégrés.

Nous avons vu la réalisation des JK et des bascules D en technologie CMOS c'est-à-dire celle de notre kit.

Vous avez vu quelques différences par rapport aux réalisations utilisant seulement des portes, notamment la nécessité d'utiliser des fronts raides sur l'entrée Horloge.

Nous allons résumer les caractéristiques de fonctionnement des deux circuits intégrés CD 4013 et CD 4027 dans les tableaux de la figure 96.

Nous allons maintenant utiliser ces circuits pour concevoir des compteurs.

Etats presents.			Etats Futurs.
Q _n	J	K	Q _{n+1}
0	1		1
1		1	0

Fig. 97 tableaux des états d'un compteur par deux

Etats presents.			Etats Futurs.
Q _n	J	K	Q _{n+1}
0	1	1	1
1	1	1	0

Fig. 99.

Etats presents.			Etats Futurs.
Q _n	J	K	Q _{n+1}
0	0	0	0
1	0	0	1
0	1	0	1
1	1	0	1
0	1	1	1
1	1	1	0
0	0	1	0
1	0	1	0

→ effet memoire.

→ J=1, K=0, Q_{n+1}=1

→ J=1, K=1, Q_{n+1}=Q_n.

→ J=0, K=0 Q_{n+1}=0

Fig. 98 fonctionnement d'une bascule JK.

Etats presents.			Etats Futurs.
Q _n	J	K	Q _{n+1}
0	1	1	1
1	0	1	0

Fig. 100

CHAPITRE 15 : Méthode de calcul des compteurs synchrones

I Compteurs

A) Circuits synchrones

Les circuits synchrones sont des circuits logiques dont les sorties varient en synchronisme avec une entrée d'horloge. Le basculeur JK maître esclave et la bascule type D maître esclave sont la base de tels circuits. Nous avons vu que le basculement des sorties du JK dépend de l'état des entrées J et K avant et pendant la transition d'horloge, ce sont donc J et K que nous commanderons par l'intermédiaire de portes pour construire nos montages. Nous nous limiterons au calcul de compteurs, la méthode générale étant bien trop complexe pour être exposée ici.

B) Compteur par deux

C'est le compteur le plus simple que nous puissions imaginer. En effet sa sortie se réduit à un bit. Nous avons déjà vu un tel compteur mais nous réutiliserons ce sujet à dessein pour exposer simplement la méthode de calcul.

La sortie se réduisant à un seul bit nous utiliserons un JK. Nous allons remplir le tableau de la figure 97. Dans la première colonne est indiquée la succession des états de sortie, ce sont respectivement 0 et 1. Nous remplissons maintenant la dernière colonne marquée Etat futur. A la sortie $Q = 0$ succèdera la sortie $Q = 1$ et à la sortie $Q = 1$ succède la sortie $Q = 0$. Il nous reste maintenant à remplir les colonnes J et K, pour cela nous nous reporterons au fonctionnement du JK qui est reproduit à la figure 98.

Dans la 1^o ligne il nous faut passer de $Q = 0$ à $Q = 1$. Nous voyons qu'il y a deux possibilités, soit $J = 1$ et $K = 1$, soit $J = 1$ et $K = 0$. Dans les deux cas, nous avons obligatoirement $J = 1$ imposé, nous le noterons donc dans la colonne correspondante. K pouvant être indifféremment à 0 ou à 1 nous laisserons la case vide. Dans la 2^o ligne il faut passer de $Q = 1$ à $Q = 0$. Nous avons là aussi deux possibilités : soit $J = 1$ et $K = 1$, soit $J = 0$ et $K = 1$. Cette fois c'est K qui est obligatoirement à 1 et J qui est indifférent.

Les cases vides peuvent servir pour simplifier un montage dans le cas de circuits complexes.

Nous avons maintenant la possibilité de construire un compteur par deux à partir du tableau obtenu à la figure 97. En fait il y a même 4 possibilités pour obtenir le même résultat.

- 1) Nous pouvons choisir les valeurs de la figure 99. Dans ce cas J et K sont maintenus en permanence à 1
- 2) Nous pouvons choisir les valeurs de la figure 100. Nous aurons $K = 1$ et $J = \bar{Q}_n$
- 3) Nous pouvons choisir $J = 1$ et $K = Q_n$
- 4) Nous pouvons choisir $J = \bar{Q}_n$ et $K = Q_n$

EXPERIENCE 125

Utilisez le JK des figures 92 et 94 avec des NAND en mettant R et S à 0. Vous commanderez H par un astable que vous savez désormais réaliser. Vérifiez le fonctionnement en reliant J et K à 1.

EXPERIENCES 125 à 127

Vérifiez les trois possibilités pour J et K.

Etats. presents.						Etats. futurs.	
Q_1	Q_2	J_1	K_1	J_2	K_2	Q_1	Q_2
0	0	0		1		0	1
0	1	1			1	1	0
1	0		1	0		0	0

Fig. 101

Etats. presents.						Etats futurs.	
Q_1	Q_2	J_1	K_1	J_2	K_2	Q_1	Q_2
0	0	0		1		0	1
0	1	1			1	1	0
1	0		0	1		1	1
1	1		1		1	0	0

Fig. 102.

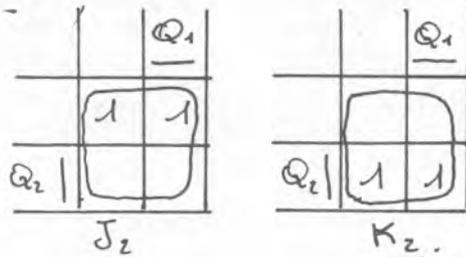
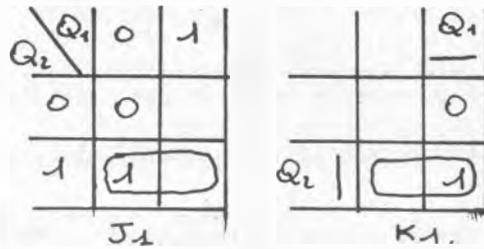


Fig. 103.

C) Compteur par 3

Un compteur par trois possède deux bits de sortie Q1 et Q2 qui prennent successivement les valeurs 00, 01, 10, etc... Il nous faudra donc deux JK pour le réaliser.

Comme précédemment nous remplirons le tableau correspondant au circuit à réaliser (figure 101). Cette fois il comporte deux fois plus de colonnes car il y a deux fois plus d'entrée - sorties. Nous remplissons normalement les colonnes correspondant aux sorties Q1 et Q2. Il nous suffit ensuite de nous servir de ce que nous savons sur le fonctionnement des JK pour finir de remplir les colonnes correspondantes.

Il y a là aussi plusieurs façons de remplir les cases vides donc de réaliser le même compteur :

$$1^{\circ}) J1 = Q2, K1 = 1, J2 = \overline{Q1}, K2 = 1$$

$$2^{\circ}) J1 = Q2, K1 = Q1, J2 = \overline{Q1}, K2 = 1$$

$$3^{\circ}) J1 = Q2, K1 = 1, J2 = \overline{Q1}, K2 = Q2$$

$$4^{\circ}) J1 = Q2, K1 = \overline{Q2}, J2 = \overline{Q1}, K2 = 1$$

Vous pouvez bien sûr imaginer d'autres configurations en conservant les valeurs fixées dans le tableau.

EXPERIENCES 128 à 131

En utilisant 2 JK (figures 92 et 94 avec des NAND), vérifiez que les résultats obtenus par le calcul se traduisent par un fonctionnement correct en compteur par 3. Les sorties Q1 et Q2 seront visualisées. Les deux entrées Horloge Q1 et Q2 seront commandées par un astable (les entrées R et S seront bien entendu à 0).

D) Compteur par 4

Les sorties se succèdent dans l'ordre suivant :

00, 01, 10, 11, 00, 01... soit 0, 1, 2, 3, 0, 1...

Nous avons deux bits en sorties, nous utiliserons donc deux JK. Remplissons le tableau : nous obtenons la figure 102.

Jusqu'ici les circuits étant somme toute assez simples nous avons identifié les entrées J et K directement. Il y a une méthode plus rigoureuse pour obtenir la valeur à appliquer sur J et K. Elle utilise la table de KARNAUGH dont nous avons vu l'utilisation dans un chapitre précédent. Nous voulons obtenir l'expression de J1, J2, K1, K2 en fonction de Q1 et Q2. Pour chacune de ces variables nous construirons une table de KARNAUGH et nous en déduirons l'expression logique de la variable.

La figure 103 représente les tables de KARNAUGH correspondant aux quatre variables J1, J2, K1, K2. Les regroupements qui semblent les plus judicieux sont ceux indiqués ce qui nous conduit aux expressions suivantes :

$$J1 = Q2$$

$$K1 = Q2$$

$$J2 = 1 = K2$$

EXPERIENCE 132

Réalisez le montage correspondant aux résultats précédents et vérifiez son fonctionnement (R et S sont à 0).

Etats presents.									Etats futurs.		
Q ₁	Q ₂	Q ₃	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃	Q ₁	Q ₂	Q ₃
0	0	0	0		0		1		0	0	1
0	0	1	0		1			1	0	1	0
0	1	0	0			0	1		0	1	1
0	1	1	1			1		1	1	0	0
1	0	0		1	0		0		0	0	0

Fig. 104: tableau des etats d'un compteur par 5

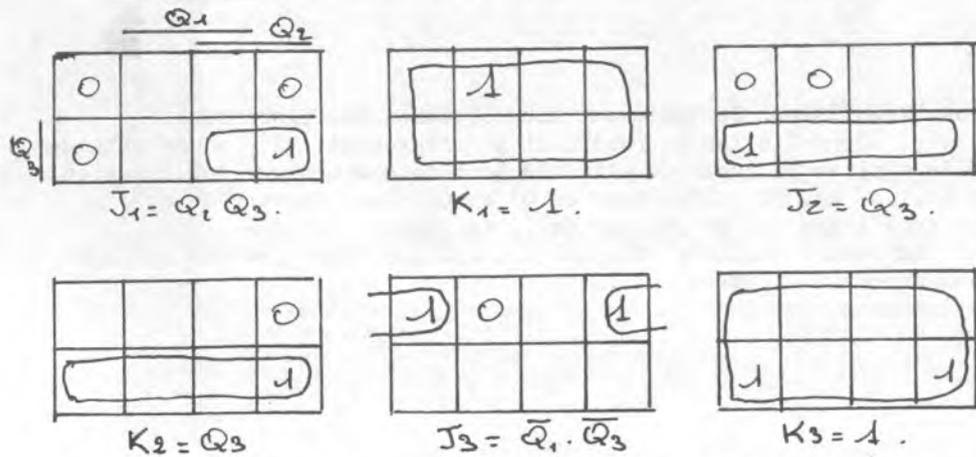


Fig. 105 tableaux de KARNAUGH des differents commandes par un compteur par 5

Etats presents.									Etats futurs.		
Q ₁	Q ₂	Q ₃	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃	Q ₁	Q ₂	Q ₃
0	0	0	0		0		1		0	0	1
0	0	1	0		1			1	0	1	0
0	1	0	0			0	1		0	1	1
0	1	1	1			1		1	1	0	0
1	0	0		0	0		1		1	0	1
1	0	1		1	0			1	0	0	0

$J_1 = Q_2 Q_3$ $K_1 = Q_3$ $J_2 = Q_3 \bar{Q}_1$
 $K_2 = Q_3$ $J_3 = K_3 = 1$

Fig. 106 Synthèse d'un compteur par 6.

EXPERIENCES 133 à 135

Nous aurions tout aussi bien pu choisir $J2 = Q2$ et $K2 = Q2$ ou bien $J2 = 1$ et $K2 = Q2$ ou encore $K2 = 1$ et $J2 = Q2$. Vérifiez que ces trois possibilités conduisent au même résultat.

E) Compteur par 5

Cette fois-ci les états successifs des sorties seront 000, 001, 010, 011, 100, 000, 001... soit 1, 2, 3, 4, 0, 1...

Il nous faudra donc trois basculeurs JK. Nous remplirons comme nous en avons maintenant l'habitude le tableau des états (figure 104) et les tables de KARNAUGH (figure 105) pour en arriver aux expressions logiques de $J1, K1, J2, K2, J3, K3$.

Nous voyons cette fois qu'il ne suffit pas de relier directement une entrée à une sortie. Nous avons par exemple $J1 = Q2.Q3$, nous réaliserons cela avec deux portes NAND donnant une fonction ET.

EXPERIENCE 136

Cablez le circuit correspondant à un compteur par 5 et vérifiez son fonctionnement. Vous utiliserez par exemple deux JK intégrés et un JK câblé avec des NAND ($R = S = 0$).

EXPERIENCE 137

Vous êtes maintenant capable d'imaginer d'autres combinaisons pour les entrées J et K : par exemple cablez $K1 = \overline{Q3}$ au lieu de $K1 = 1$. Vous avez de multiples possibilités. Vous vérifierez que vous avez bien compris le système de simplification par table de KARNAUGH en imaginant diverses combinaisons et en les cablant.

F) Exercices

Nous pensons vous avoir guidé suffisamment jusqu'ici pour que vous soyez capable de faire la synthèse de compteurs par 6, 7, 8. Ces compteurs utilisent aussi 3 JK vous n'oubliez pas de relier R et S à 0 pour chacun d'eux. La page suivante vous fournira le tableau des états et une solution pour chaque commande afin que vous puissiez vérifier vos calculs.

EXPERIENCES 138 à 140

Cablez successivement un compteur par 6, 7 et 8 et vérifiez son fonctionnement.

G) Mise à zéro

EXPERIENCE 141

A partir de l'un quelconque des compteurs précédents, vous pouvez relier ensemble les entrées R. En les portant un bref instant à zéro, le compteur est maintenu à zéro pendant tout le temps où R est à zéro.

H) Prépositionnement

Etats presents.										Etats futurs		
Q ₁	Q ₂	Q ₃	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃	Q ₁	Q ₂	Q ₃	
0	0	0	0		0		1		0	0	1	
0	0	1	0		1			1	0	1	0	
0	1	0	0			0	1		0	1	1	
0	1	1	1			1		1	1	0	0	
1	0	0		0	0		1		1	0	1	
1	0	1		0	1			1	1	1	0	
1	1	0		1		1	1		0	0	0	

$$J_1 = Q_2 Q_3 \quad K_1 = Q_2 \quad J_2 = Q_3.$$

$$K_2 = Q_3 + Q_1 \quad J_3 = K_3 = 1.$$

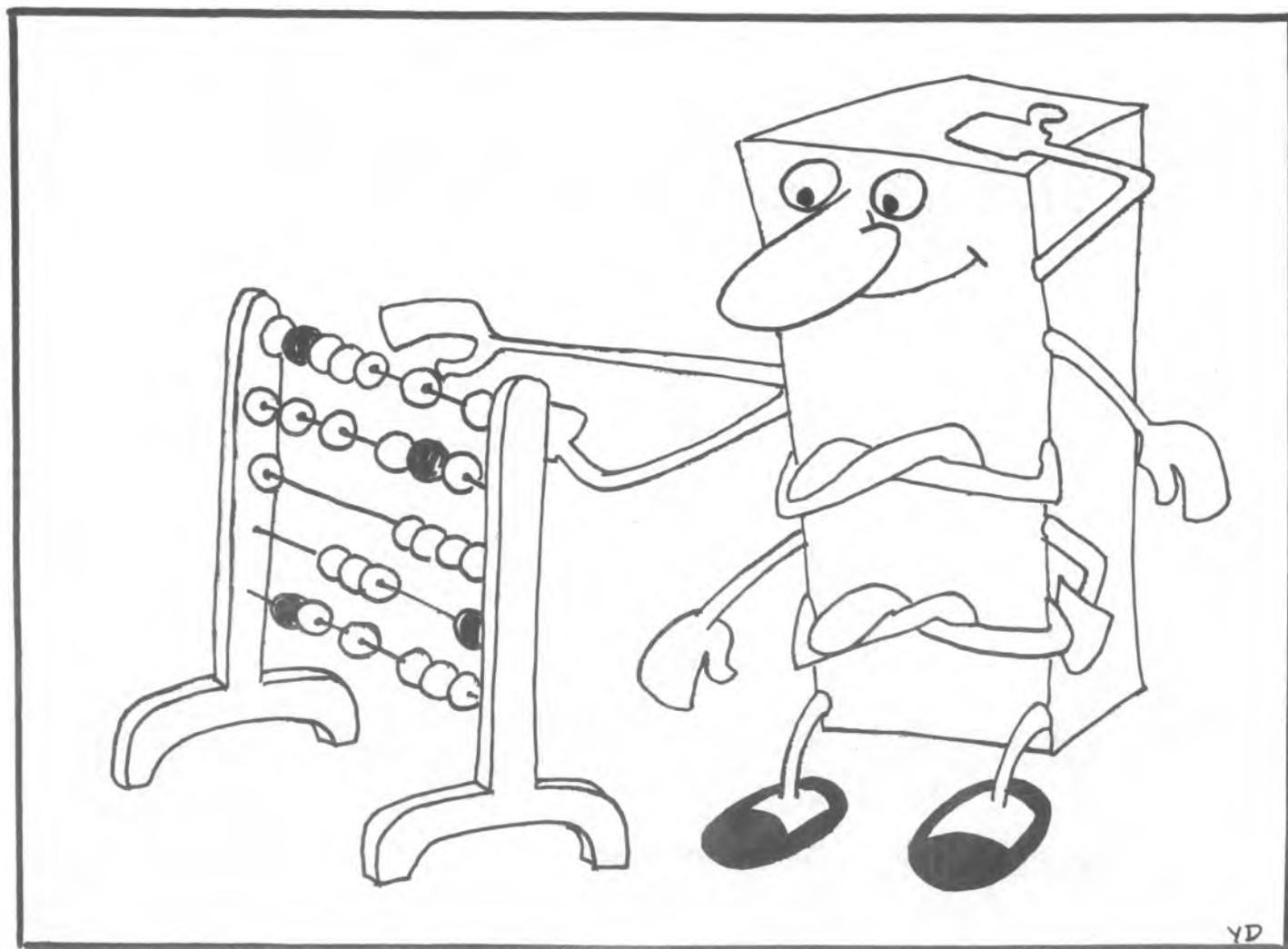
Fig. 107 synthèse d'un compteur par 7

Etats presents.										Etats futurs		
Q ₁	Q ₂	Q ₃	J ₁	K ₁	J ₂	K ₂	J ₃	K ₃	Q ₁	Q ₂	Q ₃	
0	0	0	0		0		1		0	0	1	
0	0	1	0		1			1	0	1	0	
0	1	0	0			0	1		0	1	1	
0	1	1	1			1		1	1	0	0	
1	0	0		0	0		1		1	0	1	
1	0	1		0	1			1	1	1	0	
1	1	0		0			1		1	1	1	
1	1	1		1				1	0	0	0	

$$J_1 = Q_2 Q_3 = K_1 \quad J_2 = K_2 = Q_3.$$

$$J_3 = K_3 = 1$$

Fig. 108 synthèse d'un compteur par 8

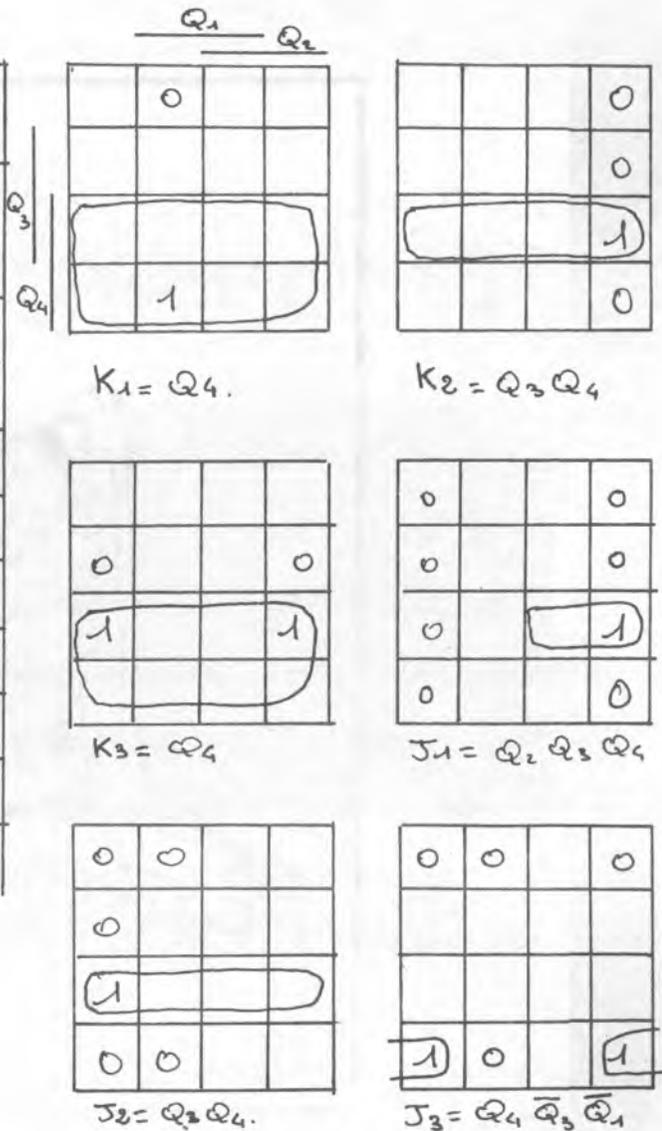


YD

Etats. presents.												Etats futurs.			
Q_1	Q_2	Q_3	Q_4	J_1	K_1	J_2	K_2	J_3	K_3	J_4	K_4	Q_1	Q_2	Q_3	Q_4
0	0	0	0	0		0		0		1		0	0	0	1
0	0	0	1	0		0		1			1	0	0	1	0
0	0	1	0	0		0			0	1		0	0	1	1
0	0	1	1	0		1			1		1	0	1	0	0
0	1	0	0	0			0	0		1		0	1	0	1
0	1	0	1	0			0	1			1	0	1	1	0
0	1	1	0	0			0		0	1		0	1	1	1
0	1	1	1	1			1		1		1	1	0	0	0
1	0	0	0		0	0		0		1		1	0	0	1
1	0	0	1		1	0		0			1	0	0	0	0

$J_4 = K_4 = 1.$

Fig. 109: synthèse d'un compteur par 10



EXPERIENCE 142

Cette fois les entrées R et S ne sont plus reliées. Vérifiez que le compteur peut être positionné sur un nombre quelconque en mettant l'entrée R ou S de chaque JK au niveau correspondant.

I) Compteur par dix

Nous avons vu la méthode de synthèse des différents compteurs. Nous allons maintenant l'appliquer à un compteur par 10. C'est un compteur utilisé couramment puisque sa sortie correspond au code BCD complet : c'est-à-dire que nous pourrions traduire ces résultats directement en système décimal qui nous est plus familier.

La méthode est identique, il nous faut simplement 4 bascules JK puisque nous devons compter 0000, 0001, 0010, 0011, 0100, 0101, 0110, 0111, 1000, 1001 soit 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 endécimal. Nous remplirons donc le tableau des états et nous simplifierons les entrées JK par les tables de KARNAUGH comme indiqué en figure 109. Vous voyez que le calcul se complique un peu mais il est très abordable si vous avez bien compris ce qui précède et si vous procédez avec méthode.

EXPERIENCE 143

Vous allez naturellement cabler le compteur par dix. Pour cela vous utiliserez deux JK intégrés et deux JK réalisés avec des portes NAND. L'entrée R est nécessaire, mais pas l'entrée S, vous aurez donc suffisamment de portes NAND à 3 entrées.

Pour réaliser les divers J et K n'oubliez pas que le théorème de DE MORGAN peut vous aider : en effet prenons par exemple

$$J1 = Q2.Q3.Q4 = \overline{\overline{Q2.Q3.Q4}} = \overline{\overline{Q2} + \overline{Q3} + \overline{Q4}}$$

Vous pourrez donc utiliser des portes NOR si les portes NAND vous font défaut.

Vérifiez le bon fonctionnement du compteur et l'effet de la remise à zéro.

J) Recyclage d'un compteur

Il est possible à partir du compteur précédent de réaliser un compteur par 2, 3, 4, 5, 6, 7, 8, ou 9. Il suffit pour cela de détecter au moyen de portes la combinaison correspondante des sorties et de l'appliquer sur l'entrée de remise à zéro.

Prenons l'exemple du compteur par 7. Nous détecterons la combinaison $Q1 = 0, Q2 = 1, Q3 = 1, Q4 = 1$ en générant la fonction $f = \overline{Q1}.Q2.Q3.Q4$ que nous appliquons sur l'entrée R du compteur lorsque le compteur passera à la combinaison 0111 en sortie ou aura $f = 1$ donc remise à zéro du compteur. L'effet est très rapide et nous ne verrons pas 0111 sur les témoins logiques car cette combinaison n'apparaîtra que quelques instants (quelques microsecondes). Nous aurons donc bien réalisé un compteur par 7 puisque les sorties afficheront successivement en binaire 0, 1, 2, 3, 4, 5, 6, 0, 1...

EXPERIENCE 144 à 151

Réalisez successivement des compteurs par 2, 3, 4, 5, 6, 7, 8, 9.

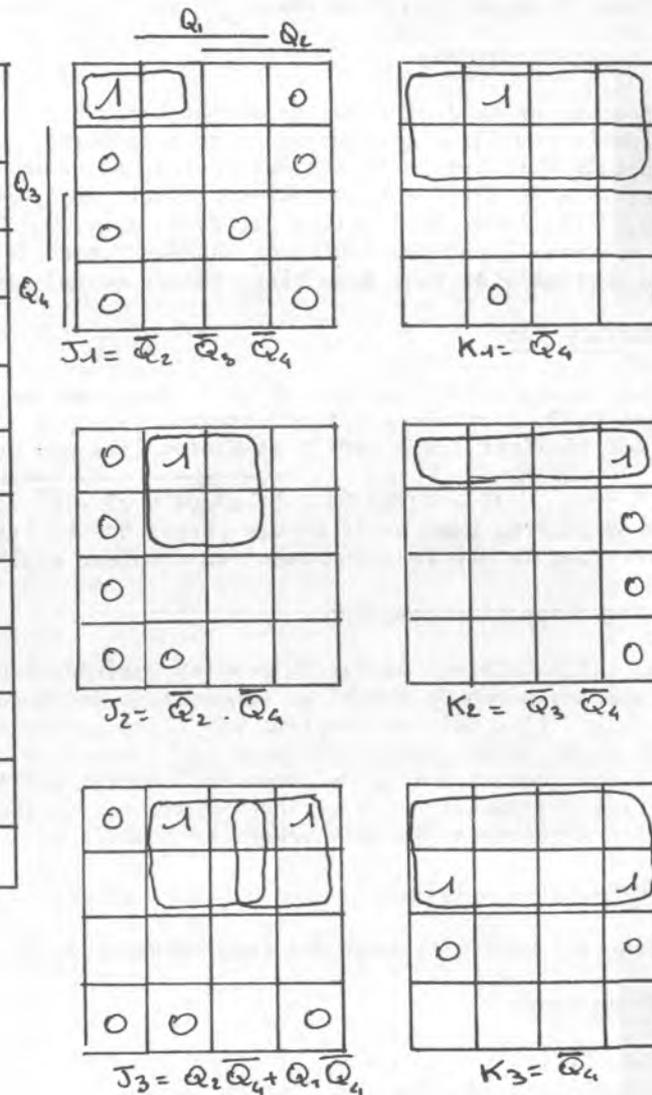
II Décompteurs

Jusqu'ici nos compteurs fonctionnaient dans le bon sens c'est-à-dire que la sortie prenait successivement les valeurs 0, 1, 2, 3. Dans certaines applications l'ordre de succession inverse est recherché. C'est également réalisable avec la méthode exposée précédemment. Nous n'allons pas recommencer la synthèse des décompteurs par 2, 3, ... pour la bonne raison que l'énumération serait fastidieuse alors que le calcul est à votre portée. Nous prendrons simplement l'exemple d'un décompteur par 10 dont le tableau des

Etats. presents.												Etats futurs.			
Q_1	Q_2	Q_3	Q_4	J_1	K_1	J_2	K_2	J_3	K_3	J_4	K_4	Q_1	Q_2	Q_3	Q_4
1	0	0	1		0	0		0			1	1	0	0	0
1	0	0	0		1	1		1		1		0	1	1	1
0	1	1	1	0			0		0		1	0	1	1	0
0	1	1	0	0			0		1	1		0	1	0	1
0	1	0	1	0			0	0			1	0	1	0	0
0	1	0	0	0			1	1		1		0	1	1	1
0	0	1	1	0		0			0		1	0	0	1	0
0	0	1	0	0		0			1	1		0	0	1	1
0	0	0	1	0		0		0			1	0	0	0	0
0	0	0	0	1		0		0		1		1	0	0	1

$$J_4 = K_4 = 1$$

fig. 110 Synthèse d'un décompteur par 10



des états et les valeurs, de J et K sont données à la figure 110.

EXPERIENCE 152

Réalisez le décompteur par 10 dont les fonctions sont définies ci-dessus. Vous allez vérifier que le fonctionnement est bien celui prévu.

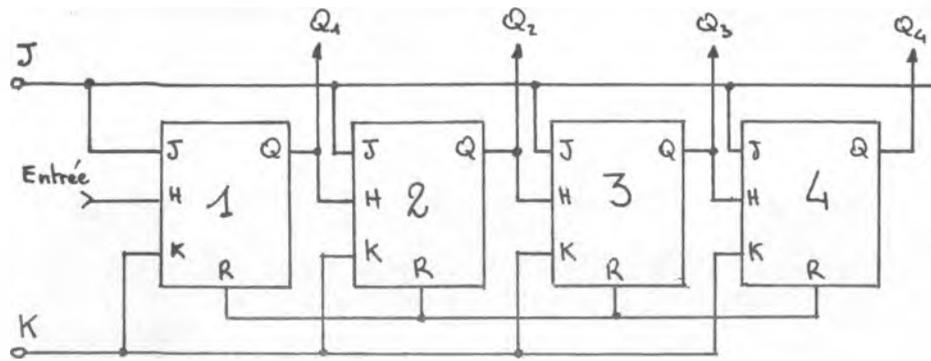


Fig. 111. Compteur par 16

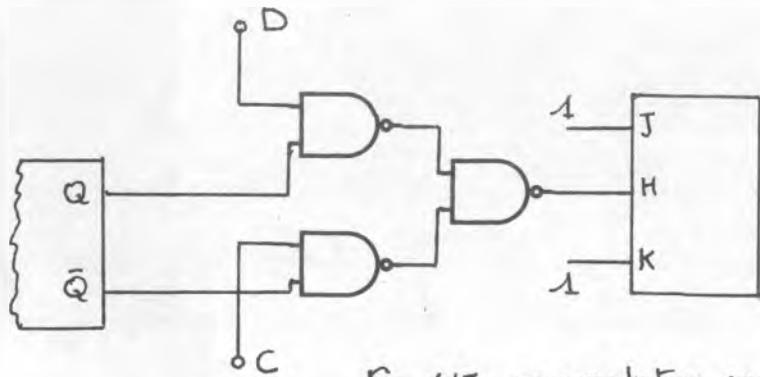


Fig. 113: commutation: comptage
decomptage.

Q_4	Q_3	Q_2	Q_1	équivalent decimal.
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15
0	0	0	0	0

Fig. 112: états
successifs des sorties
d'un compteur par 16

CHAPITRE 16 : Compteurs non synchrones

Lorsque nous avons étudié les compteurs synchrones nous avons vu que les entrées horloge de chaque JK utilisées étaient reliées ensemble et commandées par une horloge, c'est-à-dire que si deux sorties doivent changer d'état elles le font simultanément. Les compteurs que nous allons étudier dans ce chapitre n'ont pas d'horloge commune.

I Compteur par 16

Il existe une possibilité d'obtenir très simplement un comptage par 16. Il suffit pour cela de commander l'horloge de chaque JK par la sortie Q de celui qui le précède comme indiqué à la figure 111. Les points notes J et K seront tous deux à 1.

Nous savons qu'un JK qui a ses entrées J et K à 1 change d'état à chaque front descendant de sa tension d'horloge. Le JK n°1 va donc changer d'état à chaque impulsion d'horloge. Le JK n° 2 va changer d'état à chaque front descendant de Q1 et ainsi de suite.

La figure 112 donne les états successifs des sorties. Nous pouvons voir que ce circuit se comporte comme un compteur par 16.

II Décompteur par 16

Le circuit est très analogue au précédent mais les entrées horloge sont reliées à la sortie \bar{Q} au lieu de Q.

Supposons $Q1 = Q2 = Q3 = Q4 = 0$ alors $\bar{Q1} = \bar{Q2} = \bar{Q3} = \bar{Q4} = 1$ le prochain front descendant d'horloge va faire passer $\bar{Q1}$ à 0 ce qui va entraîner le basculement de $\bar{Q2}$ puis de $\bar{Q3}$ et enfin de $\bar{Q4}$ - le compteur est donc passé directement de 0000 à 1111. La suite du fonctionnement découle du même type de raisonnement. Nous avons donc obtenu un décompteur par 16.

III Compteur décompteur par 16

Pour obtenir les deux types de fonctionnement il suffit d'imaginer un montage avec des portes logiques qui relient soit Q, soit \bar{Q} à l'entrée H du JK suivant. Le montage de la figure 113 réalise cette fonction. Supposons que C = 1 et D = 0 alors la sortie de la porte 1 est figée à 1 et la sortie de la porte 2 reproduit l'inverse de \bar{Q} soit Q. On obtiendra la fonction décomptage. Si C = 0 et D = 1 le fonctionnement est inversé et on a comptage.

* Cette quantité est inversée par la porte 3 et on applique \bar{Q} en H.

EXPERIENCE 153

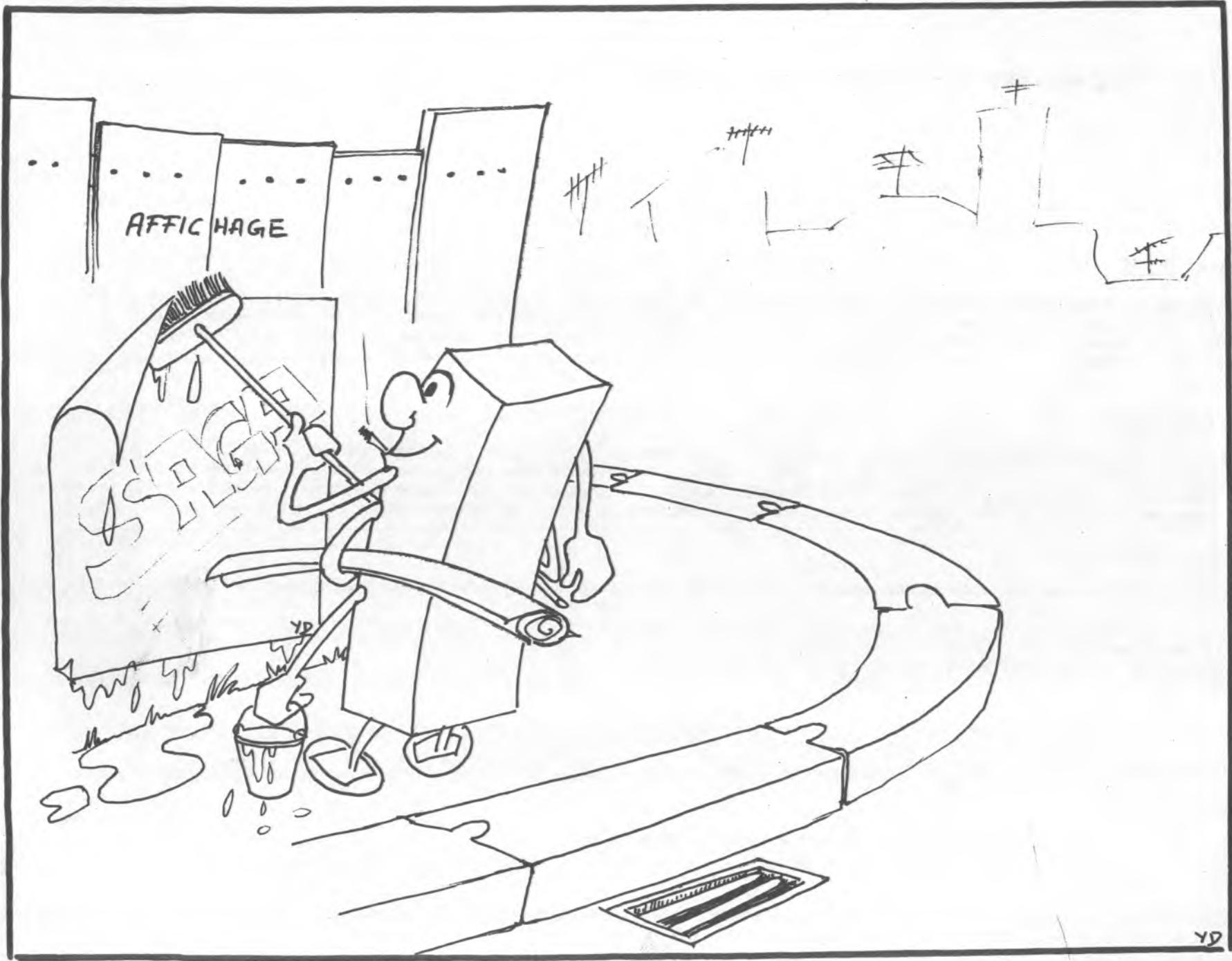
Cablez le compteur de la figure 111 et vérifiez son fonctionnement en visualisant les sorties Q1 à Q4 sur les quatre témoins logiques.

EXPERIENCE 154

Refaites le câblage en remplaçant Q par \bar{Q} pour obtenir le décomptage.

EXPERIENCES 155 à 164

Le circuit de la figure 111 peut être câblé en compteur décimal ou en compteur par n'importe quel nombre de 2 à 15. Il suffit pour cela de détecter le nombre en question comme lors des expériences 144 à 151 et de l'appliquer sur R.



EXPERIENCE 165

Nous pouvons arrêter le comptage à n'importe quel chiffre en faisant $J = K = 0$. Détectez un nombre de votre choix comme pour les expériences précédentes, par exemple 12. Nous détecterons 12 en faisant le NAND de Q4 et Q3 et nous appliquerons $\overline{Q4.Q3}$ sur les entrées J et K reliées ensemble. Le compteur va compter jusqu'à 12 et s'arrêter là.

EXPERIENCE 166

Nous pouvons aussi arrêter manuellement le compteur à un nombre de notre choix en reliant J et K à 0.

EXPERIENCES 167 à 178

Les expériences 153 à 164 peuvent être refaites en utilisant non plus des JK mais des bascules D maître esclave. Chaque bascule étant montée en diviseur par deux en reliant \overline{Q} à D.

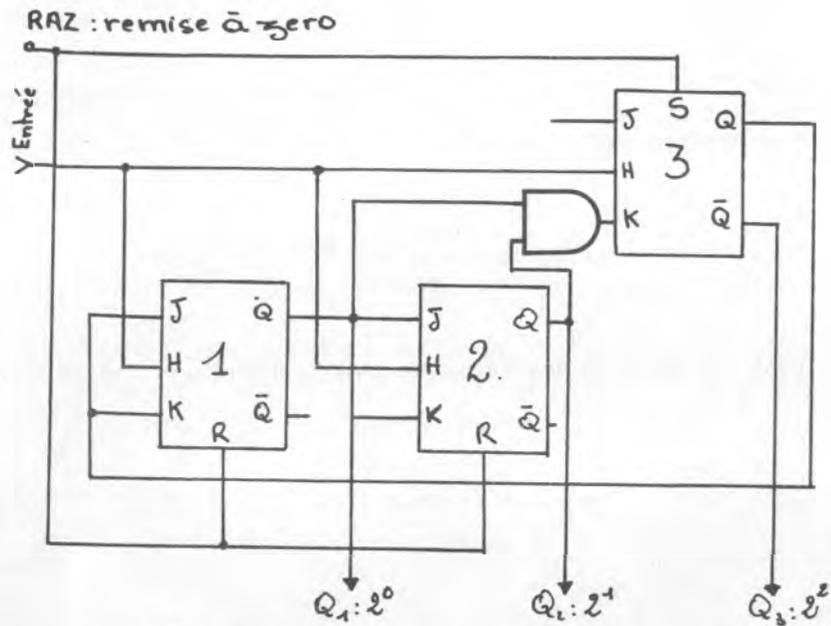


Fig. 114 : diviseur par 5 de la decade ROCHAR.

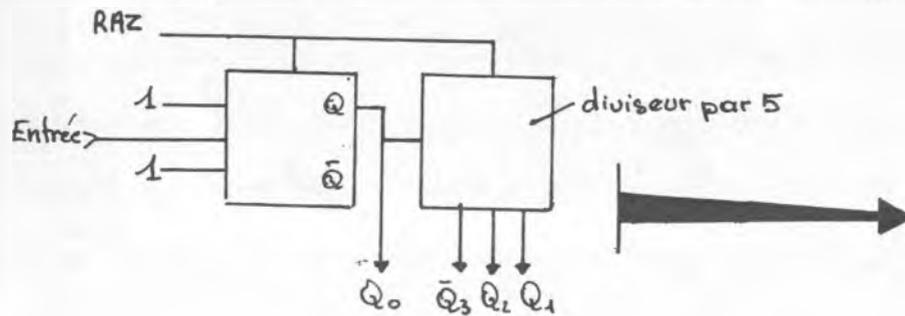


Fig 116 : decade ROCHAR et tableau de la succession de ses sorties

Etats présents								Etats futurs			
\bar{Q}_3	Q_2	Q_1	J_1	K_1	J_2	K_2	J_3	K_3	\bar{Q}_3	Q_2	Q_1
0	0	0	1	1	0	0	1	0	0	0	1
0	0	1	1	1	1	1	1	0	0	1	0
0	1	0	1	1	0	0	1	0	0	1	1
0	1	1	1	1	1	1	1	1	1	0	0
1	0	0	0	0	0	0	1	0	0	0	0

Fig. 115 tableau des états du diviseur par 5 de la decade ROCHAR.

\bar{Q}_3	Q_2	Q_1	Q_0	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
0	0	0	0	0

Chapitre 17 : Décade ROCHAR et compteur en anneau

Nous avons classé dans ce chapitre deux compteurs particuliers, soit par leur fonctionnement, soit par le code de leurs sorties.

I Décade ROCHAR

La décade Rochar se compose essentiellement d'un diviseur par deux précédant un diviseur par cinq constitué par le circuit de la figure 114. Les sorties de ce compteur par cinq sont respectivement Q1 pour 2^0 (les unités), Q2 pour 2^1 (les dizaines), et Q3 pour 2^2 (les centaines).

Supposons qu'au départ nous ayons Q1, Q2 et $\overline{Q3} = 0$. Nous pouvons utiliser le tableau des états pour suivre le fonctionnement du compteur. Nous remplissons d'abord l'état présent $\overline{Q3}, Q2, Q1 = 000$. Nous en déduisons $J1 = K1 = 1, J2 = K2 = 0, J3 = 1, K3 = 0$. Nous pouvons donc dire que l'état suivant sera $\overline{Q3} Q2 Q1 = 001$. Nous reportons donc 001 dans la colonne $\overline{Q3} Q2 Q1$ de l'état présent nous en déduisons les valeurs de J et K donc l'état futur et ainsi de suite jusqu'à ce que nous trouvions l'état futur égal à 000 ce qui nous ramène à la première ligne. Le tableau complet de la figure 115 représente la succession des états du diviseur par 5 ci-dessus. Nous voyons que les états successifs des sorties correspondent aux nombres binaires de 0 à 4 ; nous avons bien un diviseur par 5.

Pour obtenir une décade comptant de 0 à 9 il nous suffira d'attaquer l'entrée du diviseur par 5 par la sortie d'un diviseur par deux comme indiqué en figure 116. On prendra alors Q0 pour les unités, Q1 pour les dizaines, Q2 pour les centaines et Q3 pour les millénaires. Le tableau de la figure 116 donne les états successifs des sorties : il s'agit bien d'une décade.

La remise à zéro de ce compteur est particulière. En effet si l'on désire obtenir $\overline{Q3} = 0$ nous devons amener Q3 à 1 c'est donc sur l'entrée S de la 3^e bascule que nous devons agir et non sur l'entrée R comme nous en avons l'habitude. Les autres bascules sont remises à zéro normalement sur leur entrée R. Nous voyons que le diviseur par 5 fonctionne de manière synchrone mais il est attaqué par la sortie Q0 d'un diviseur par 2. LA DECADE ROCHAR EST ASYNCHRONE.

EXPERIENCE 179

Réalisez le diviseur par 5 de la décade Rochar (figure 114) et vérifiez que la succession des états des sorties est bien celle que nous a donné le calcul.

EXPERIENCE 180

Vérifiez que l'action de la remise à zéro est celle que nous avons prévu.

EXPERIENCE 181

Réalisez la décade ROCHAR complète et vérifiez son fonctionnement.

II Compteur en anneau

Le schéma du compteur en anneau est celui de la figure 117. Il utilise 4 bascules D: c'est un compteur en anneau à 4 étages. Nous admettons que l'état de départ est Q4, Q3, Q2, Q1 = 0000 alors $\overline{Q4} = 1$ est appliquée sur l'entrée D de la 1^o bascule qui va passer à 1 au prochain coup d'horloge. A ce moment la 2^o bascule aura 1 sur son entrée D (de même la 1^o bascule). Le coup suivant d'horloge amènera donc Q1 et Q2 à 1 et ainsi de suite jusqu'à ce que nous ayons Q4 Q3 Q2 Q1 = 1111. A ce moment $\overline{Q4}$ sera égal à zéro et 0 sera appliqué sur l'entrée D de la 1^o bascule. Le coup d'horloge suivant va faire passer Q1 à 0 puis ce sera au tour de Q2 puis de Q3 et enfin de Q4. Nous sommes alors revenus au point de départ et le cycle recommence.

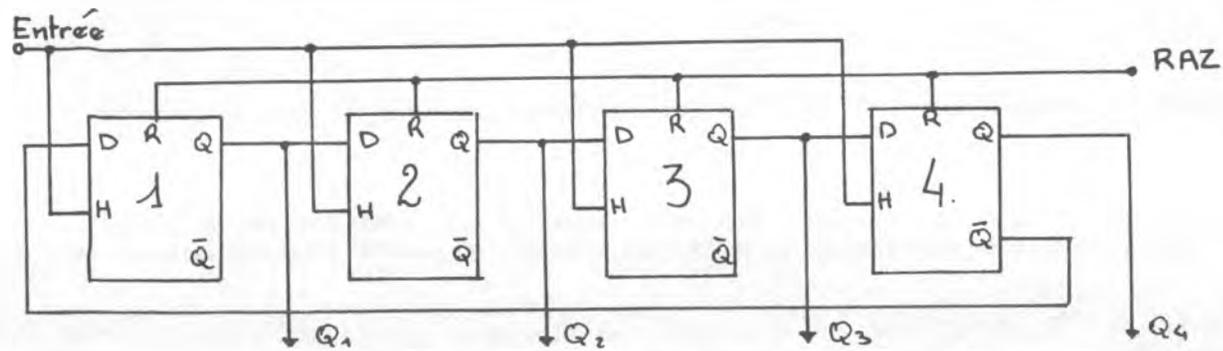


Fig. 117 compteur en anneau à 4 étages

Etats présents.								Etats futurs.			
Q ₄	Q ₃	Q ₂	Q ₁	D ₄	D ₃	D ₂	D ₁	Q ₄	Q ₃	Q ₂	Q ₁
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	1	0	0	1	1
0	0	1	1	0	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	0	1	1	1	0
1	1	1	0	1	1	0	0	1	1	0	0
1	1	0	0	1	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0

Fig. 118 tableau des états d'un compteur en anneau à 4 étages.

Nous pouvons aussi étudier le fonctionnement à l'aide du tableau des états comme nous l'avons fait précédemment avec la décade ROCHAR.

Ce tableau est plus simple puisqu'il s'agit cette fois de bascule D : nous n'avons donc qu'une entrée de commande au lieu de 2 avec les bascules JK. Le tableau des états de la figure 118 donne le fonctionnement du compteur en anneau à 4 étages. Nous voyons que pour 4 bascules nous avons seulement 8 états possibles. Si nous regardons les combinaisons des sorties nous nous apercevons que ce n'est pas la traduction en BCD des chiffres décimaux de 0 à 8. Le compteur en anneau est bien un compteur particulier puisque d'une part son code de sortie est différent du BCD et d'autre part si on utilise un compteur à N bascules on obtient $2N$ états possibles au lieu de 2^N états pour les compteurs précédents.

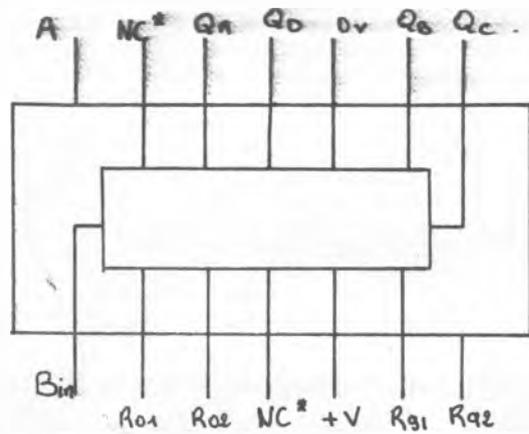
EXPERIENCE 182

Cablez le compteur en anneau de la figure 117 et vérifiez son fonctionnement.

EXPERIENCE 183

Vérifiez l'action de la remise à zéro sur ce compteur.

Notre kit comporte un compteur intégré dont les fonctions sont multiples. Nous allons dans le prochain chapitre étudier sa composition et son fonctionnement.



NC: non connecté

Fig. 119 brochage du 54C90 (Vue de dessus)

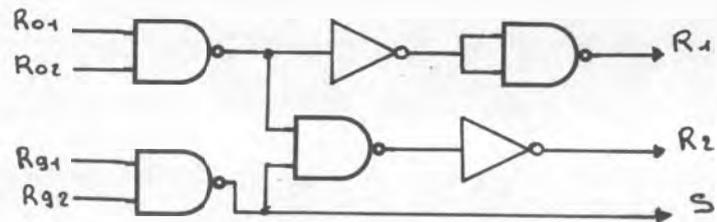
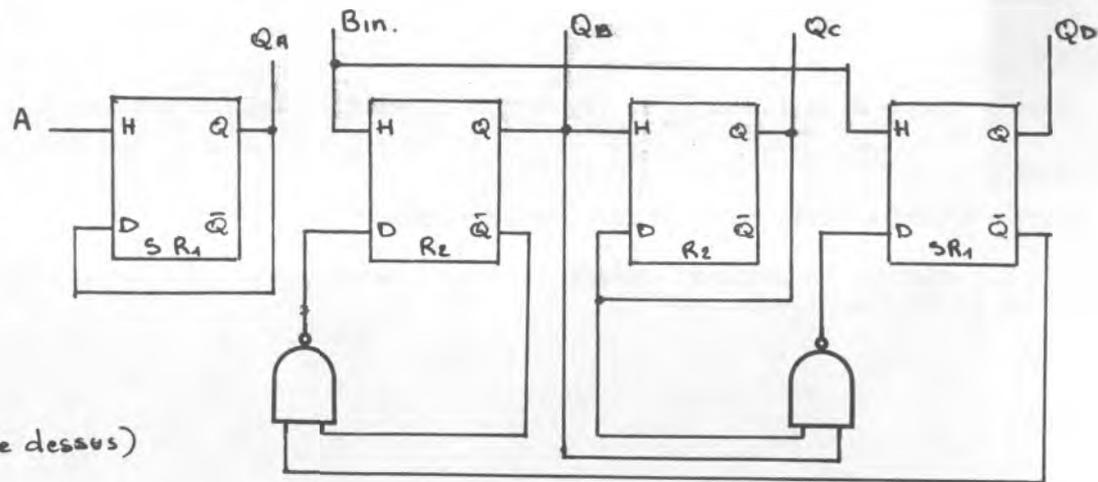


Fig. 120 Schema interne du 54C90

Chapitre 18 : Quelques compteurs intégrés

Nous avons vu dans les chapitres précédents le fonctionnement des différents compteurs. L'intégration permet à l'heure actuelle de réaliser sur une même "puce" de silicium un très grand nombre de portes et de fonctions logiques. Ainsi les compteurs intégrés que nous allons étudier offrent de très grandes possibilités mais leur structure interne est parfois complexe.

I 74 C 90 ou 54 C 90

Le 74 C 90 (ou 54 C 90) est un compteur décimal intégré. Son brochage est donné à la figure 119 et son schéma interne par la figure 120. Il est en fait constitué de trois parties distinctes :

- Une bascule D montée en diviseur par 2,
- Un diviseur par 5 constitué de 3 bascules D connectées entre elles,
- Un circuit pour le prépositionnement (Remise à zéro ou à 9).

Nous pouvons au premier coup d'oeil remarquer qu'il ne s'agit pas d'un compteur synchrone car certaines entrées d'horloge sont reliées à la sortie des bascules précédentes.

La bascule D est indépendante et peut être utilisée comme telle sauf pour ce qui est de ses entrées R et S. En utilisation normale c'est-à-dire en compteur décimal la sortie QA est reliée à l'entrée Bin par une connexion externe. Dans ce cas, QA représentera les unités, QB les deuxaines, QC les quatraines et QD les huitaines.

Si on applique simultanément un niveau 0 sur les entrées R01 et R02, le compteur est remis à zéro. De même, si on applique le niveau 0 sur R91 et R92, les sorties des compteurs seront l'équivalent BCD de 9.

Si on veut l'utiliser seulement en compteur par 5, l'entrée sera Bin et les sorties QB, QC, QD pour les unités, deuxaines et quatraines. Dans ce cas la bascule D pourra être utilisée indépendamment pour diviseur par 2. Si nous voulons réaliser un diviseur par 10 symétrique nous entrerons d'abord sur le compteur par 5, la sortie QD sera alors reliée à l'entrée Ain du diviseur par deux. La sortie sera QA.

Ce compteur change d'état sur un front négatif de l'horloge.

II MC 14510

Le circuit intégré MC 14510 est un compteur décompteur par 10 prépositionnable. Sa structure interne comprend 4 bascules D interconnectées au moyen de 53 portes ou inverseurs. Vous comprendrez aisément que son schéma logique équivalent est très compliqué aussi nous ne le mentionnerons pas.

Ce circuit comporte une entrée H (broche 15), 4 sorties Q1 à Q4 (broches 6, 11, 14, 2), une sortie report (broche 7), les commandes permettant de choisir le fonctionnement désiré, et quatre entrées P1, P2, P3, P4 qui permettent de prépositionner le compteur sur n'importe quel nombre binaire de 0 à 9.

1) Commande Comptage décomptage (broche 10)

Un état logique 1 sur cette commande permet le fonctionnement en compteur.
Un état logique 0 donnera le décomptage.

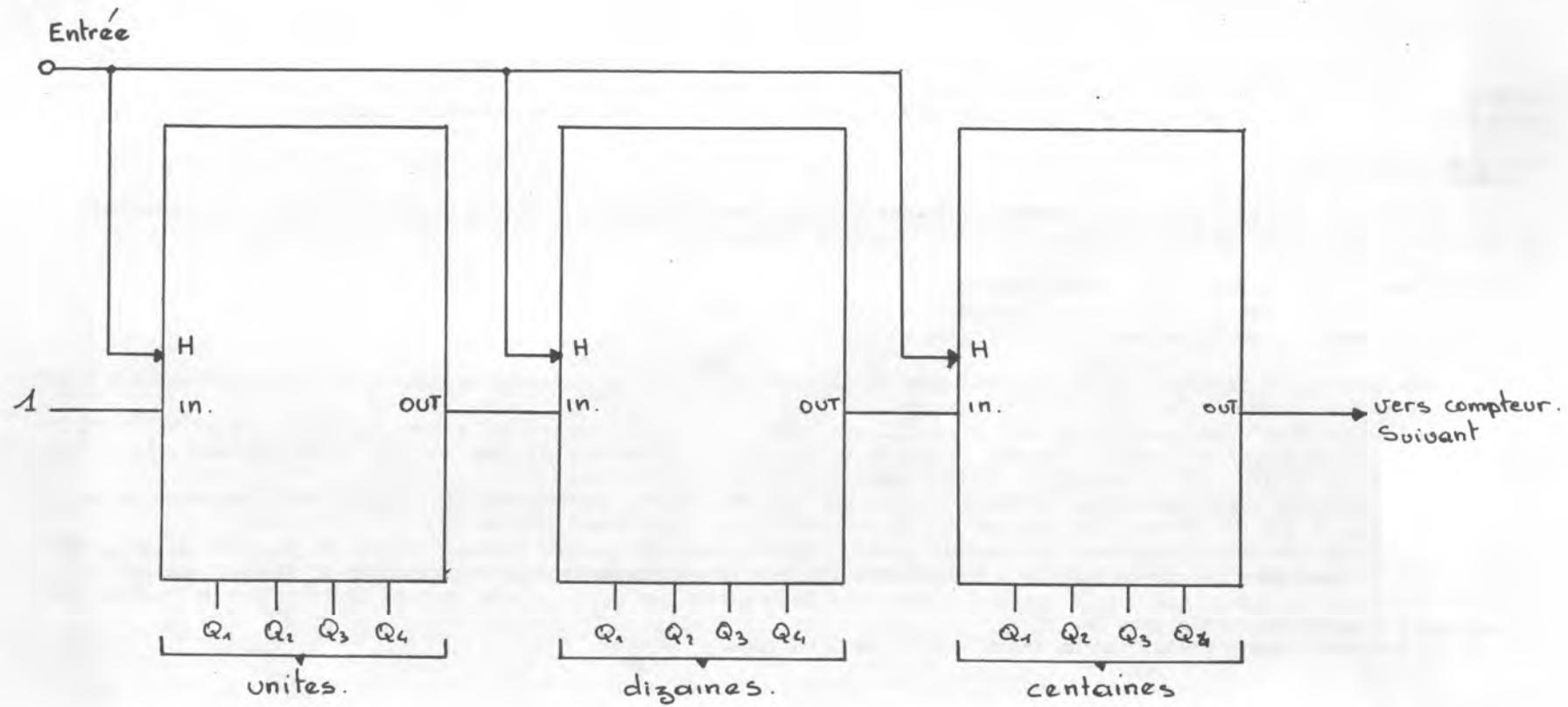


Fig. 181 Comptage en serie avec le compteur MC 14510

2) Commande de prépositionnement (broche 1)

Cette commande n'a aucune action si elle est à zéro. Si on lui applique un niveau 1 les sorties Q1 à Q4 recopient l'état des entrées P1 à P4. Cette commande est prioritaire sur les autres de la même manière que la commande de remise à zéro. Le comptage est arrêté pendant qu'elle est maintenue au niveau 1.

3) Commande de Remise à zéro R (Broche 9)

Le compteur est remis à zéro quel que soit son état antérieur si on applique un 1 logique sur l'entrée R.

4) Entrée Carry-in et sortie Carry-out (broches 5 et 7)

On obtient un niveau 0 sur la sortie Carry-out pendant que les sorties Q1 à Q4 sont à 9 en fonction comptage ou à 0 en fonction décomptage.

Si l'entrée Carry-in est à 0, le compteur compte normalement, si elle est à 1 le fonctionnement est arrêté (comptage ou décomptage), mais les sorties restent dans l'état précédent.

Ce jeu d'entrée sortie permet le comptage synchrone en série. Si on désire mettre plusieurs compteurs de ce type en série il suffit de relier la sortie carry-out du 1^o à l'entrée carry-in du suivant et ainsi de suite. Les entrées horloge seront connectées en parallèle. Dans cette configuration, le premier compteur donnera l'équivalent BCD des unités, le deuxième les dizaines et ainsi de suite. (voir figure 121).

5) Horloge H (Broche 15)

Les sorties changent d'état en fonction comptage comme décomptage sur le flanc montant de l'horloge H.

III CD 4029

Le CD 4029 n'est pas très différent du MC 14510 du point de vue de son fonctionnement. Mais il offre en plus la possibilité de compter soit par 10 soit par 16.

Un état logique 0 sur la broche 9 (commande binaire/décimal) permet le fonctionnement en compteur par 10. Un état logique 1 donnera un comptage par 16. Le brochage et les autres fonctions sont identiques pour le CD 4029 et le MC 14510. La seule différence étant que l'entrée R de remise à zéro (broche 9) du MC 14510 est remplacée par la commande binaire/décimal sur le MC 4029.

Nous avons vu trois compteurs intégrés en technologie CMOS. Il en existe bien sûr d'autres mais nous ne pouvons pas exposer ici le contenu des catalogues des différents constructeurs. Ce n'est d'ailleurs pas notre objet et dans le cas de l'utilisation d'un compteur différent vous vous rapporterez au catalogue correspondant, la seule difficulté étant peut-être la langue (la plupart des catalogues sont en langue anglaise).

Expériences 183 à 200

Vous allez maintenant tester les fonctions et les possibilités du compteur intégré fourni avec le kit. Vous vérifierez l'action de toutes les commandes sur les sorties. Etudiez les différentes possibilités d'utilisation de ce circuit intégré : elles sont très nombreuses et diversifiées.

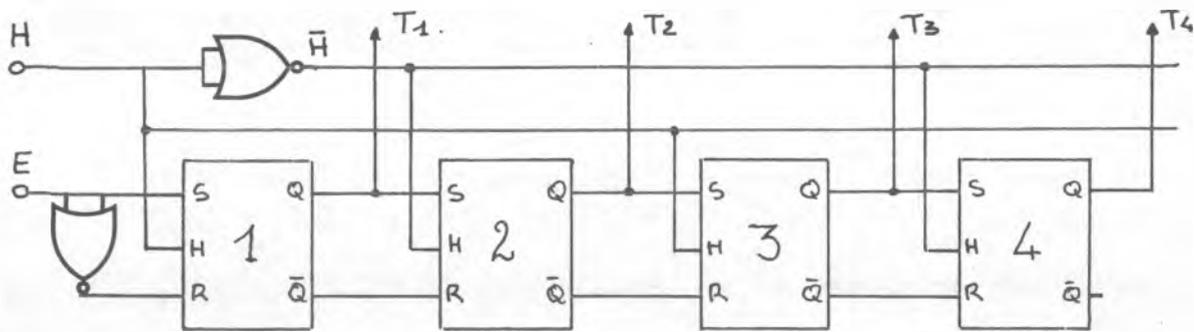


Fig. 122 registre à décalage à 4 étages avec des bascules RSH

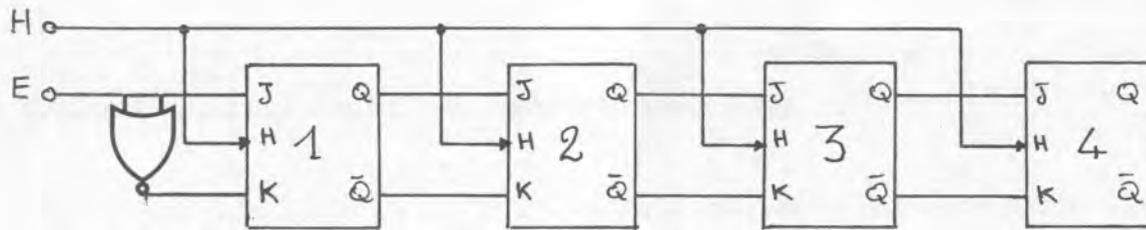


Fig. 123 registre à décalage à 4 étapes avec des bascules JK.

Chapitre 19 : Les registres à décalage

Un registre à décalage est un ensemble de plusieurs bascules sur lesquelles on peut afficher les différents chiffres (0 ou 1) d'un nombre exprimé en binaire, et qui possède en plus une propriété fondamentale : le "décalage" de l'affichage. On peut, dans un tel registre, provoquer le "décalage" de l'affichage par une commande appliquée à une entrée adéquate. Après cette commande on trouve en chaque point de sortie, le chiffre binaire qui, avant la commande, se trouvait sur la sortie immédiatement à droite (ou à gauche). Nous pouvons réaliser de tels registres en utilisant des bistables RSH, des bascules D ou des bascules JK.

I Registre à décalage avec des bascules RSH

Nous utiliserons pour ce montage des bascules RSH telles que nous les avons déjà rencontrées en chapitre précédent (voir figure 54). Le schéma correspondant est celui de la figure 122.

L'entrée du registre à décalage est l'entrée E. Elle est appliquée directement sur l'entrée S de la 1^o bascule et par l'intermédiaire d'un inverseur sur son entrée R.

Nous voyons que les bascules 1 et 3 sont attaquées par H, elles vont donc basculer sur le front montant de l'entrée d'horloge. Les bascules 2 et 4 sont attaquées par T1, elles vont donc basculer sur le front descendant de H.

Supposons $H = 0$, $E = 1$ et toutes les sorties T1 à T4 égales à zéro. Lorsque H va passer à 1, la sortie T1 basculera à 1. Si H passe maintenant à zéro, c'est T2 qui va passer à 1 et ainsi de suite. L'information E se décale donc de la gauche vers la droite au rythme de l'horloge. Si l'entrée E varie entre deux variations de l'horloge les sorties T1 à T4 représenteront les 4 états antérieurs de l'entrée. On peut ainsi obtenir en parallèle une information disponible en série, c'est une des applications des registres à décalage.

II Registre à décalage avec des Basculeurs JK (figure 123)

Le montage est presque identique au précédent en remplaçant les bistables RSH par des basculeurs JK. Cette fois, nous n'avons plus besoin d'inverser l'horloge.

Un raisonnement identique au précédent nous donne un fonctionnement analogue.

III Registre à décalage droit - décalage gauche

Il suffit d'établir une commutation telle que l'entrée de chaque basculeur soit reliée à la sortie du basculeur précédent ou suivant. La commutation peut s'obtenir, soit par des portes NOR ou NAND, soit par des portes de transmission ou commutateurs CMOS.

Prenons par exemple la commutation avec des portes. Nous choisissons le sens de décalage à l'aide d'une entrée supplémentaire S. Nous aurons décalage droit si $S = 0$ et décalage gauche si $S = 1$. *Si $S = 0$ il nous faut relier l'entrée de chaque bascule à la sortie de la bascule précédente Q_{n-1} (à gauche).

*Si $S = 1$ il nous faut la relier à Q_{n+1} .

Donc
$$E = \bar{S}.Q_{n-1} + S.Q_{n+1}$$

Le schéma de la figure 125 représente le câblage à réaliser pour obtenir la commutation en question avec des bascules D.

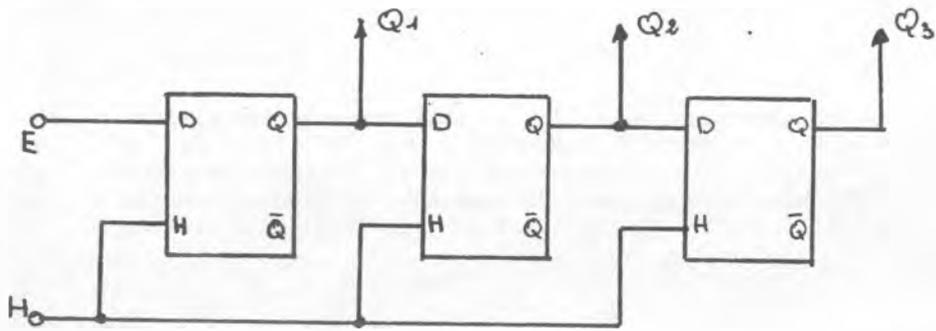


Fig. 124 registre à décalage à basculeurs D

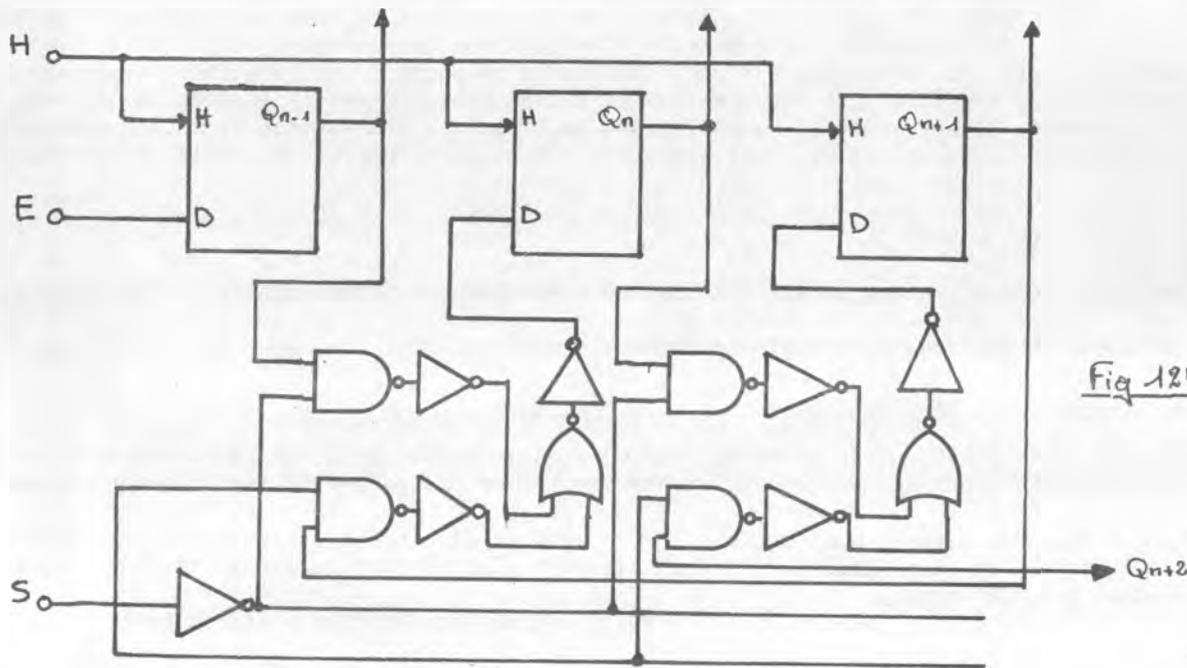


Fig 125 registre à décalage droit; décalage gauche.

IV Registre à décalage à basculeurs "D"

Le montage est celui de la figure 124. Nous ne reprendrons pas l'étude de son fonctionnement que vous pouvez faire en exercice en vous souvenant que la sortie de la bascule D après une impulsion d'horloge est identique à l'entrée D avant la même impulsion.

V Expériences

Exp. 201

Réalisez le circuit de la figure 122 avec des RSH en NAND et vérifiez son fonctionnement, l'horloge sera attaquée par un astable à fréquence lente.

Exp. 202

Entre l'astable et le point H il est possible d'insérer une porte NOR à 2 entrées auquel cas, pour arrêter le décalage, il suffira de relier la 2^o entrée du NOR au niveau 1. Si vous insérez une porte NAND, c'est en mettant la 2^o entrée à zéro que vous arrêterez le registre.

Exp. 203 et 204

Reprenez les deux expériences précédentes avec des bascules réalisées en portes NOR.

Exp. 205

Vous pouvez réaliser un registre à 8 positions en reliant 4 RSH en NAND à 4 RSH en NOR. N'oubliez pas à la transition de relier Q à R et \bar{Q} à S et d'inverser les lignes H et \bar{H} .

Exp. 206

Réalisez le circuit de la figure 123 avec 4 basculeurs JK : 2 intégrés, 2 réalisés avec des portes NAND, vérifiez comme précédemment le fonctionnement en registre.

Exp. 207

Vous pouvez également monter une porte sur le circuit d'horloge de manière à pouvoir arrêter le registre. Faites l'expérience.

Exp. 208

La mise au 0 de toutes les sorties peut s'obtenir simplement en envoyant autant d'impulsions qu'il y a d'étages, l'entrée étant maintenue à 0. Les basculeurs JK offrent cependant une autre possibilité. Il suffit de relier entre elles toutes

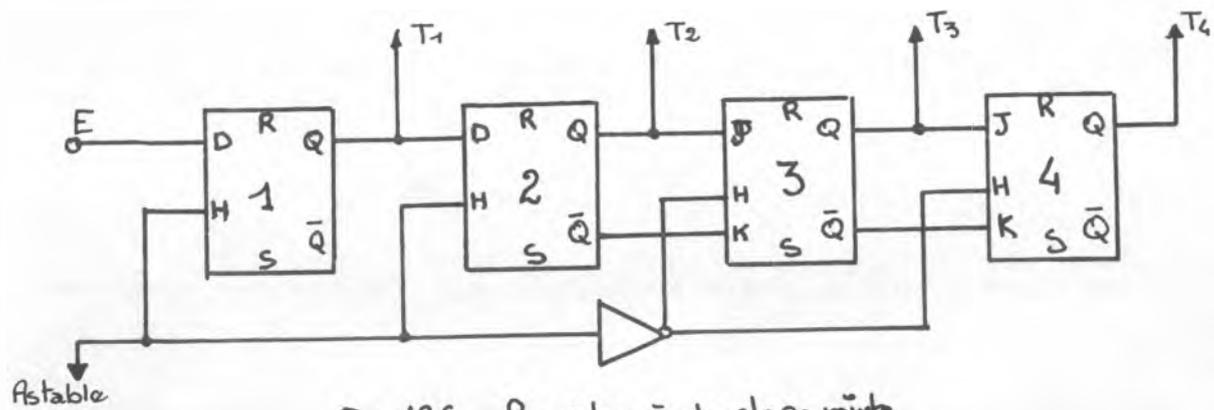


Fig. 126 Registre à décalage mètre

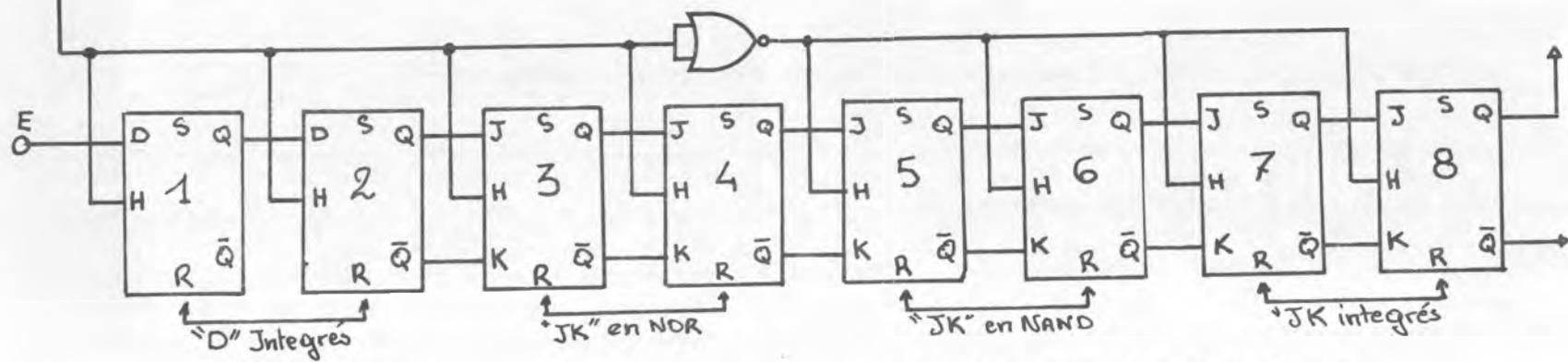


Fig. 127: registre à 8 étages

les entrées R. Vérifiez qu'en les reliant momentanément à 0 vous mettez le registre à 0.

Exp. 209

De même il vous suffira de relier ensemble les entrées S et de relier cette ligne un bref instant à 0 pour mettre le registre à 1.

Exp. 210 à 213

Reprenez les 4 expériences précédentes avec un registre à basculeurs D dont le schéma est celui de la figure 124. Les 2 premiers basculeurs sont constitués de portes NAND, les 2 suivants sont des basculeurs intégrés, au passage de l'un à l'autre il faut donc modifier la phase des impulsions d'horloge par une porte montée en inverseurs.

Exp. 214 à 217

Nous pouvons faire un registre avec 4 basculeurs intégrés, dont 2 JK et 2 D. Ici encore, il nous faudra penser que les JK du kit (mais pas tous les C.MOS) basculent au front descendant de l'horloge et les D au front ascendant. Il faudra donc inverser la phase d'horloge. Le schéma à réaliser est donné à la figure 126. Réalisez sur ce circuit nos 4 expériences standard

Exp. 218 à 221

Notre kit nous permettra la réalisation d'un registre à 8 étages. Pour cela, cablez 2 JK en portes NAND et 2 JK en portes NOR. Vous utiliserez aussi les basculeurs intégrés. Le schéma est donné figure 127. Il faut faire attention à la phase d'horloge. Reprenez les 4 expériences précédentes sur ce registre un peu plus complexe. Un autre avantage des registres est la possibilité de disposer des informations (sorties Q) et de leur complément (\bar{Q}). Il est également possible de ramener le registre à 0 si un nombre donné est affiché, par le même principe que la remise à zéro d'un compteur. Il y a là pour vous, matière à imaginer d'autres expériences et de nombreuses utilisations.

VI Les registres à décalage intégrés

Il existe évidemment des circuits intégrés réalisant la fonction de registre à décalage. Ils peuvent comprendre de nombreux étages, surtout en technologie CMOS à cause de la haute densité d'intégration que l'on peut attendre. Cependant le nombre de pattes n'étant pas extensibles à l'infini nous ne disposerons pas de toutes les sorties de bascule pour un registre à décalage à grand nombre d'étage. Si nous désirons accorder à toutes les sorties il nous faudra mettre plusieurs boîtiers à quatre ou huit étages en série.

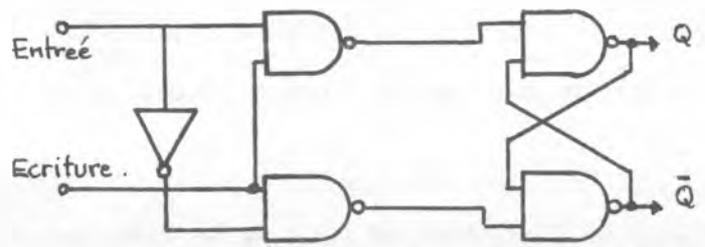


Fig. 128 element memoire.

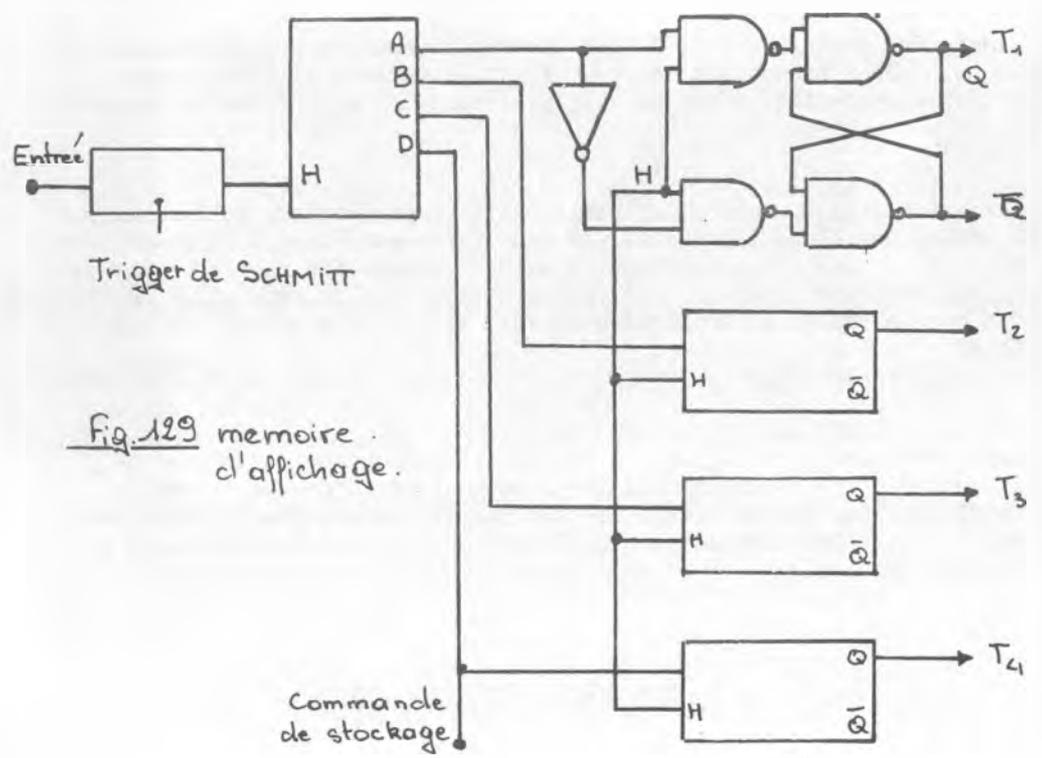


Fig. 129 memoire d'affichage.

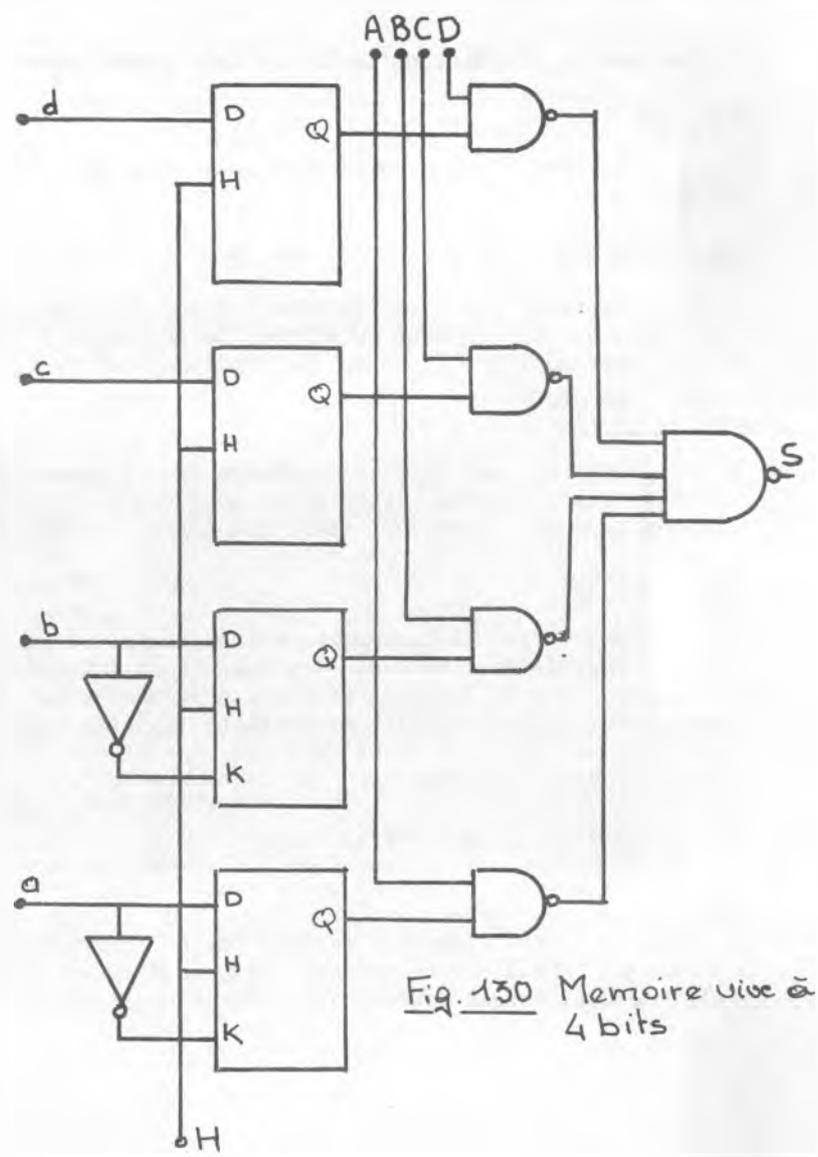


Fig. 130 Memoire vive à 4 bits

Chapitre 20 : Mémoires

Un élément mémoire est un élément capable de conserver sur sa sortie (ou à l'intérieur de ses circuits) la valeur logique appliquée sur son entrée au moment de "l'écriture".

L'écriture se fait en général en appliquant sur l'entrée adéquate une impulsion pendant que l'entrée est maintenue à la valeur à écrire.

Le bistable RSH par exemple constitue un élément mémoire il suffit de le monter suivant le schéma de la figure 128. L'élément mémoire usuel est une simple bascule type D, l'entrée écriture étant l'entrée H et D constituant l'entrée des données.

Il existe des circuits intégrés contenant 4 bascules D qui sont utilisées le plus souvent pour mettre en mémoire un chiffre décimal codé binaire (sortie d'un compteur par exemple). Ce sont les 7475 en TTL ou les 74 C 175 en C.MOS par exemple.

I Les mémoires vives ou R. A. M.

Les mémoires vives ou R.A.M. de l'anglais Random Access Memory sont des mémoires que l'on peut lire et écrire. Elles comprennent plusieurs éléments mémoires. L'un de ces éléments (ou plusieurs selon le type) est connecté aux broches du circuit intégré (entrée et sortie) si on applique sur les entrées correspondantes la combinaison correspondant à son "adresse". On n'a donc pas simultanément accès à tous les points mémoires mais on peut les explorer ou les écrire tous successivement en changeant l'adresse appliquée.

II Les mémoires mortes ou R. O. M.

Ces mémoires sont des mémoires mortes avec la différence que l'utilisateur peut choisir la valeur des différentes sorties. Il s'agit en fait de mémoires du type "fusible". La programmation s'effectue en faisant passer un courant donné pour faire "fondre" le "fusible" correspondant.

Exp. 222

Le circuit de la figure 129 assurera un affichage en BCD qui sera maintenu même pendant chaque nouveau comptage de la décade, grâce aux 4 bistables RSH montés en unité de mémoire d'affichage à 4 bits.

Exp. 223

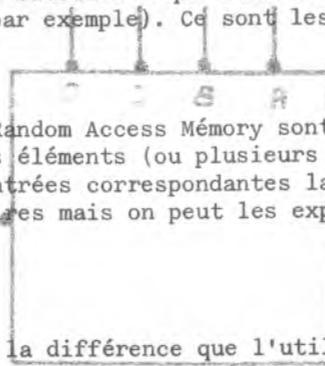
Vous pouvez fort bien remplacer les 4 unités par nos basculeurs : 2 type D intégrés, 2 bascules JK dont les entrées J et K seront reliées par un inverseur.

Exp. 224

Dans le cas de l'expérience ci-dessus et comme perfectionnement supplémentaire vous pouvez relier ensemble les entrées R et S qui vous fourniront les entrées de remise à zéro et à 1.

Exp. 225

Exécutez le circuit de la figure 130. Les 4 basculeurs vont stocker les informations. Il vous suffira par exemple de relier A, B, C, D au niveau 0 ou 1 et d'envoyer une impulsion complète en H. Après l'impulsion en H la sortie ne dépend plus de l'état des entrées. Il y a eu mémorisation.



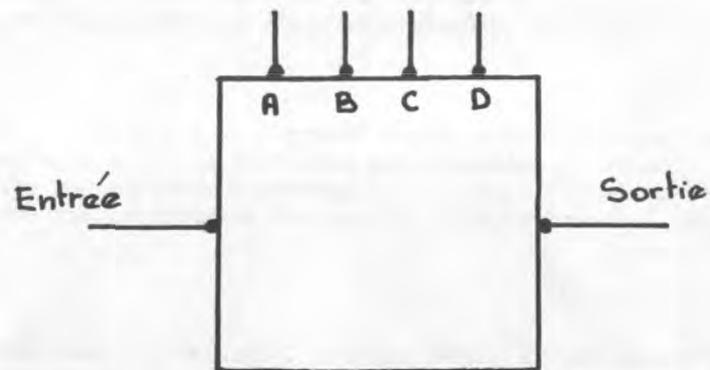


Fig. 131 representation symbolique du circuit fig. 130 .

Exp. 226

Relions maintenant sur le circuit de la figure 130, les entrées H, non plus ensemble mais aux points de sélection A, B, C et D correspondant à chaque bascule (HA à A, HB à B, ...). Les entrées a, b, c, d étant reliées ensemble, nous obtenons le circuit que l'on peut représenter symboliquement par la figure 131. Vérifiez qu'il suffira de relier A, B, C ou D au + pour lire en sortie ce qu'il y avait en mémoire, et entrer l'information présente en entrée dans l'unité de stockage que nous avons ainsi réalisée.

En pratique l'adressage est souvent réalisé en code binaire. L'adressage se fera par intermédiaire d'un multiplexeur (voir chapitre suivant).

Exp. 227 à 229

Votre kit vous permet en utilisant 2 "D", les 2 "JK", et 4 basculeurs RSH en portes NOR (pensez à monter un inverseur sur les entrées H) de réaliser une mémoire 8 bits que vous pourrez organiser en :

- 8 mots de 1 bit
- 2 mots de 4 bits
- 4 mots de 2 bits.

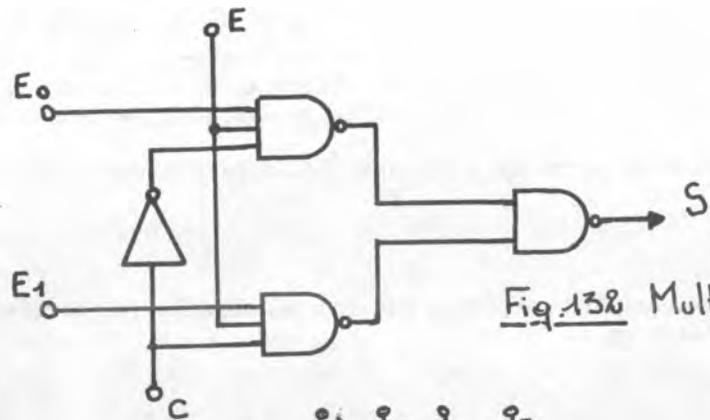


Fig. 132. Multiplexeur 2 voies vers 1

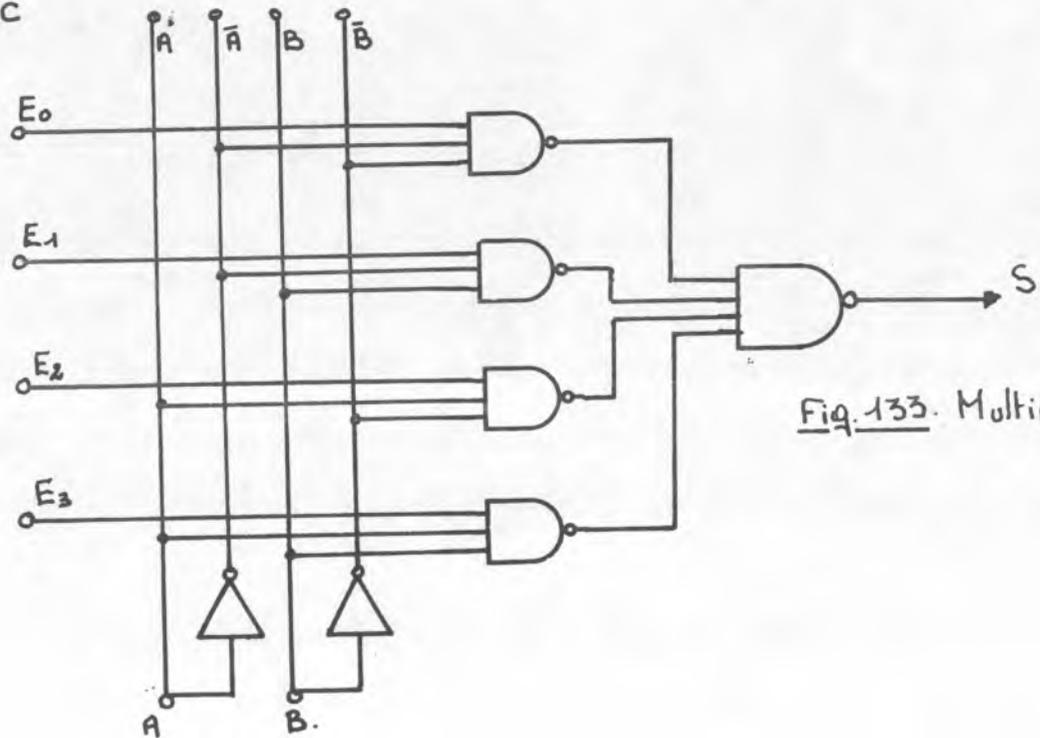


Fig. 133. Multiplexeur 4 voies vers 1.

Chapitre 21 : Multiplexeurs et démultiplexeurs

Un démultiplexeur peut être assimilé à un aiguillage. De même qu'un aiguillage de chemin de fer permet au train de passer sur l'une ou l'autre voie pour changer de direction, de même un démultiplexeur permet de distribuer une entrée sur l'une des sorties. Un multiplexeur permet d'effectuer l'opération inverse, c'est-à-dire choisir une entrée parmi N et l'acheminer vers une sortie. Nous allons dans ce chapitre étudier le fonctionnement de tels circuits.

I Multiplexeurs

1) Multiplexeur deux voies vers une voie

C'est le multiplexeur le plus simple que nous puissions imaginer. Selon l'état de la commande C nous aurons en sortie la valeur correspondant à l'entrée E0 ou E1. La fonction logique à réaliser est donc la suivante :

$$S = \overline{C}.E0 + C.E1 = \overline{C}.E0 + C.E1 \\ = C.E0 . C.E1$$

Nous pouvons ajouter une entrée d'échantillonnage E : $S = E (\overline{C}.E0 + C.E1)$
Nous obtenons donc le circuit de la figure 132.

2) Multiplexeur 4 voies vers 1 voie

Il permet de choisir E0, E1, E2, ou E3 en appliquant sur les entrées A et B la combinaison binaire du numéro de l'entrée. Ainsi pour AB = 00 on aura S = E0, pour AB = 01 S = E1 etc...
Nous pouvons mettre ce circuit en équation :

$$S = \overline{A}.\overline{B} . E0 + \overline{A}B . E1 + A.\overline{B} . E2 + A.B . E3 \\ \text{Soit } S = \overline{A}.\overline{B} . E0 . \overline{A}.B . E1 . A.\overline{B} . E2 . A.B . E3$$

Ce qui nous donne le circuit de la figure 133.

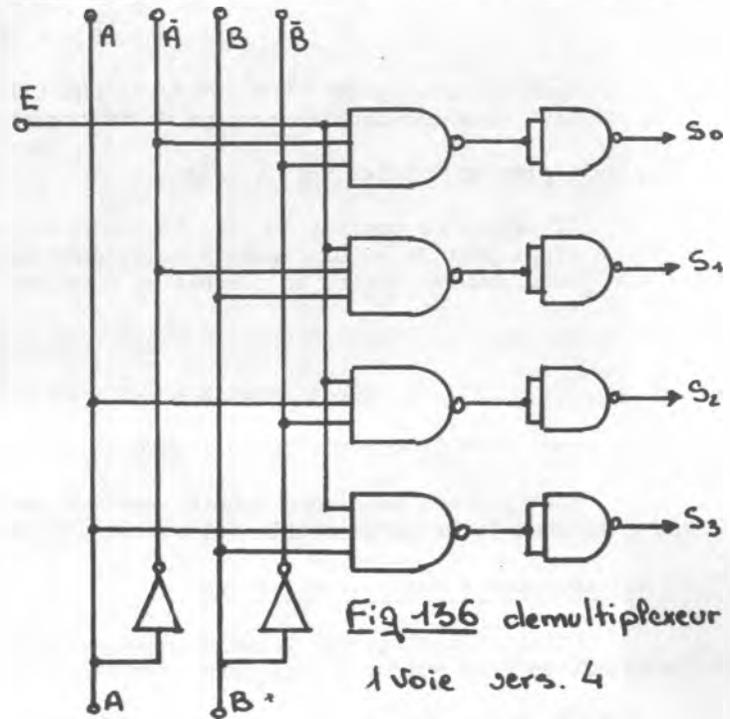
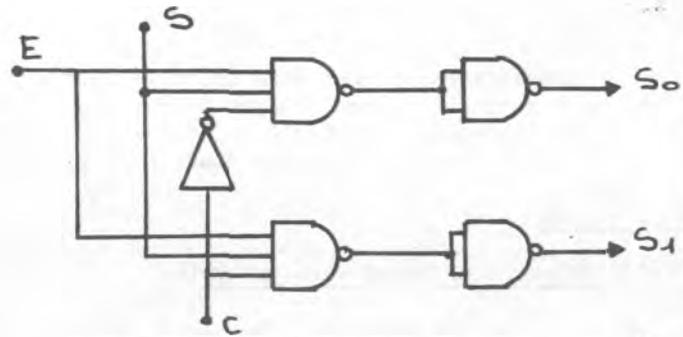
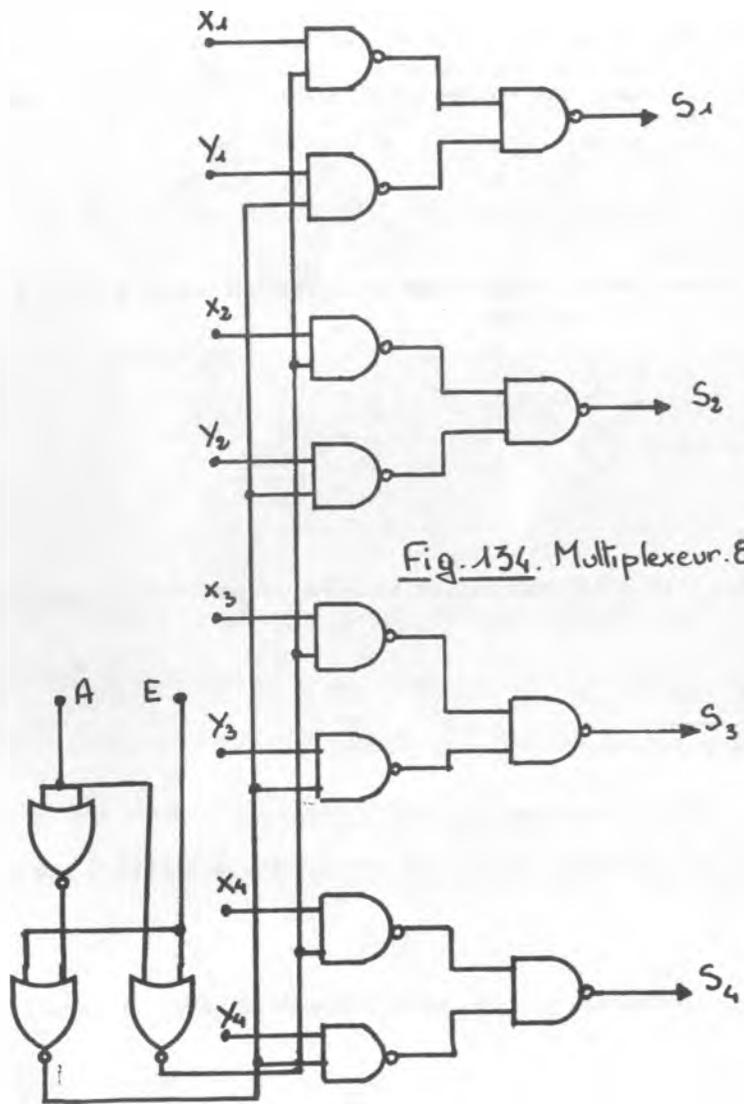
Nous pouvons adjoindre à notre montage une entrée d'échantillonnage. Il suffit de mettre en série avec la sortie S une porte ET dont la deuxième entrée est reliée à l'entrée d'échantillonnage.

3) Multiplexeur 4 voies vers 2 voies

C'est un montage constitué de deux multiplexeurs 2 voies vers 1 voie, commandés par la même commande C, et, il permet la sélection d'un mot de 2 bits parmi 2 mots.

4) Multiplexeur 8 voies vers 2 voies

C'est un montage constitué de deux multiplexeurs 4 voies vers 1 voie, commandés par les mêmes entrées A et B. Il permet la sélection d'un mot de 2 bits parmi 4 mots de 4 bits.



5) Multiplexeur 8 voies vers 4 voies

Il est constitué par 4 circuits multiplexeurs deux voie vers 1 et il permet de sélectionner un mot de 4 bits parmi 2.
Son schéma est celui de la figure 134.

II Démultiplexeurs

1) Démultiplexeur 1 voie vers 2 voies

C'est la fonction inverse du circuit de la figure 132. Les fonctions logiques correspondantes sont :

$$\begin{cases} S0 = \bar{C} \cdot E \\ S1 = C \cdot E \end{cases}$$

Si on désire lui adjoindre une entrée d'échantillonnage S les expressions deviennent ;

$$\begin{aligned} S0 &= \bar{C} \cdot E \cdot S \\ S1 &= C \cdot E \cdot S \end{aligned}$$

Le circuit correspondant est celui de la figure 135.

2) Démultiplexeur 1 voie vers 4 voies

Les fonctions à générer sont :

$$S0 = \bar{A} \cdot \bar{B} \cdot E$$

$$S1 = \bar{A} \cdot B \cdot E$$

$$S2 = A \cdot \bar{B} \cdot E$$

$$S3 = A \cdot B \cdot E$$

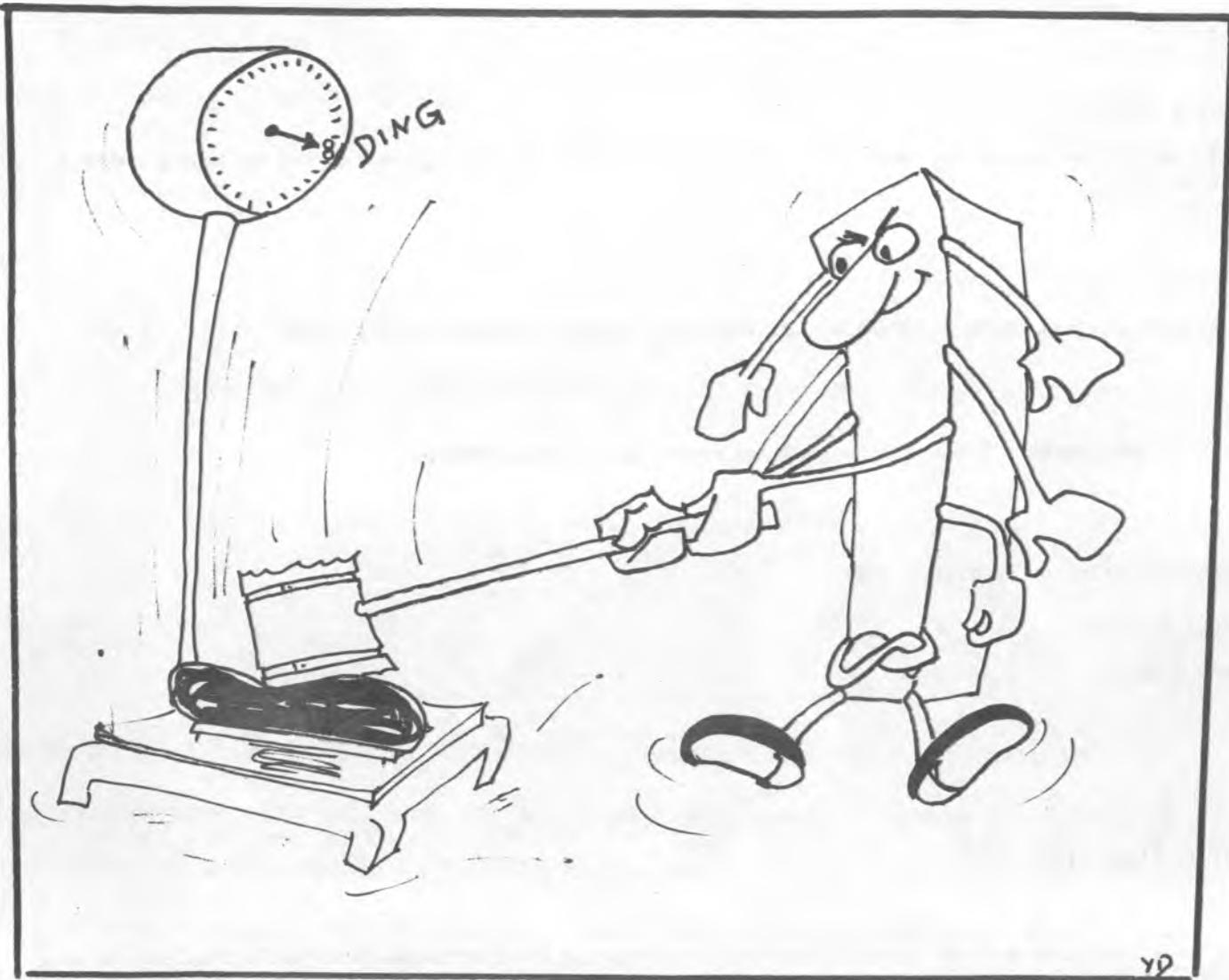
Le schéma est celui de la figure 136.

III Les dispositifs intégrés

La complexité que l'on peut atteindre par les circuits intégrés a permis la réalisation de nombreux multiplexeurs adaptés dans la plupart des cas à toutes les réalisations. Nous allons citer quelques uns des circuits disponibles et la fonction qu'ils réalisent.

En technologie TTL nous trouvons parmi les plus courants les circuits suivants :

- 74150 : multiplexeur une voie parmi 16 voies
- 74151 : multiplexeur une voie parmi 8 voies
- 74153 : démultiplexeur double 1 voie vers 4 voies
- 74154 : démultiplexeur 4 voies vers 16 voies
- 74155 : démultiplexeur double 2 voies vers 4 voies.



YD

Et par exemple pour les circuits CMOS

- 74 C 151 : multiplexeur 1 voie parmi 8 voies
- 74 C 154 : démultiplexeur double 4 voies vers 16 voies
- MC 14512 : Multiplexeur 1 voie parmi 8 voies.

Le but de ce manuel n'étant pas de faire un catalogue nous arrêterons là cette énumération mais cette liste est très loin d'être limitative.

IV Expériences

Exp. 230 à 243

Vous allez réaliser les sept multiplexeurs dont nous venons de parler et vérifier leur fonctionnement. Vous leur adjoindrez une entrée d'échantillonnage selon la méthode déjà exposée et vous vous assurerez de son action. Pour ces expériences vous visualiserez sur témoins logiques (ou sur les segments des afficheurs) les sorties et les entrées.

Exp. 244 à 257

Vous pouvez reprendre les circuits précédents en remplaçant les portes NAND par des portes NOR et inversément. Les niveaux de commande seront inversés : ainsi l'entrée d'échantillonnage sera active au niveau 0 et vous adresserez une entrée E0 (multiplexeur 4 voies vers 1) en appliquant 11 sur les entrées AB.

Une foule d'autres multiplexeurs peuvent être réalisés, notre kit le permet, nous vous laissons les imaginer et les essayer (vous connaissez la méthode de synthèse).

N°	S ₄	S ₃	S ₂	S ₁
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Fig. 137

N°	a	b	c	d	e	f	g
0	1	1	1	1	1	1	0
1	0	1	1	0	0	0	0
2	1	1	0	1	1	0	1
3	1	1	1	1	0	0	1
4	0	1	1	0	0	1	1
5	1	0	1	1	0	1	1
6	1	0	1	1	1	1	1
7	1	1	1	0	0	0	0
8	1	1	1	1	1	1	1
9	1	1	1	1	0	1	1

Fig. 140.

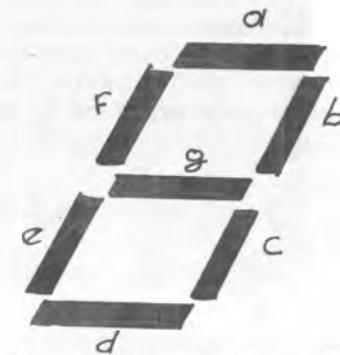
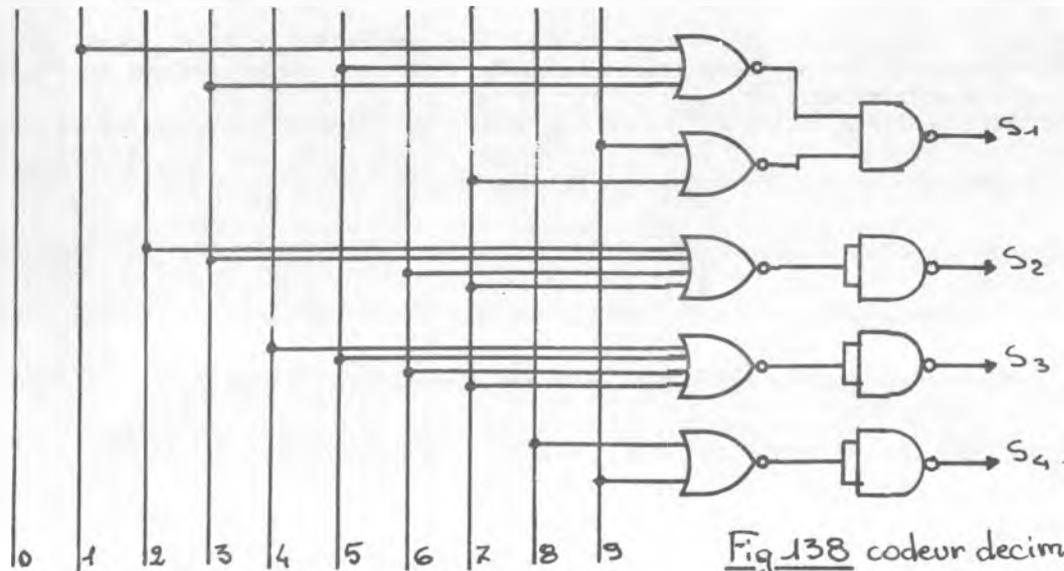


Fig. 139 afficheur 7segments

Chapitre 22 : Codeurs, décodeurs, transcodeurs

Nous avons déjà vu le codage BCD c'est à première vue le plus rationnel car il est régi par des règles similaires à celles du système décimal. Cependant le codage peut être quelconque pourvu que les circuits soient étudiés en conséquence. Pour certaines applications on a d'ailleurs intérêt à utiliser un codage différent du BCD.

Un codeur est donc un circuit qui passe d'un système à un autre en suivant des règles précises lors de la conception du circuit.

I Les codeurs

1) Codeur décimal - BCD

Il s'agit d'obtenir sur les sorties S1, S2, S3, S4, le nombre BCD correspondant à l'entrée décimale choisie. Par exemple nous appliquons 1 sur l'entrée 4, toutes les autres entrées étant à zéro, et nous devons obtenir S1, S2, S3, S4 = 0100.

Nous partirons du tableau de la figure 137 qui nous donne les 4 fonctions à obtenir. Nous voyons par exemple que S1 est à 1 si on a en entrée 1, 3, 5, 7 ou 9 égale à 1. Nous en tirons :

$$\begin{aligned} S1 &= 1 + 3 + 5 + 7 + 9 = \overline{1 + 3 + 5 + 7 + 9} = \overline{1 + 3 + 5} \cdot \overline{7 + 9} \\ \text{de même } S2 &= 2 + 3 + 6 + 7 \\ S3 &= 4 + 5 + 6 + 7 \\ S4 &= 8 + 9 \end{aligned}$$

Nous obtenons le circuit de la figure 138 qui réalise la fonction de codeur décimal BCD.

2) Codeur décimal 7 segments

L'affichage 7 segments permet de reproduire tous les chiffres de 0 à 9 en allumant les segments correspondants sur un afficheur. L'afficheur sept segments se compose de sept petites barres, qui peuvent s'illuminer au passage d'un courant électrique. Les segments sont constitués par des diodes électroluminescentes (en anglais L. E. D. de Ligth Emmitting Diode) disposées selon le schéma de la figure 139.

De plus un point décimal peut se situer à droite ou à gauche du chiffre selon le type d'afficheur utilisé. Chaque segment est repéré par une lettre (de a à g). Si nous voulons obtenir le chiffre 1 il faudra allumer les segments b et c ; ce sera a, b, g, e et d pour obtenir le chiffre 2 et ainsi de suite.

Le tableau de la figure 140 donne les 7 fonctions à obtenir. L'état logique 1 correspondant à l'allumage du segment. Nous voyons qu'il existe beaucoup plus de 1 que de zéros dans ce tableau. Ainsi la fonction a traduit par :

$$a = 0 + 2 + 3 + 5 + 6 + 7 + 8 + 9$$

Cette expression est assez complexe. Par contre, il n'y a que 2 cas où a est égal à zéro c'est-à-dire où $\bar{a} = 1$, d'où l'idée de générer la fonction $\bar{a} = 1 + 4$ et de l'inverser pour obtenir $a = \overline{1 + 4}$. De cette façon une simple porte NOR à 2 entrées suffit alors que si on veut générer a il nous faudra 2 NOR à 4 entrées et 1 NAND à 2 entrées. Nous obtenons donc :

$$\begin{aligned} a &= \overline{1 + 4} \\ b &= \overline{5 + 6} \end{aligned}$$

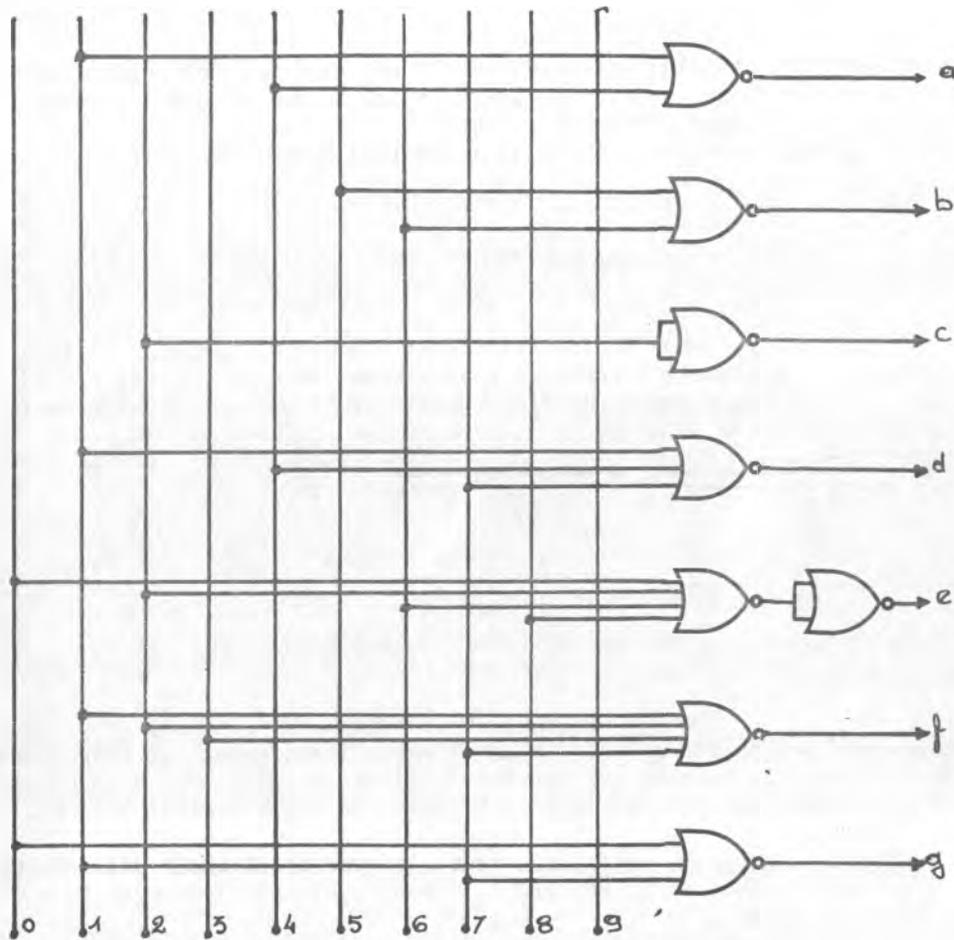


Fig. 141. codeur decimal. 7 segments.

E_4	E_3	E_2	E_1	S_4	S_3	S_2	S_1
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0

Fig. 142.

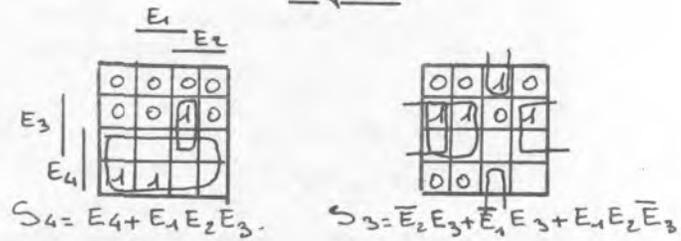
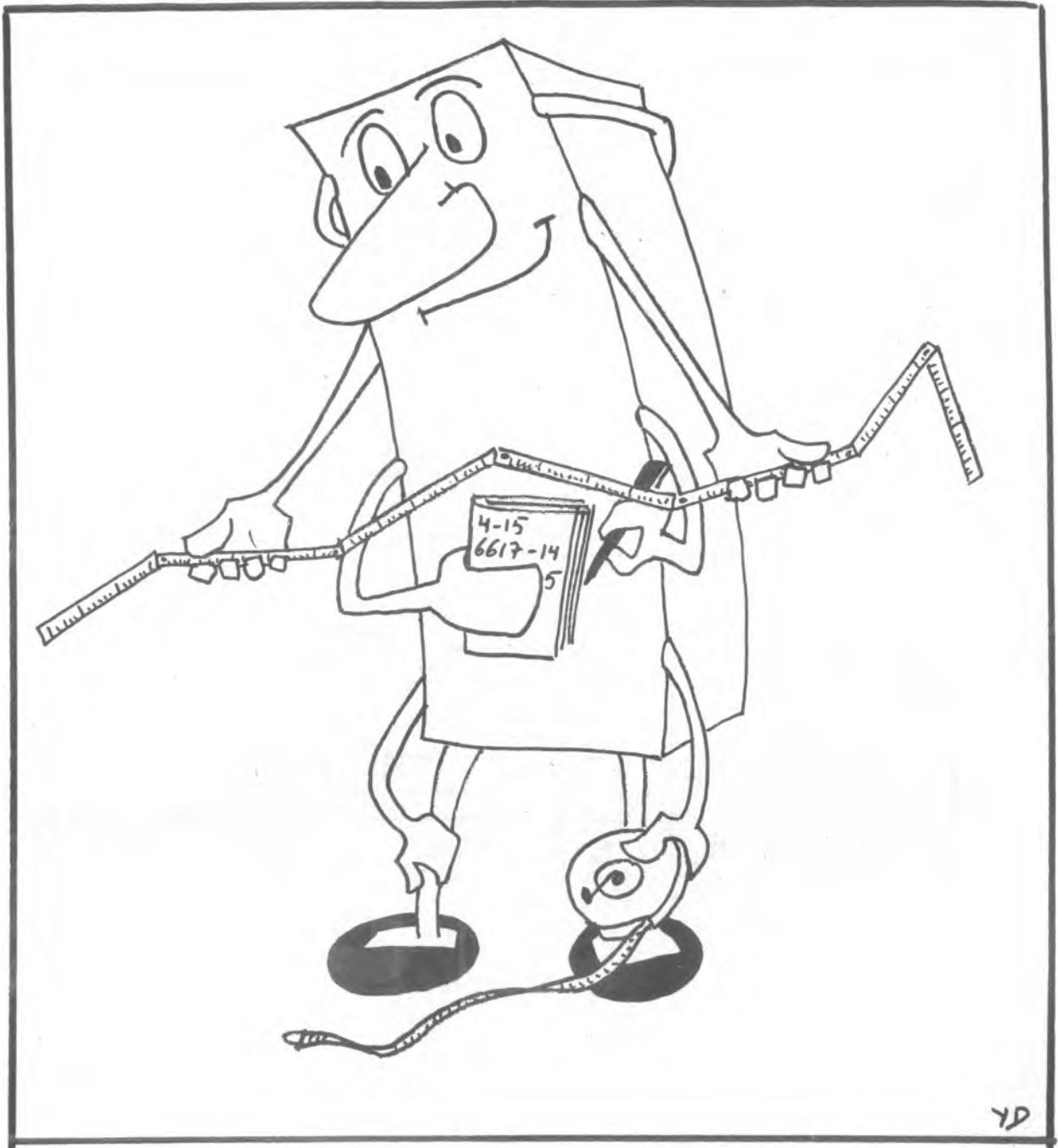


Fig. 143.



YD

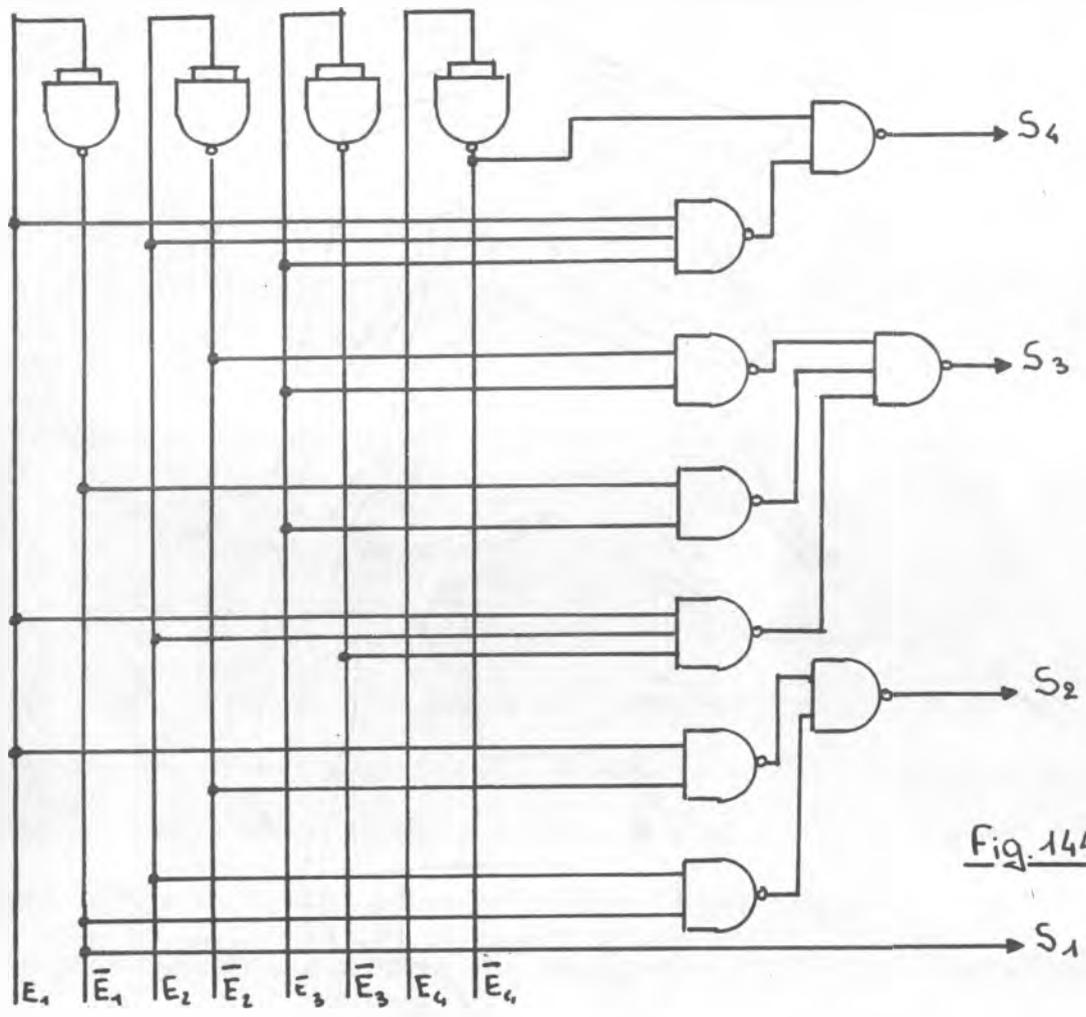


Fig. 144 Transcodeur. BCD - BCD+1.

$$c = \overline{2}$$

$$d = \overline{1 + 4 + 7}$$

$$e = 0 + 2 + 6 + 8$$

$$f = \overline{1 + 2 + 3 + 7}$$

$$g = \overline{0 + 1 + 7}$$

Le circuit logique correspondant est celui de la figure 141.

II Les Transcodeurs

Ce sont des circuits permettant de passer d'un type de codage à un autre. Nous pouvons imaginer des tas de codes et de transcodeurs nous allons ici vous donner quelques exemples ainsi que la méthode de synthèse.

1) Transcodeur BCD - BCD + 1

Il nous permet de passer d'un nombre BCD 4 bits à ce même nombre augmenté d'une unité. Ainsi si nous appliquons 0000 à l'entrée nous aurons 0001 en sortie ; de même 1001 donnera 1010 : la méthode de synthèse est simple. Nous remplirons d'abord le tableau de la figure 142. Nous remplirons ensuite les 4 tables de KARNAUGH correspondant aux sorties S1 à S4 et nous les simplifierons (voir figure 143) les cases vides seront utilisées pour simplifier au maximum les fonctions.

Nous en tirons :

$$S4 = E4 + E1.E2.E3 = \overline{\overline{E4 + E1.E2.E3}} = \overline{\overline{E4}.E1.E2.E3}$$

$$S3 = \overline{E2.E3} + \overline{E1.E3} + E1.E2.\overline{E3} = (\overline{E2.E3}) . (\overline{E1.E3}) . (E1.E2.\overline{E3})$$

$$S2 = (E1.\overline{E2}) . (E2.\overline{E1})$$

$$S1 = \overline{E1}$$

Le schéma logique correspondant est celui de la figure 144.

2) Transcodeur BCD - BCD + 2

Vous pouvez à titre d'exercice faire la synthèse du décodeur BCD - BCD + 2. Il vous suffira de suivre pas à pas le raisonnement qui vient d'être fait par le transcodeur BCD - BCD + 1.

III Décodeurs

On nomme décodeur un circuit qui permet de passer d'un code quelconque au code décimal plus accessible à nos habitudes de comptage.

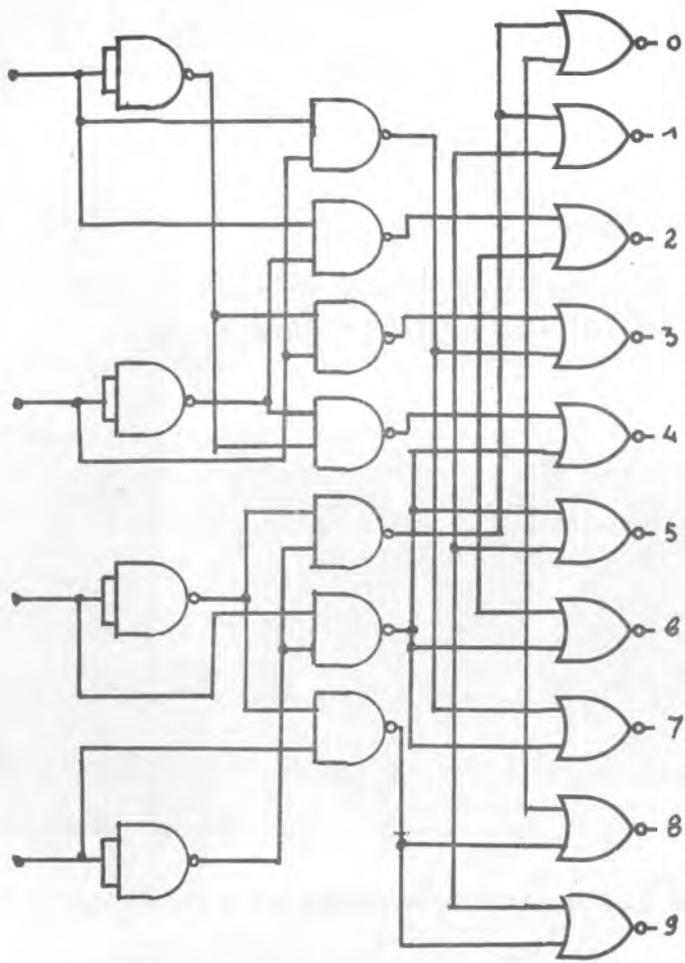


Fig. 145 decodeur BCD décimal.

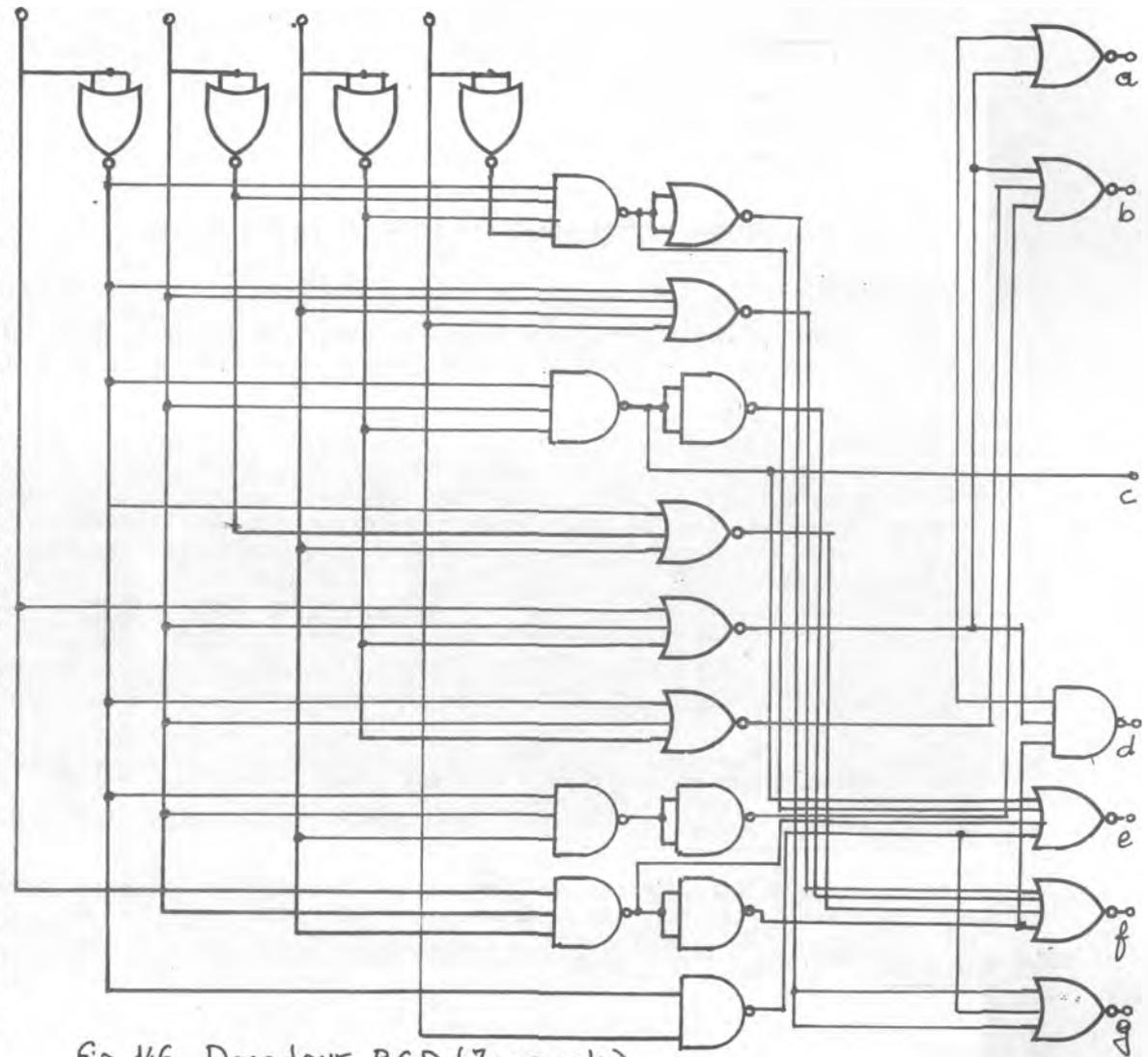


Fig. 146 Decodeur BCD (7 segments).

1) Décodeur BCD - décimal

La figure 145 donne le schéma logique d'un tel décodeur. L'application d'un chiffre de 0 à 9 codé BCD sur l'entrée met à 1 la sortie correspondante (toutes les autres restent à zéro).

Vous pouvez bien entendu calculer ce circuit à titre d'exercice.

2) Décodeur Binaire (4 bits) - décimal

Nous aurons maintenant 16 sorties puisqu'il y a seize combinaisons possibles avec 4 bits. Le schéma de ce décodeur est celui de la figure 145.

3) Décodeur BCD - 7 segments

Le calcul de ce décodeur se mène de la même manière que les précédents. Nous nous bornerons à en donner le schéma logique (figure 146).

IV Les décodeurs intégrés

Les circuits intégrés décodeurs usuels sont des décodeurs BCD - décimal (7441, 7442 en TTL ou 74 C 42 en CMOS par exemple) ou des décodeurs BCD sept segments tels que le 74 C 48 en CMOS ou le 7447 en TTL. Les autres décodeurs répondent généralement à une application particulière et seront réalisés à l'aide de portes (ou de multiplexeurs).

V Expériences

Exp. 244 à 250

Réalisez les circuits correspondant aux codeurs décodeurs et transcodeurs de ce chapitre et vérifiez leur fonctionnement.

En ce qui concerne le décodeur sept segments vous brancherez chaque sortie aux entrées correspondantes (plaque A). Vous pourrez visualiser indifféremment sur l'afficheur de droite ou de gauche en appliquant le + 12 V soit en A soit en B du connecteur.

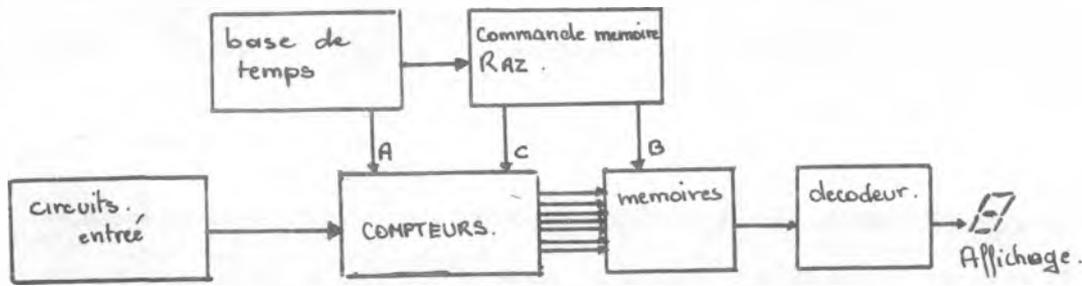


Fig. 147 schéma synoptique d'un. frequencemètre.

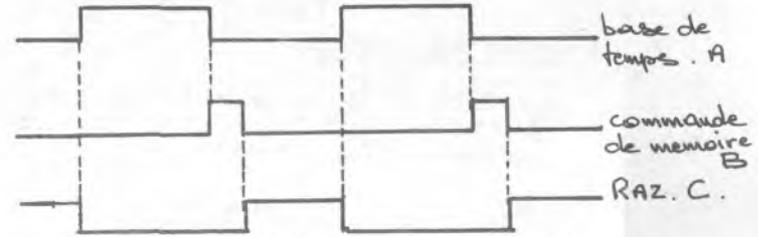


Fig. 148 diagramme temporel. de la fig 147

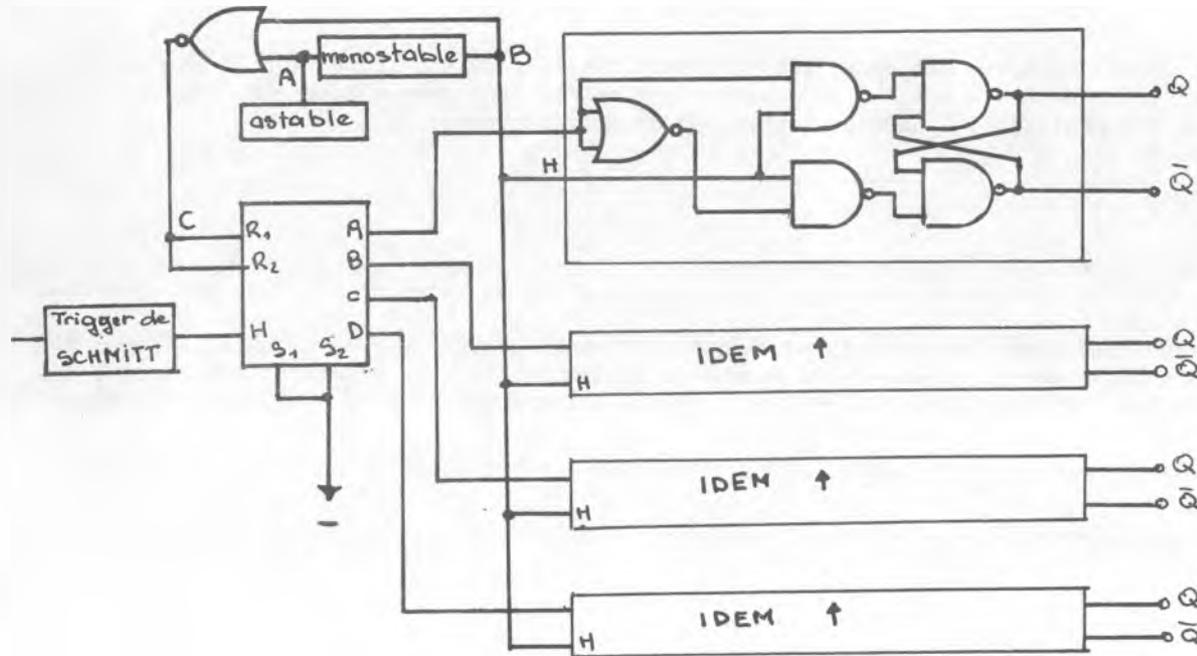


Fig. 149 frequencemètre elementaire

CHAPITRE 23 : Mesure de Fréquence

La mesure de fréquence peut se comprendre facilement si on part de la définition de la fréquence : en effet, la fréquence est égale au nombre de cycles par unité de temps. Avec les circuits intégrés nous avons vu que nous pouvions compter. Nous mesurerons donc la fréquence d'un signal en comptant le nombre de périodes de ce signal par unité de temps. Pour cela, nous appliquerons le signal à compter sur un compteur et nous commanderons le comptage pendant le temps désiré.

Ce compteur sera remis à zéro et le comptage effectué périodiquement.

Le schéma synoptique d'un fréquencemètre est celui de la figure 147. Nous y voyons un circuit d'entrée qui permet de passer d'un signal de forme quelconque à un signal logique : ce sera un trigger de SCHMITT. La base de temps permet de déterminer le temps de comptage. Elle commande les compteurs ainsi que les circuits de remise à zéro. Le résultat du comptage est mis en mémoire, décodé et affiché. Les signaux à réaliser sont ceux de la figure 148. Pendant que la base de temps donne un niveau haut en A, le comptage est effectué. Ensuite, le contenu du compteur est mis en mémoire pendant l'impulsion positive de B. Le compteur est remis à zéro par C et le cycle recommence.

I Premier Fréquencemètre

Le circuit de la figure 149 constitue un fréquencemètre élémentaire. La base de temps est constituée d'un astable tel que celui de la figure 150 de manière à pouvoir régler la fréquence et la symétrie des signaux.

Exp. 251

Branchez la sortie de l'astable provisoirement sur un témoin logique.

Réglez l'astable de manière à obtenir 1 clignotement toutes les 2 secondes (pour plus de précision vous pouvez compter trente clignotements par minute). Réglez le rapport cyclique pour avoir des durées de 1 seconde à l'état haut et à l'état bas. Le monostable sera celui de la figure 65 avec $R = 100\text{ K}$ et $C = 1\text{ nF}$.

Connectez un témoin logique sur chaque sortie Q et branchez sur l'entrée E un générateur de 1 à 10 Hz. Vous devez lire en binaire la fréquence du générateur branché en entrée.

Exp. 252

Vous pouvez modifier la fréquence de l'astable en changeant le condensateur. Le circuit pourra alors vous indiquer d'autres gammes de fréquence. Choisissez C 10 fois, 100 fois, 1000 fois plus petit. Vous pourriez mettre un commutateur pour changer les gammes qui deviendront, alors que vous aviez de 1 à 10 Hz pour la première, de 10 à 100, de 100 à 1000 etc... Si vous voulez dépasser 1000 Hz il faudra réduire la constante de temps du monostable en diminuant soit le condensateur, soit la résistance de monostable.

Exp. 253

Avec la gamme 10 à 100 Hz vous pouvez mesurer la fréquence du secteur. Réalisez le montage de la figure 151 en faisant très attention car vous travaillerez sur le secteur. Connectez le à l'entrée du fréquencemètre. La fréquence du secteur étant exactement de 50 Hz vous pourrez régler l'astable pour obtenir l'affichage 5 et étalonner ainsi l'appareil.

Ce premier appareil est rudimentaire et peu précis, nous ferons mieux. Cependant le principe sera toujours respecté. Nous comptons donc sur ce montage pour que vous expérimentiez le principe des fréquencemètres à comptage en général.

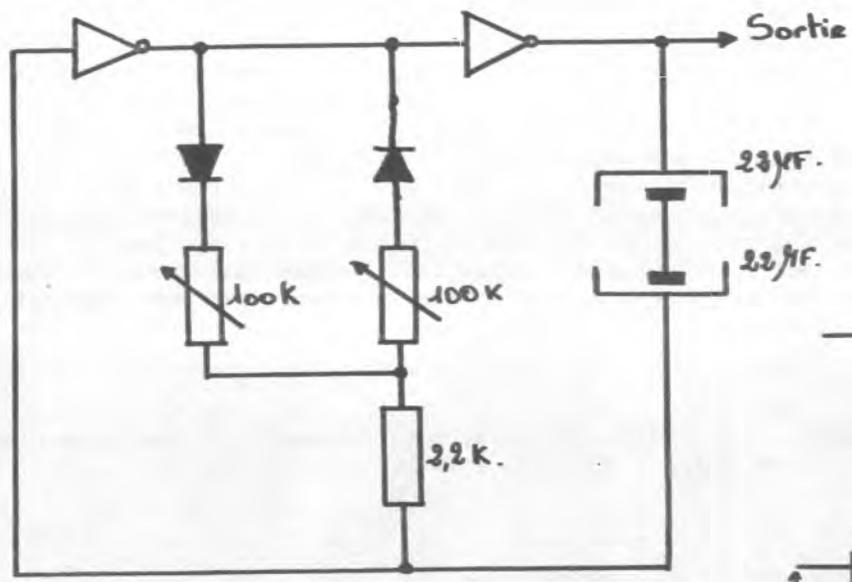


Fig. 150 Astable à fréquence et rapport cyclique variable.

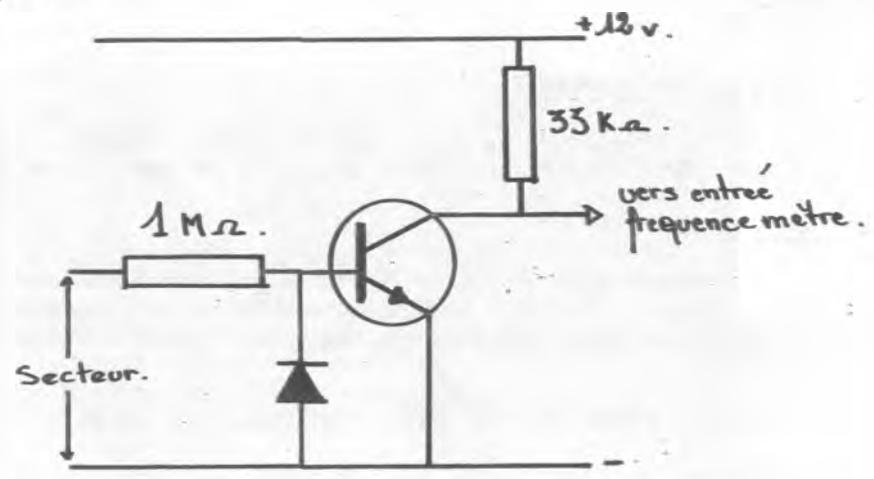


Fig. 151.

Exp. 257

Reliez les circuits (figures 152 et 153) comme indiqué. Faites attention aux niveaux pour la remise à zéro et pour les entrées auxiliaires de chaque compteur.

Vous avez réalisé un fréquencemètre 200 points. Pour vous en convaincre connectez l'entrée à un générateur dont vous ferez varier la fréquence.

Exp. 258

Pour un étalonnage plus précis branchez l'entrée sur le secteur avec le montage de la figure 151. Réglez R1 pour afficher exactement 50. Vous pouvez adjoindre des gammes supplémentaires en réduisant la constante de temps de l'astable.

Pour une durée de 0,1 seconde sur A nous avons la gamme 00 à 2000 Hz. Le réglage se fera en affichant la fréquence du secteur (affichage 5) par l'intermédiaire du même montage que précédemment.

Exp. 254

Connectez à la sorties des mémoires un décodeur BCD - 7 segments. Vous pourrez afficher directement la fréquence sur un afficheur 7 segments de la plaque A.

II Fréquencemètre 200 points

Avec les éléments disponibles du KIT nous pouvons réaliser un fréquencemètre 200 points à affichage 7 segments. Pour cela nous devons nous passer de mémoires en sortie des compteurs. Nous emploierons la technique du multiplexage pour n'utiliser qu'un seul décodeur BCD - 7 segments. La figure 152 donne le schéma de la partie comptage et affichage de ce fréquencemètre. Le premier compteur est réalisé à l'aide de Bascules. Le deuxième est un compteur intégré. Pour une meilleure clarté du schéma nous n'avons pas indiqué les entrées S et les autres liaisons auxiliaires utilisées pour obtenir le fonctionnement correct des compteurs. Vous vous reporterez aux chapitres correspondants pour réaliser le cablage.

Lorsque la sortie de l'astable est au niveau 0 c'est la sortie du 1^o compteur qui est décodée, le point A est au niveau haut et nous affichons la sortie du 1^o compteur sur l'afficheur A. Lorsque l'astable est à 1 c'est la sortie du 2^o compteur qui est affichée sur l'afficheur B. Le premier compteur indique les unités, le deuxième les dizaines. Lorsque le 2^o compteur passe de 9 à zéro sa sortie D passe de 1 à 0. Ce signal est différencié par $R = 1 K$ et $C = 1 nF$ et appliqué à une bascule bistable constitué de 2 NAND. La sortie sera reliée à la fois aux 4 témoins logiques pour indiquer le chiffre 1 et ainsi permettre le comptage jusqu'à 199.

Nous avons donc réalisé un système de comptage et affichage 200 points (de 000 à 199). Nous allons l'utiliser pour réaliser un fréquencemètre 200 points. Etant donné que nous ne disposons pas de mémoire en sortie des compteurs, le fonctionnement sera légèrement différent du fréquencemètre précédent (voir figure 153).

L'astable constitué des inverseurs 1 et 2 donne une fréquence de 0,5 Hz. Pendant la durée du niveau bas de l'astable (1 seconde) les impulsions d'entrée mises en forme par le trigger de SCHMITT sont transmises aux compteurs qui les comptent. Lorsque le point A passe à 1 il déclenche un monostable pendant 0,8 à 0,9 secondes (point B). Le NAND N° 1 effectue l'opération $R = A.B$ c'est ce signal (ou son inverse suivant le type de compteur) qui sera appliqué sur l'entrée R pour remettre les compteurs à zéro. Nous observerons donc sur les afficheurs la succession suivante :

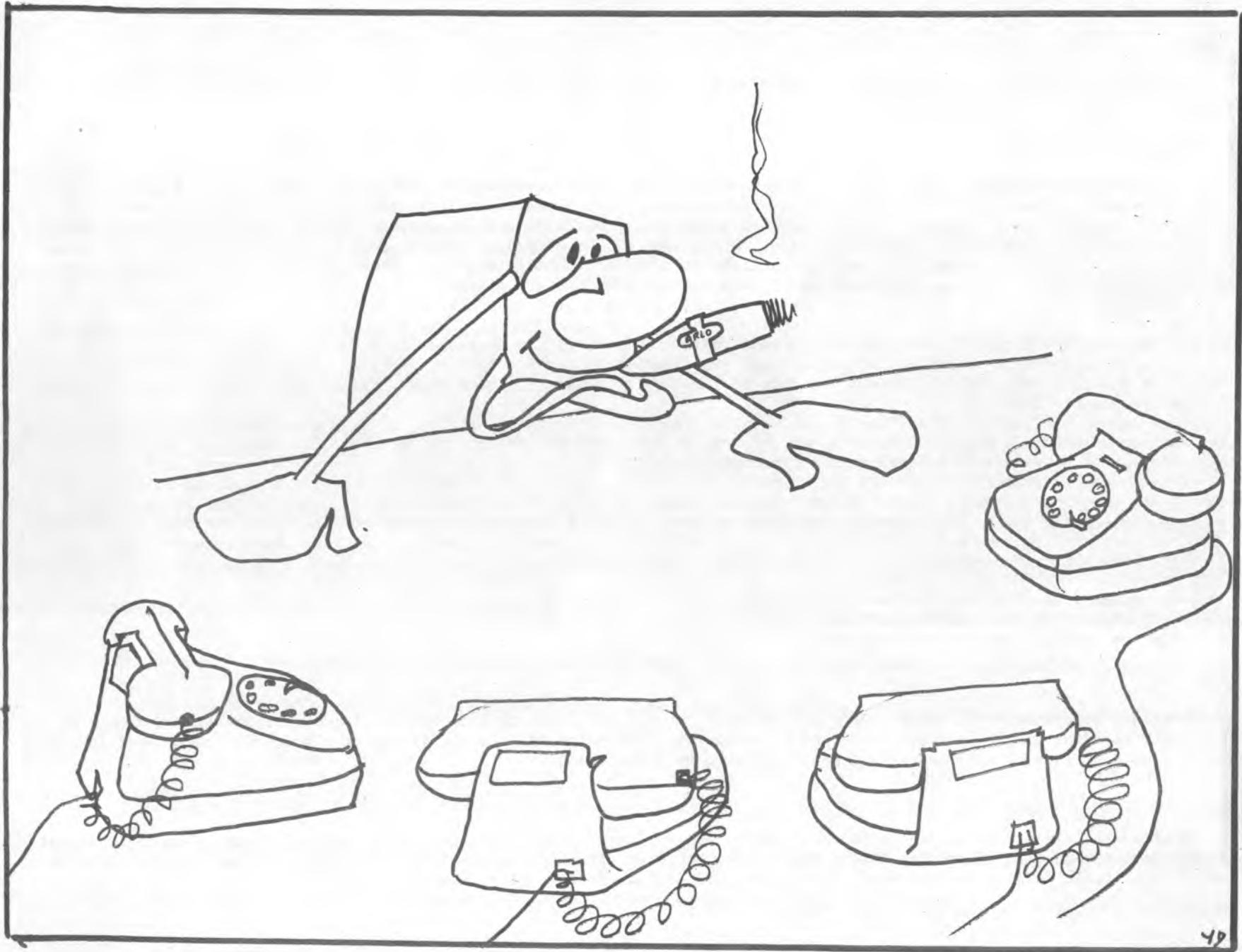
- comptage : les chiffres défilent pendant 1 seconde
- affichage : le résultat du comptage est affiché pendant 0,8 à 0,9 secondes.
- le compteur est remis à zéro pendant 0,2 à 0,1 seconde.

Exp. 255

Réalisez le compteur afficheur 200 points. Pour le cablage des compteurs, il sera utile de se rapporter au chapitre correspondant. Vérifiez que le système fonctionne normalement. L'affichage ne doit pas clignoter : pour cela choisissez les composants R et C de façon à avoir une fréquence supérieure ou égale à 100 Hz.

Exp. 256

Réalisez le circuit de la figure 153 b. La résistance R1 sera ajustable et réglée de façon à ce que la durée de l'état 0 en A soit de 1 seconde. La résistance R2 est réglée pour avoir un affichage le plus long possible (environ 0,8 à 0,9 secondes). La durée du monostable ne devra en aucun cas être supérieure à la durée de l'état 1 sur A.



Chapitre 24 : Nombres et circuits de calcul

Nous avons vu que nous pouvions représenter des nombres en code Binaire. Ce sont ces nombres binaires qui seront utilisés dans une machine à calculer électronique ou un ordinateur. Nous allons étudier dans ce chapitre une représentation machine des nombres binaires ainsi que les circuits de calculs de base permettant de réaliser des opérations élémentaires sur les nombres.

I Rappels sur les nombres binaires

a) Numération binaire

Nous avons déjà vu qu'un nombre binaire est constitué des chiffres 0 ou 1 et que sa traduction en nombre décimal peut se faire comme suit :

$$A = a_n a_{n-1} \dots a_2 a_1 a_0 = a_n \times 2^n + a_{n-1} \times 2^{n-1} + \dots + a_2 \times 2^2 + a_1 \times 2^1 + a_0 \times 2^0.$$

b) Complément d'un nombre

Le complément d'un nombre A est noté C (A). C'est le nombre obtenu en remplaçant chaque a_i de A par $1 - a_i$. Prenons par exemple A = 101101. Alors le complément de A sera C (A) = 010010. Il suffit de remplacer les 1 par des 0 et inversement.

Propriété : Si le nombre A possède n chiffres, alors
 $A + C (A) = 2^n + 1 - 1$

c) Complément à 2

Le complément à 2 d'un nombre A est noté $C_2 (A)$. C'est le nombre obtenu en ajoutant 1 au complément de A, C (A).

$$C_2 (A) = C (A) + 1$$

Propriété : Si A possède n chiffres binaires alors :

$$A + C_2 (A) = 2^n + 1$$

Prenons un exemple :

Nous allons calculer le complément à 2 du nombre

$$A = 001100$$

Nous commencerons par calculer le complément de A

$$C (A) = 110011$$

$$\text{ensuite } C_2 (A) = C (A) + 1 = 110011 + 1$$

Nous allons poser l'addition comme nous le ferons en décimal mais en nous souvenant que nous sommes en binaire. De ce fait nous aurons à poser une retenue dès que le résultat sera supérieur ou égal à 2;

$$\begin{array}{r} C (A) \quad \longrightarrow \quad 110011 \\ + 1 \quad \longrightarrow \quad +00001 \\ \hline = C_2 (A) \quad \quad \quad = 110100 \end{array}$$

Nous obtenons donc $C_2 (A) = 110100$

	Signe	2^4 = 16	2^3 = 8	2^2 = 4	2^1 = 2	2^0 = 1
+20	0	1	0	1	0	0
-20	1	0	1	1	0	0
+12	0	0	1	1	0	0
-12	1	1	0	1	0	0
+23	0	1	0	1	1	1
-23	1	0	1	0	0	1

Fig. 154. Representation machine virgule fixe.

c \ a	0	1
b \ 0	0	1
b \ 1	1	0

c \ a	0	1
b \ 0	0	0
b \ 1	1	1

Fig. 155 tables de verité d'un demi additionneur.

a_n \ b_n	00	01	11	10
r_{n-1} \ 0	0	1	0	1
r_{n-1} \ 1	1	0	1	0

C_n .

a_n \ b_n	00	01	11	10
r_{n-1} \ 0	0	0	1	0
r_{n-1} \ 1	1	1	1	1

r_n .

Fig. 157 tables de KARNAUGH d'un additionneur.

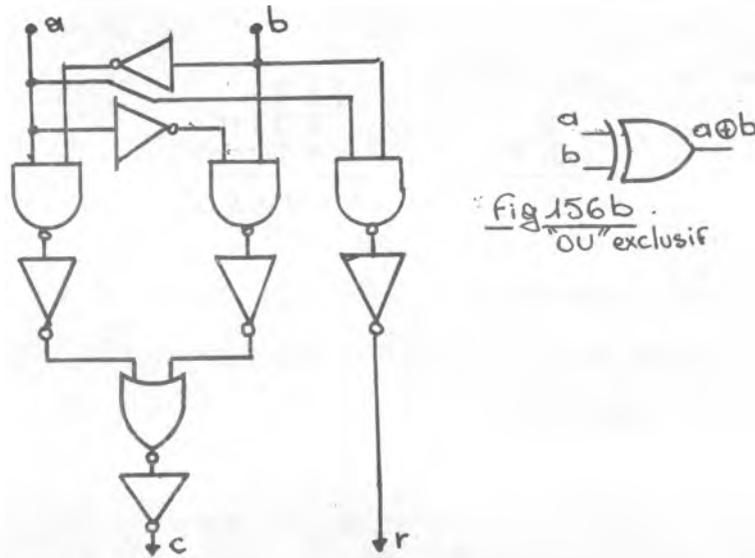


Fig. 156b : "OU" exclusif

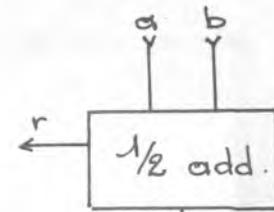


Fig. 156c : demi-additionneur.

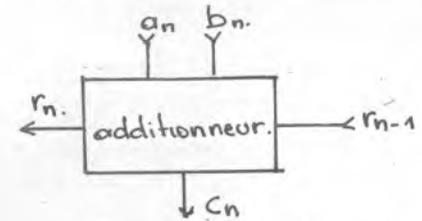


Fig. 158 : additionneur.

Fig. 156a. Schema logique d'un additionneur.

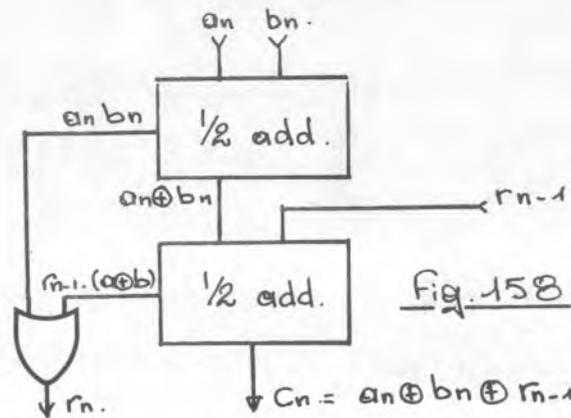


Fig. 158 realisation d'un additionneur.

b) Lecture d'un nombre et génération

Pour lire un nombre positif on lit d'abord son signe (le bit de signe est égal à 0). On lit ensuite directement sa valeur absolue dans la partie valeur.

Exemple :

$$\begin{array}{r|l} 0 & 1001 \\ + & 9 \end{array}$$

Pour lire un montage négatif on lit d'abord son signe (le bit de signe est égal à 1). On fait ensuite le complément à 2 et on lit la valeur de ce nombre:

$$1:001 \rightarrow 0:110 \rightarrow 0:111 \rightarrow +7$$

Le nombre initial était -7.

2) Circuits de calcul

Les circuits de calculs sont la matérialisation du processus manuel classique.

a) Demi-additionneur

Au cours d'une addition de deux nombres binaires l'opération élémentaire consiste à ajouter deux bits a et b entre eux. Le résultat est un troisième bit c et éventuellement une retenue r.

Nous allons calculer les éléments d'un circuit effectuant cette opération : c'est un demi-additionneur.

La figure 155 donne les tables de Karnaugh des résultats C et r à obtenir en fonction de la valeur de a et b à additionner.

Nous voyons que $C = a\bar{b} + a\bar{b}$. C'est un OU EXCLUSIF que nous avons déjà rencontré. Il se note $C = a \oplus b$.

D'autre part la retenue se traduit par $r = a.b$.

La figure 156 a donne la traduction en circuit logique de la fonction demi-additionneur. La figure 156 b est la représentation traditionnelle du OU EXCLUSIF et la figure 156 c la représentation traditionnelle du demi-additionneur.

b) Additionneur

Lorsque l'on effectue l'addition de deux nombres et non pas de deux chiffres binaires, il faut aussi additionner la retenue précédente. Un additionneur complet devra donc effectuer l'addition de trois chiffres binaires a_n , b_n , et r_{n-1} étant la retenue provenant de l'addition $a_{n-1} + b_{n-1} + r_{n-1}$.

Nous allons donc faire la synthèse d'un tel additionneur par ses tables de KARNAUGH représentées à la figure 157.

Nous en tirons les expressions logiques des sorties :

$$C_n = a_n \oplus b_n \oplus r_{n-1}$$

$$r_n = a_n b_n + a_n r_{n-1} + b_n r_{n-1} = a_n b_n + r_{n-1} (a_n + b_n) = a_n b_n + r_{n-1} (a_n \oplus b_n)$$

On peut donc réaliser un additionneur complet à l'aide de deux demi-additionneurs comme le montre la figure 158.

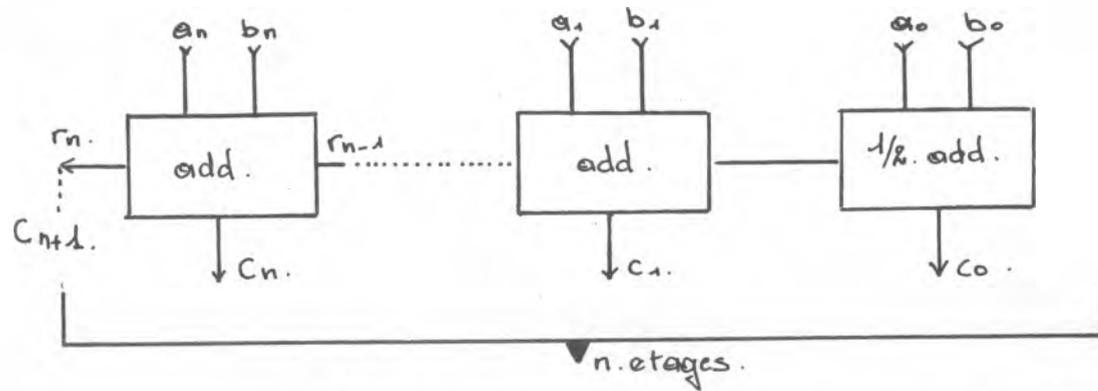


Fig. 160; addition de $A = a_n \dots a_1 a_0$ et $B = b_n \dots b_1 b_0$.

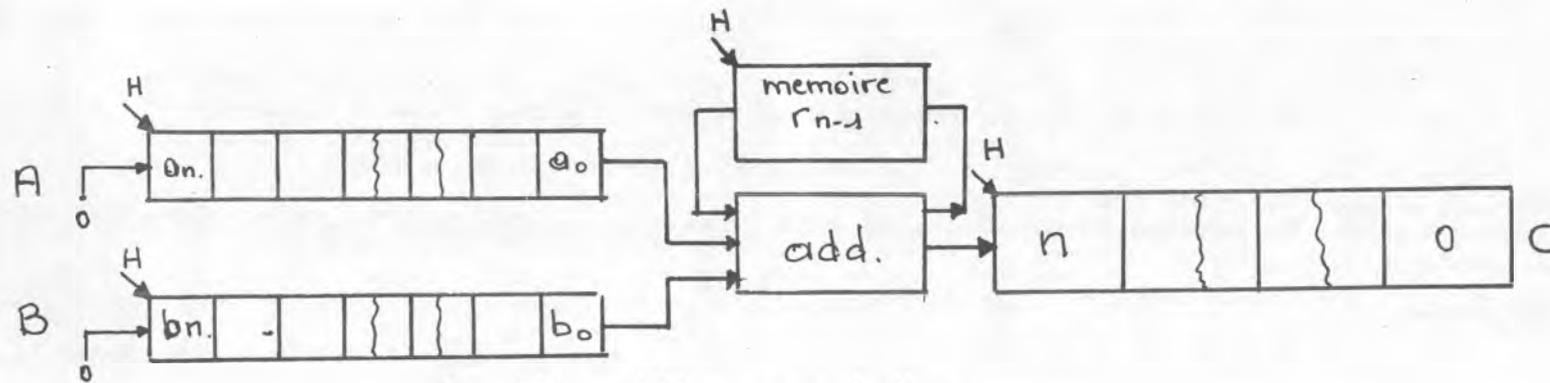


Fig. 161; addition sequentielle.

c) Addition de 2 nombres binaires

Nous avons vu les éléments de base permettant de faire l'addition de deux nombres binaires. Si l'on veut ajouter les nombres binaires $A = a_n \dots a_1 a_0$ et $B = b_n \dots b_1 b_0$ il suffit de réaliser le circuit de la figure 160. Il effectue les mêmes opérations que celles que nous faisons quand nous additionnons A et B à la main.

d) Cas de dépassement

Ces circuits sont encore valables pour les nombres en représentation virgule fixe à condition de déterminer les dépassement de capacité. Si $C = A + B$, C doit avoir le même nombre de chiffres significatifs.

- Sur les nombres positifs :

Exemple :

$$\begin{array}{r} 0;1001 \quad (+9) \\ + 0;0111 \quad (+7) \\ \hline 1\ 0000 \quad (+16 \text{ en binaire pur mais nombre négatif en représentation virgule fixe}). \end{array}$$

Test de dépassement : On vérifie que la somme de deux nombres positifs est positive.

- Sur les nombres négatifs :

Exemple :

$$\begin{array}{r} 0\ 1001 \longrightarrow 1\ 0110 \longrightarrow 1;0111 \quad (-9) \\ 0\ 0111 \longrightarrow 1\ 1000 \longrightarrow \underline{1;1001} \quad (-7) \\ \hline 11;0000 \end{array}$$

Test de dépassement : Il faut vérifier que le bit $n + 1$ est différent de 1.
Sur certaines machines le test de dépassement arrête les calculs, sur d'autres il n'est pas signalé.

e) Addition séquentielle

Nous venons de voir un moyen de réaliser l'addition de deux nombres binaires. Il utilise des circuits combinatoires c'est-à-dire des circuits dont la sortie varie simultanément avec les entrées. Dès l'application des nombres A et B à l'entrée de notre additionneur nous obtenons le résultat $A + B$ en sortie. C'est un circuit très rapide.

En fait les ordinateurs ou les calculatrices électroniques stockent les nombres à traiter dans les registres, le plus souvent ce sont des registres à décalage tels que nous en avons déjà rencontré dans un précédent chapitre. Il est dans ce cas beaucoup plus intéressant de faire une addition séquentielle comme nous allons le voir ci-dessous. Examinons le circuit de la figure 161. Il comprend trois registres à décalages A, B et C. Chaque registre est représenté par une juxtaposition de cases contenant chacune un chiffre binaire. A chaque top d'horloge tous les registres décalent leur contenu d'une case vers la droite. Nous voyons aussi un additionneur et une mémoire. La mémoire, nous l'avons vu, transmet sur sa sortie à chaque top d'horloge la valeur de son entrée avant le top d'horloge.

Nous allons examiner le fonctionnement de ce circuit. Au départ, les registres sont chargés de façon à ce que le registre A contienne le nombre A, le registre B contient le nombre B, le registre C est à zéro pour tous ses étages. La mémoire est

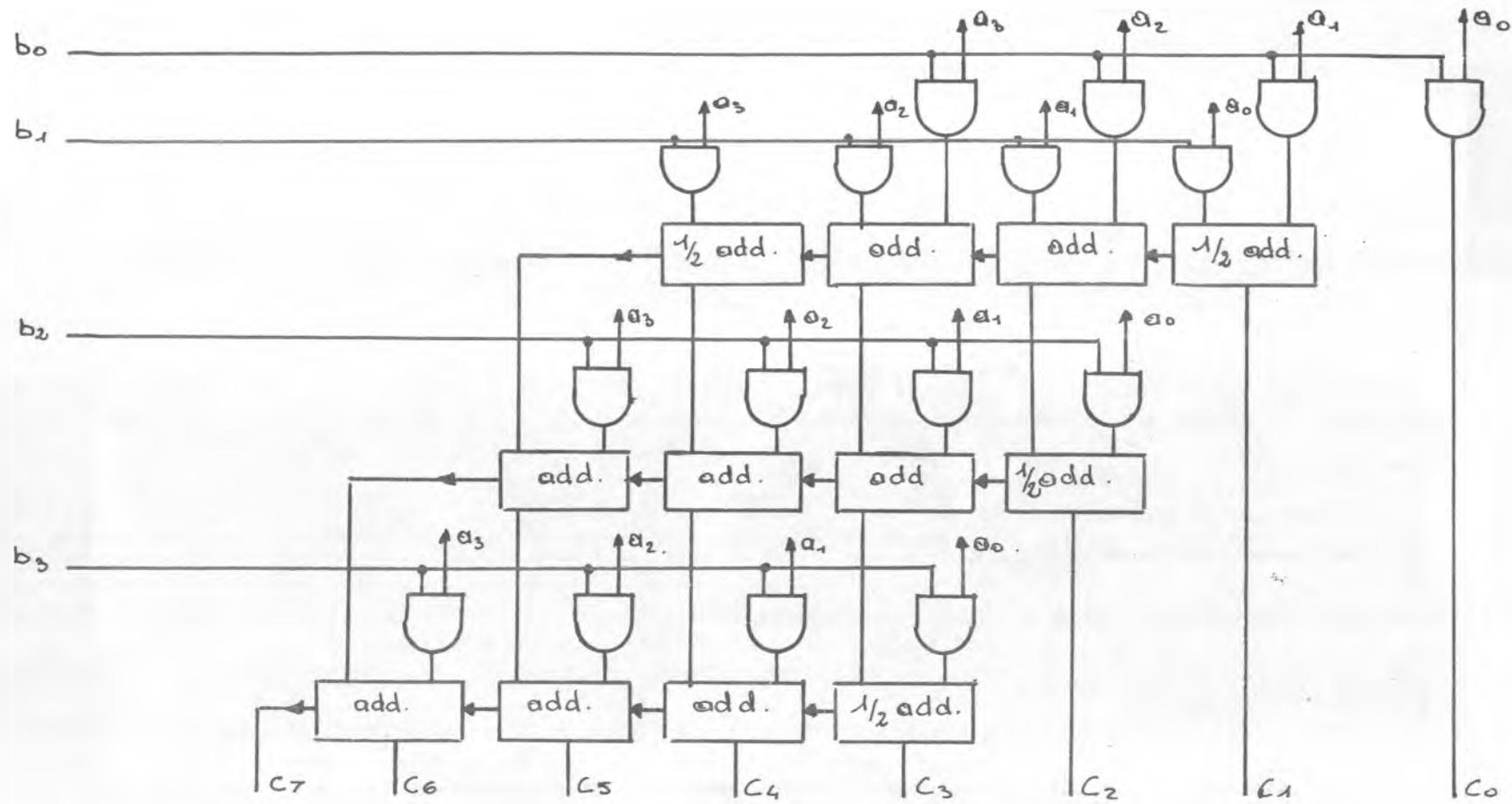
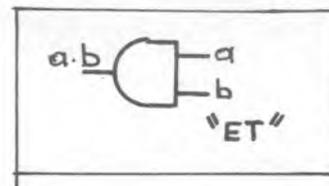


Fig. 162: Multiplication de 8 nombres à 4 bits



aussi mise à zéro. Nous avons donc à la sortie de l'additionneur le résultat de l'addition des bits a_0 et b_0 appliqué sur l'entrée série de C. La retenue C_0 est appliquée à l'entrée de la mémoire.

Envoyons un top d'horloge : tous les registres décalent d'une position vers la droite. La mémoire applique à l'entrée retenue de l'additionneur la retenue C_0 de $a_0 + b_0$. L'additionneur effectue $a_1 + b_1 + c_0$. Le résultat C_1 est appliqué à l'entrée du registre C, la retenue à l'entrée de la mémoire. Si nous envoyons un deuxième top d'horloge le fonctionnement est identique et nous aurons C_1 et C_0 dans le registre C.

Au bout de n top d'horloge, le registre C contiendra entièrement le résultat de l'addition de A et B. Les registres A et B seront mis à zéro progressivement car leur entrée série est à zéro.

A la fin de l'addition on aura :

- 0 dans A et B
- C dans C.

Nous avons bien réalisé l'addition séquentielle de deux nombres A et B.

En revoyant le fonctionnement précédent nous pouvons économiser le registre C. En effet, si nous branchons la sortie de l'additionneur non plus à l'entrée d'un troisième registre mais à l'entrée du registre B, nous aurons le résultat dans B et nous économisons un registre à décalage.

D'autre part, il peut être intéressant de conserver la valeur du nombre A pour des opérations ultérieures. Il suffit pour cela de relier la sortie du registre A à son entrée. Dans ce cas nous avons le fonctionnement suivant :

- . Au départ, A et B sont chargés par les nombres à additionner,
- . On envoie n tops d'horloge,
- . On retrouve le nombre A dans le registre A, le résultat de l'addition se trouve dans le registre B.

Dans ce circuit le résultat n'est pas obtenu immédiatement après l'application des nombres à additionner mais au bout de n tops d'horloge. Ce retard est compensé par le fait qu'on n'utilise qu'un seul additionneur.

f) Multiplication

Examinons le procédé manuel de la multiplication :

A	0110
B	$\begin{array}{r} 1010 \\ \hline 0000 \\ 0110 \\ 0000 \\ 0110 \\ \hline 011100 \end{array}$
C	0111100

En fait nous commençons par multiplier le nombre A par le bit b_0 du nombre b. Ensuite nous décalons vers la gauche d'une position puis nous multiplions A par b_1 etc... Il y a ensuite addition des résultats. Le circuit de la figure 162 réalise la multiplication de deux nombres binaires de 4 bits de manière asynchrone. Il est directement issu du schéma traditionnel de la multiplication.

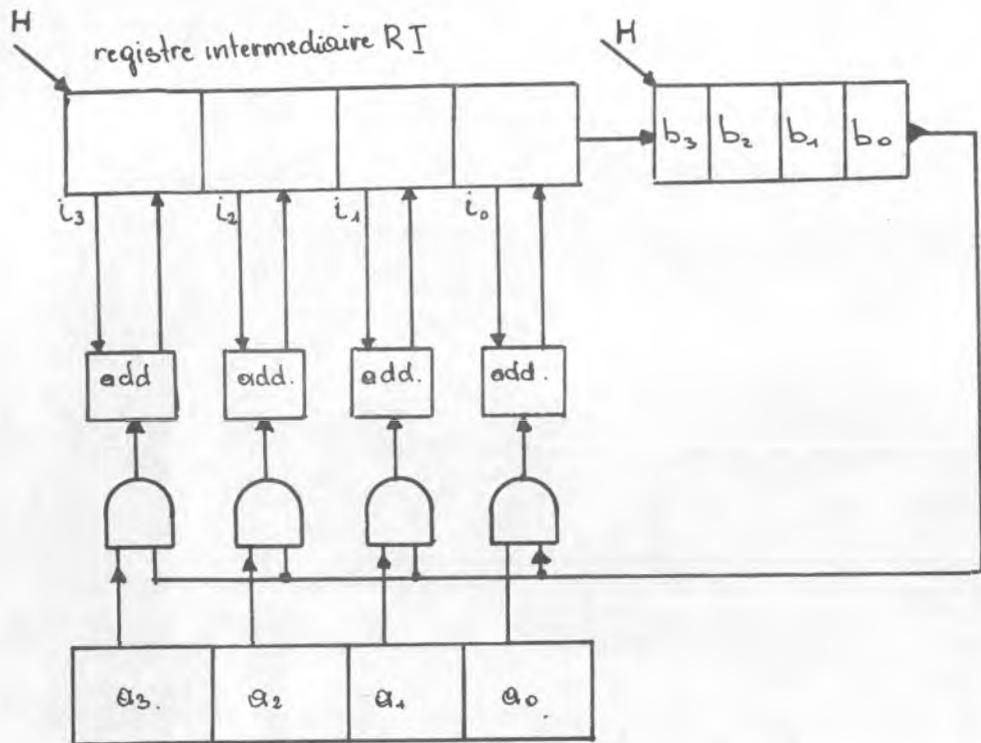


Fig 163 Multiplication . par addition . décalage .

$b \backslash a$	0	1
0	0	0
1	1	0

$a < b$.

$$(a < b) = \bar{a}b$$

$b \backslash a$	0	1
0	1	0
1	0	1

$a = b$

$$(a = b) = \bar{a}\bar{b} + ab$$

$b \backslash a$	0	1
0	0	1
1	0	0

$a > b$.

$$(a > b) = a\bar{b}$$

Fig 164 . Synthèse d'un comparateur de 2 chiffres binaires .

Ce circuit est relativement complexe puisqu'il nécessite 8 additionneurs, 4 demi-additionneurs et 16 portes ET à 2 entrées. D'une manière générale, pour n bits il faut :

- $(n - 1)^2 - 1$ additionneurs
- n demi-additionneurs
- n^2 portes ET à 2 entrées.

g) Multiplication par addition décalage

Comme nous l'avons vu pour l'addition il est possible de réduire considérablement le nombre de composants nécessaires à la multiplication en utilisant des registres à décalages.

La figure 163 représente un tel circuit. Nous y voyons 3 registres à décalage.

Au départ, le registre intermédiaire RI est à 0, les registres A et B sont chargés par les nombres $a_3 a_2 a_1 a_0$ et $b_3 b_2 b_1 b_0$ à multiplier. Suivant la valeur de b_0 la sortie des additionneurs sera la somme de $i_3 i_2 i_1 i_0 = I$ (résultat intermédiaire) soit 0000 et de $a_3 a_2 a_1 a_0$ multiplié par b_0 soit $A.b_0$.

Nous commençons par charger le registre RI à la valeur obtenue en sortie des additionneurs. Ensuite nous décalons les registres B et RI d'une position à droite. Le même fonctionnement est obtenu. Au bout de 4 décalage on obtient le résultat de la multiplication sur la totalité des registres RI et B.

Le produit sera le nombre $i_3 i_2 i_1 i_0 b_3 b_2 b_1 b_0$: nous avons donc réduit, au prix d'une perte de temps de calcul, le nombre des additionneurs de 8 à 3, des demi-additionneurs de 4 à 1, des portes de 16 à 4. Le gain n'est pas négligeable.

3) Comparaison de deux nombres binaires

a) Comparaison de deux chiffres binaires

Dans les opérations utilisées par le calcul il est parfois nécessaire de composer deux nombres entre eux, cette comparaison peut être faite par des circuits logiques. Commençons par comparer deux chiffres a et b entre eux. Il y a trois cas possibles :

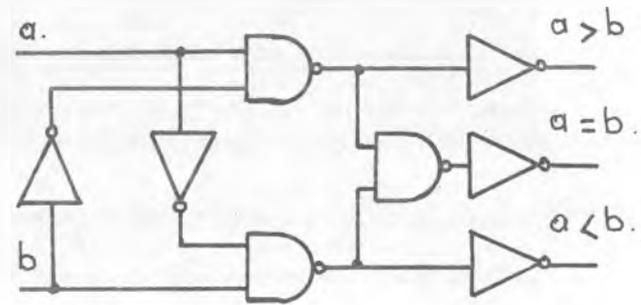
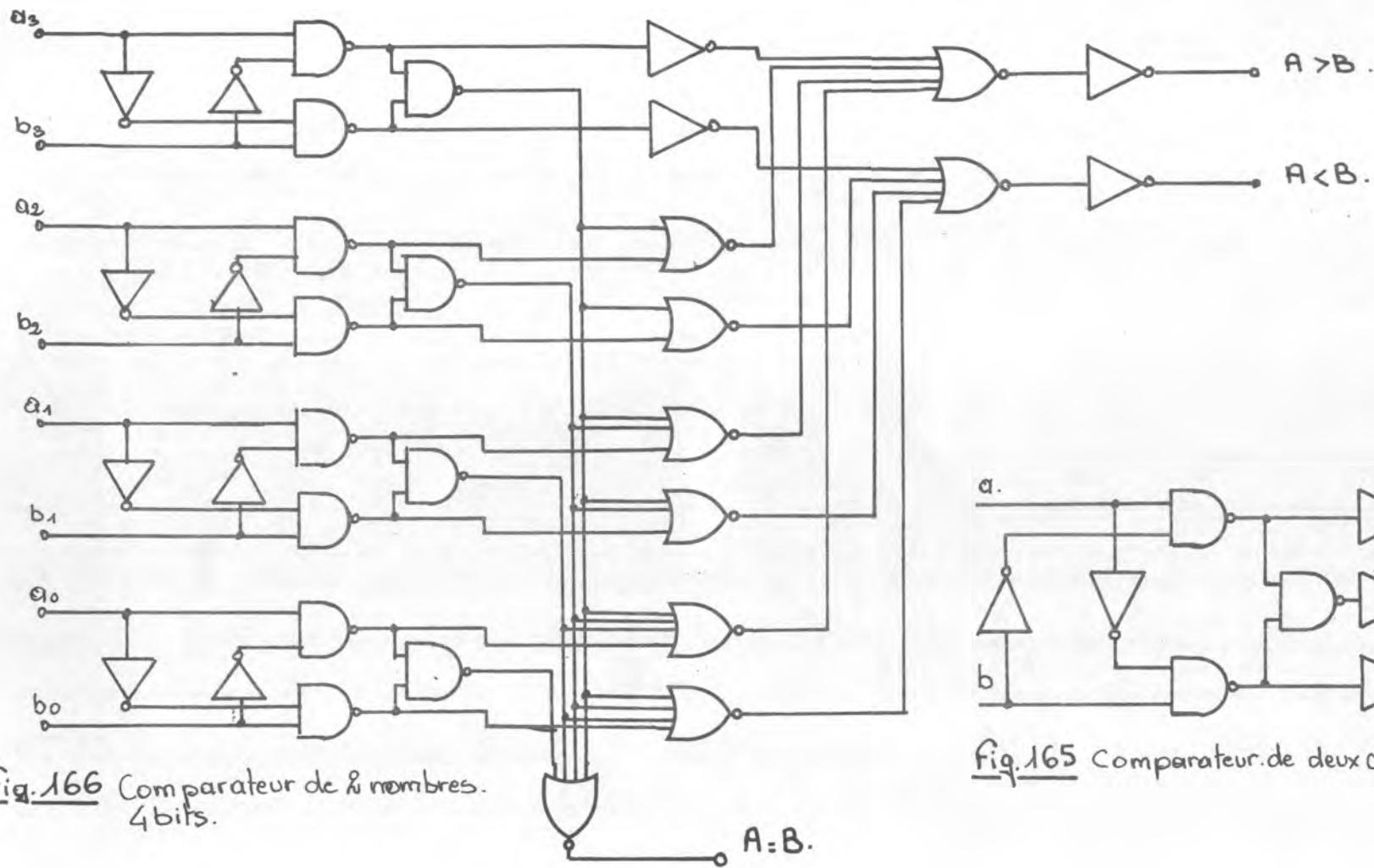
- . $a < b$ alors la sortie notée $a < b$ de notre circuit devra être égale à 1. Toutes les autres sont à zéro;
- . $a = b$ alors la sortie $a = b$ sera égale à 1;
- . $a > b$ alors la sortie $a > b$ sera égale à 1.

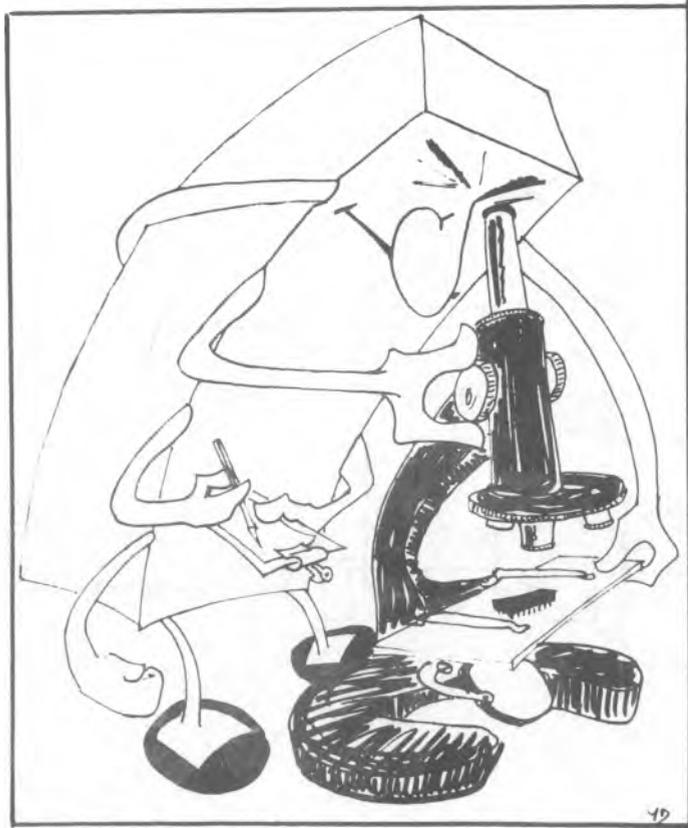
Nous allons grâce aux tables de KARNAUGH de la figure 164 faire la synthèse d'un tel circuit. Les fonctions (a < b) et (a = b) sont simples à réaliser. Par contre la fonction (a = b) mérite d'être approfondie en vue de la simplification du circuit qui lui correspond.

$(a = b) = a.b + \bar{a}.\bar{b}$. Nous pouvons ajouter $a.\bar{a}$ et $b.\bar{b}$ sans rien changer puisque ces deux expressions sont nulles.

$$\begin{aligned} (a = b) &= a.b + \bar{a}.\bar{b} + a.\bar{a} + b.\bar{b} \\ &= \underline{a}(b + \bar{a}) + \bar{b}(b + \bar{a}) = (a + \bar{b}) \cdot (b + \bar{a}) \\ &= \bar{a}.b + \bar{b}.a \end{aligned}$$

Nous voyons donc que (a = b) est vrai lorsque (a < b) et (a > b) sont faux ce qui aurait pu se déduire par le raisonnement aussi bien qu'à par le calcul.





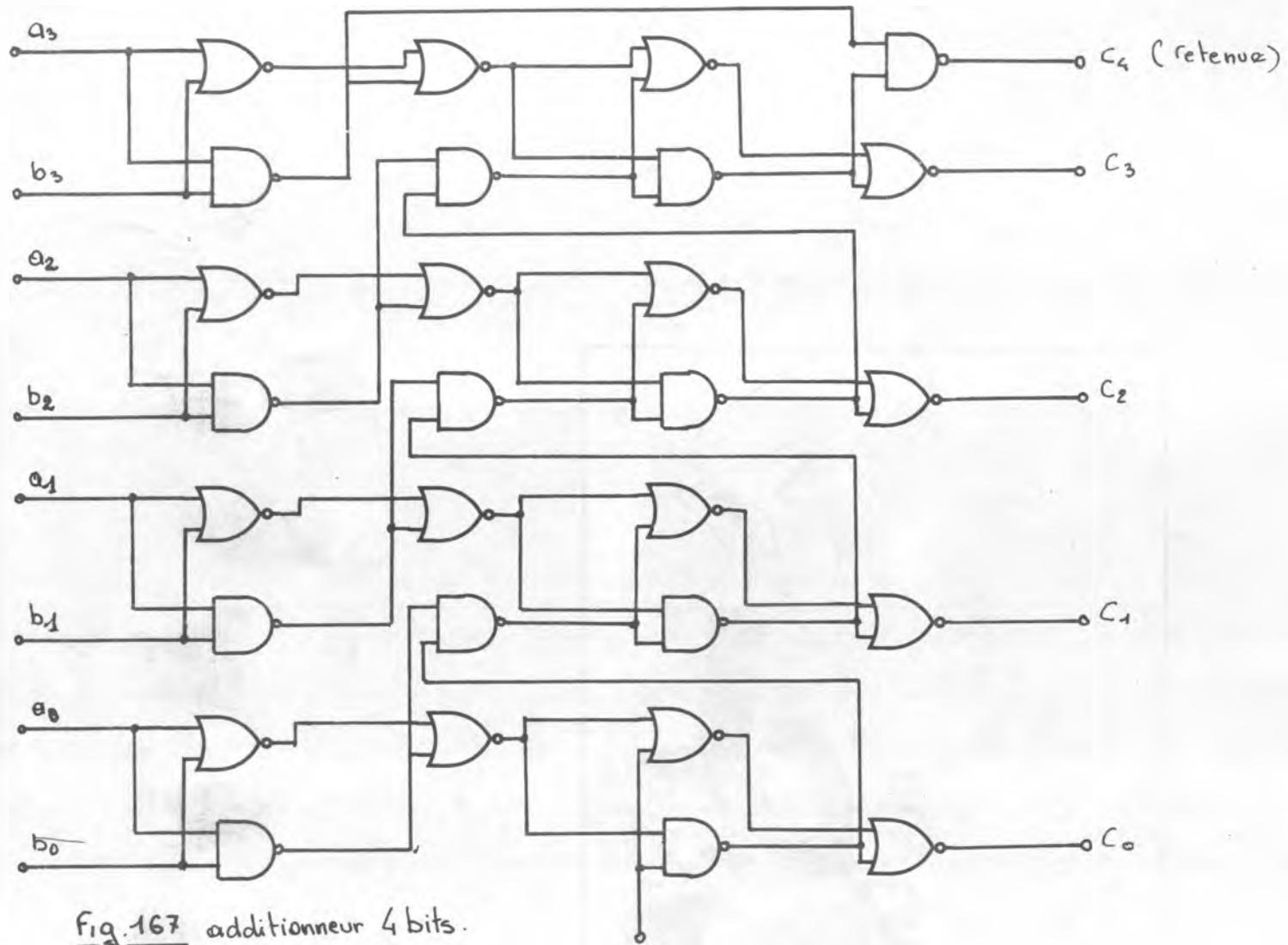


Fig. 167 additionneur 4 bits.

$$(a = b) = \overline{(a < b)} \cdot \overline{(a > b)}$$

Nous obtenons le circuit de la figure 165.

b) Comparaison de 2 nombres binaires de 4 bits

A = B : La sortie A = B sera égale à 1 si tous les chiffres composant les nombres A et B sont égaux 2 à 2.

$$\begin{aligned} (A = B) &= (a_0 = b_0) \cdot (a_1 = b_1) \cdot (a_2 = b_2) \cdot (a_3 = b_3) \\ &= \overline{(a_0 < b_0)} + \overline{(a_1 < b_1)} + \overline{(a_2 < b_2)} + \overline{(a_3 < b_3)} \end{aligned}$$

A > B : La sortie A > B sera égale à 1 dans les 4 cas suivants :

$$\begin{aligned} \cdot a_3 > b_3 \text{ mais } a_2 > b_2 : (a_3 = b_3) \cdot (a_2 > b_2) &= \overline{(a_3 < b_3)} + \overline{(a_2 < b_2)} \\ \cdot a_3 = b_3, a_2 = b_2 \text{ mais } a_1 > b_1 : (a_3 = b_3) \cdot (a_2 = b_2) \cdot (a_1 > b_1) &= \overline{(a_3 < b_3)} + \overline{(a_2 < b_2)} + \overline{(a_1 < b_1)} \\ \cdot a_3 = b_3, a_2 = b_2, a_1 = b_1 \text{ mais } a_0 > b_0 \text{ soit } &= \overline{(a_3 < b_3)} + \overline{(a_2 < b_2)} + \overline{(a_1 < b_1)} + \overline{(a_0 < b_0)} \end{aligned}$$

Il suffit de faire le OU de ces 4 cas pour obtenir la sortie A > B.

A < B : Un raisonnement analogue au précédent nous donnerait l'expression de la sortie A < B. Cela nous conduit au circuit de la figure 166 qui réalise la comparaison de 2 nombres de 4 bits.

Nous allons terminer ce chapitre par quelques expériences destinées à vérifier le bon fonctionnement des circuits que nous avons calculés.

Exp. 259 à 263;

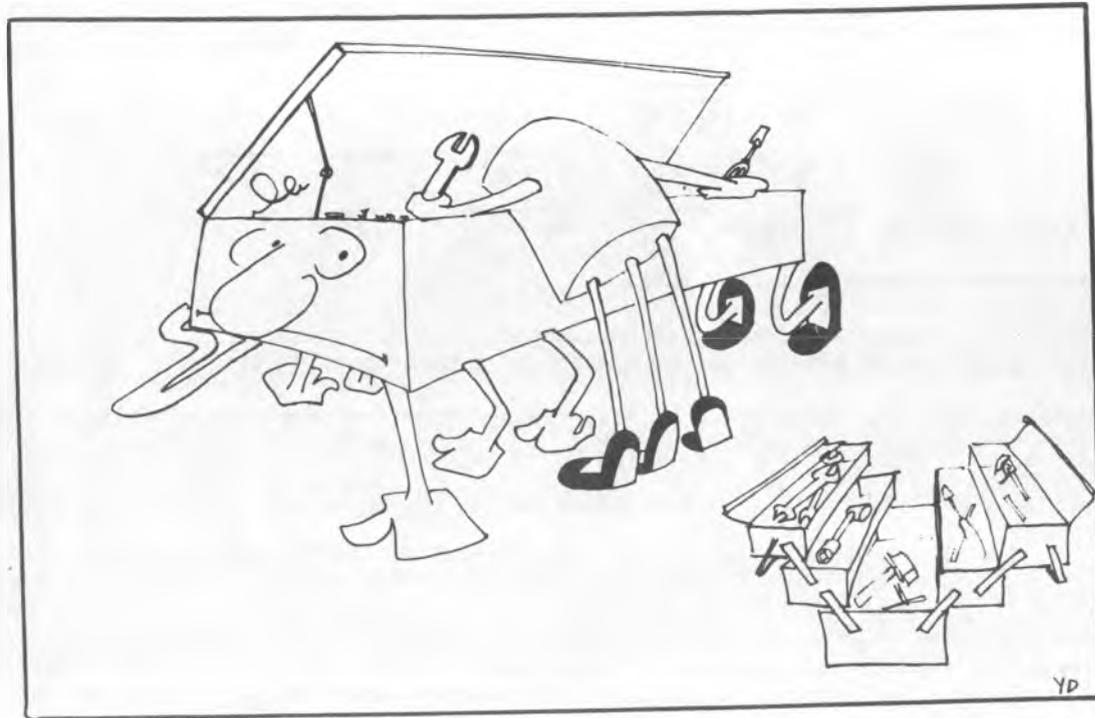
Réalisez successivement les circuits des figures 156a, 158, 165, et 166 et vérifiez leur bon fonctionnement.

Exp. 264 à 266 :

Vous pouvez reprendre les trois premières expériences ci-dessus en remplaçant les NOR par des NAND. Les montages fonctionnent encore mais il faut considérer que le 1 logique est représenté par une tension proche de la masse et le 0 par une tension égale à 12 Volts.

Exp. 267 :

Le schéma de la figure 167 représente un additionneur 4 bits. Réalisez ce circuit et vérifiez son fonctionnement.



YD

Chapitre 25: Un Voltmètre Numérique.

Ce chapitre est destiné à permettre à l'utilisateur qui ne possède que le matériel de kit à réaliser un petit voltmètre numérique à 1 digit et demi, ceci pour pouvoir effectuer les manipulations nécessaires à la deuxième partie de ce manuel. Nous verrons par la suite les différentes techniques de conversion analogique-numérique et nous pourrons réaliser un montage plus perfectionné.

Le chapitre de principe de la conversion analogique digital est celui de la figure 168. Les signaux obtenus sont reproduits à la figure 169. Le principe est de comparer une rampe linéaire de tension avec la tension à mesurer. La rampe linéaire est produite par T1 qui charge la capacité de 1 F à courant constant. La tension d'entrée est appliquée en E et polarise l'émetteur de T3 à $V_E/2$. Si la rampe est inférieure à $V_E/2 - 0,6$ Volts, T3 et T4 sont bloqués: Le point B reste donc à 0 Volt. L'astable constitué du NOR N° 2 et de l'inverseur N° 4 fonctionne et envoie au point H des impulsions rectangulaires.. Lorsque la rampe atteint $V_E/2 - 0,6$ Volts T3 et T4 sont conducteurs et le point B passe à 12 Volts. L'horloge est arrêtée. Le front montant en B est différencié par 10 K - 1nF et déclenche le monostable constitué du NOR N° 1 et de l'inverseur N° 3 : le point C passe à 12 Volts. Lorsque le point C tombe à 0 volt il déclenche un 2° monostable constitué du NOR N° 3 et de l'inverseur N° 5 : le point D passe à 12 Volts et cette tension appliquée à T2 décharge le condensateur de 1 F. Lorsque D passe à 0 Volt la rampe démarre à nouveau et le cycle recommence.

L'Horloge ne fonctionne que pendant le temps où le point B est à 0 Volt, c'est-à-dire tant que la tension aux bornes du condensateur 1 F est inférieure à $(V_E/2 - 0,6)$ Volts). Ce temps est proportionnel à la tension d'entrée ce qui fait que le nombre d'impulsions issues du point H est proportionnel à la tension d'entrée V_E .

Le montage complet est celui de la figure 170. Les impulsions issues de H (figure 168) sont comptées par le compteur intégré. La sortie du compteur est décodée et affichée sur un afficheur sept segments de la plaque A. (Reliez A ou B à 12 Volts Lorsque le compteur passe de 9 à 0 (soit de 1001 à 000) la sortie D passe de 1 à 0. Cela fait basculer une bascule RS dont la sortie est reliée aux quatre témoins logiques T1, T2, T3, T4 pour figurer le demi-digit manquant.

Expérience 268

Cablez le circuit de ce voltmètre et vérifiez le bon fonctionnement de toutes les parties du montage.

Expérience 269 Etalonnage

Reliez E à 0 Volt. Avec l'ajustable A amenez l'affichage à 0, mais le plus près possible du basculement à 1.

Reliez E à + 12 Volts et reliez l'ajustable B pour obtenir l'affichage 12 sur la plaque A. Pour cela, partez de la résistance maximale et diminuez-la progressivement.

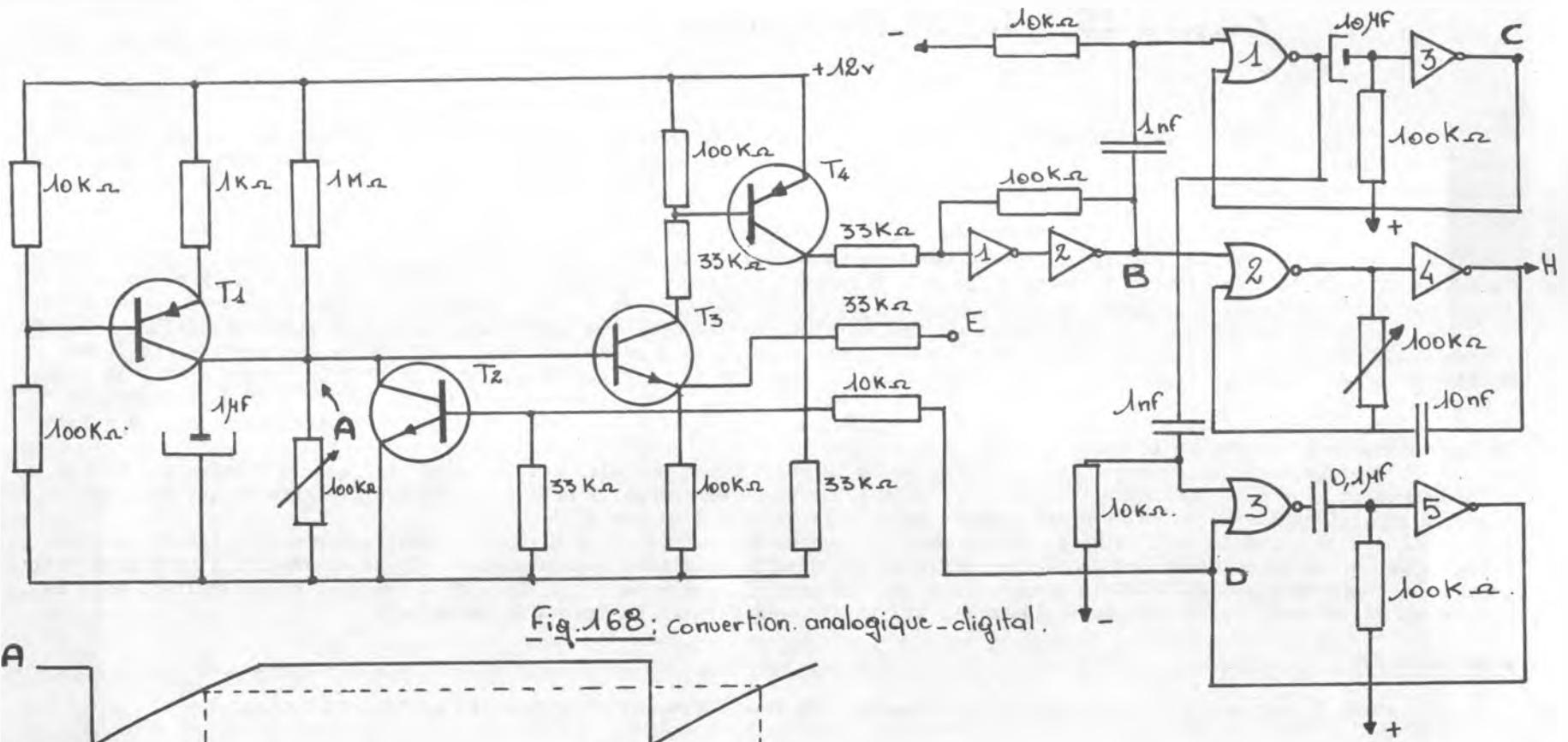


Fig. 168: conversion. analogique - digital.

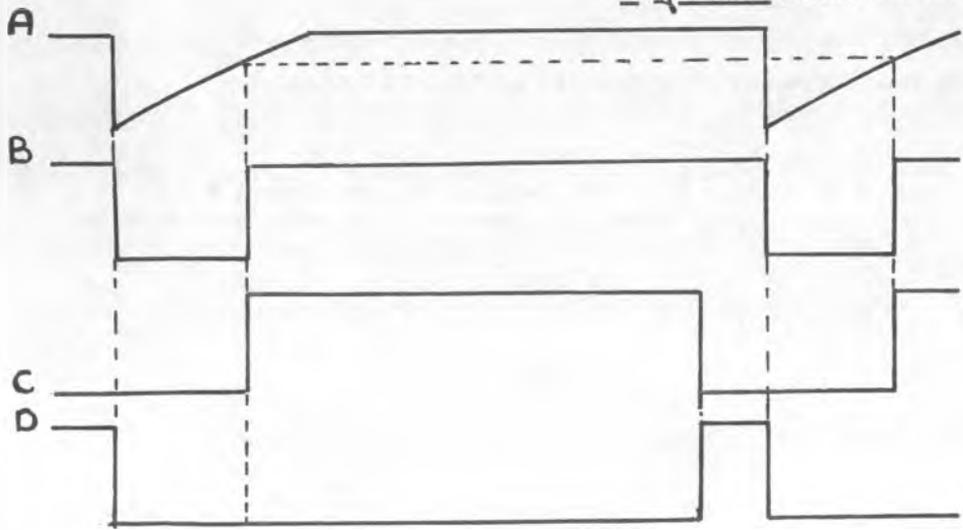
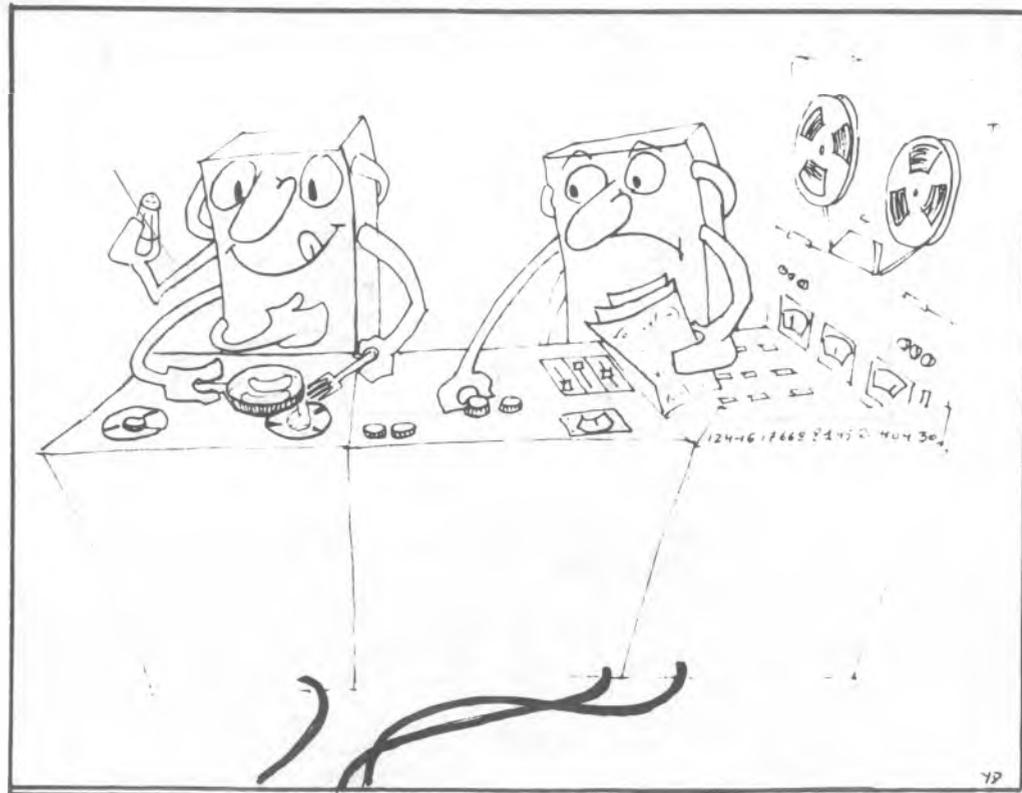


Fig. 169: Signaux produits par le montage de la figure 168



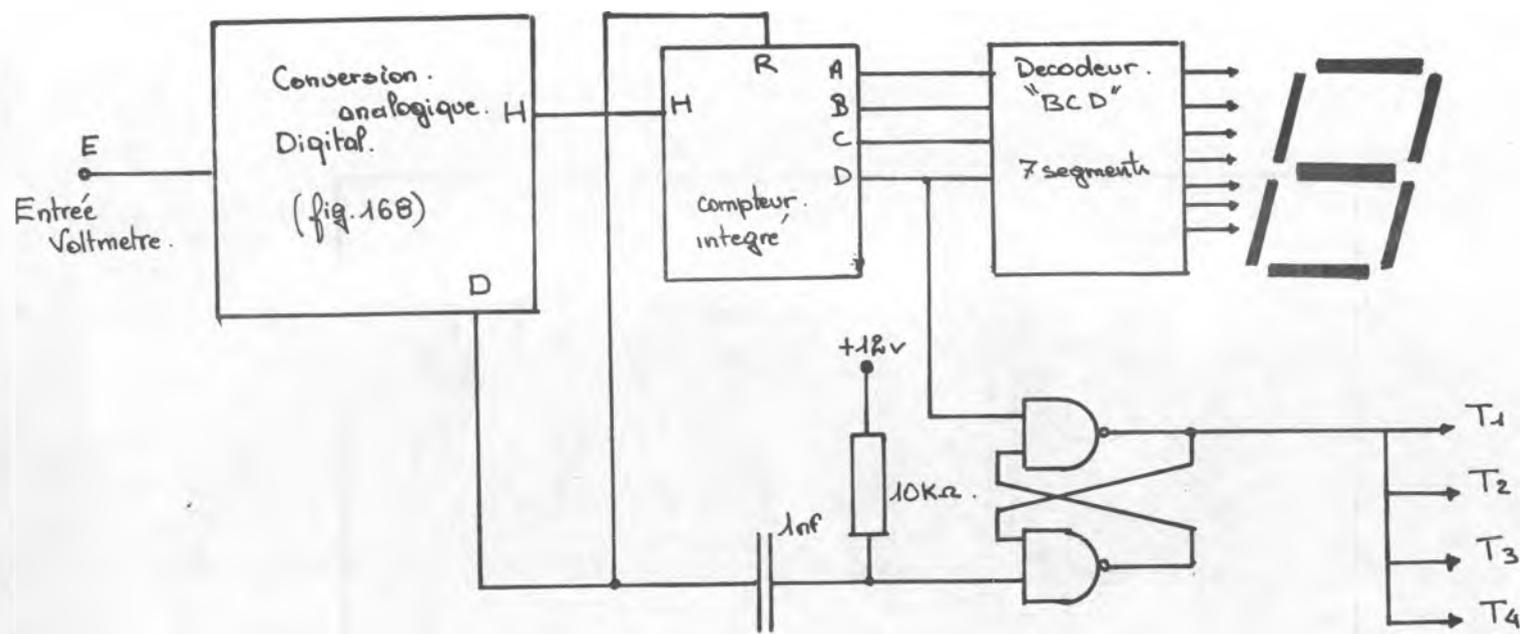


Fig. 170 Voltmetre 1 digit et demi

-Deuxieme-
PARTIE

LES
AMPLIFICATEURS
OPERATIONNELS

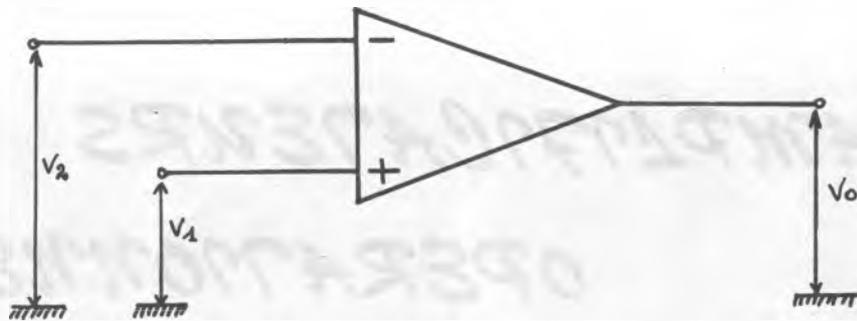


Fig. 1 Amplificateur différentiel.

Chapitre 1 : Définitions, Généralités

Les progrès des techniques d'intégration et l'élargissement des applications ont permis une large diffusion des amplificateurs opérationnels dans le domaine grand public. Ainsi, le premier amplificateur opérationnel monolithique coûtait dans les environs de 400 Francs actuels. On trouve aujourd'hui des amplificateurs opérationnels à un prix cent fois moins élevé. La connaissance et l'utilisation des amplificateurs opérationnels permet dans bien des cas une simplification importante des montages aussi nous allons nous efforcer d'exposer sans trop de calcul la théorie des Amplificateurs opérationnels et leurs applications les plus courantes.

I Définition de l'Amplificateur opérationnel

Un amplificateur opérationnel idéal serait caractérisé par les propriétés suivantes :

- un gain en tension infini (très grand en pratique)
- une impédance d'entrée infinie
- une impédance de sortie nulle
- une bande passante infinie.

Il devrait en outre rester stable même si on lui applique une très forte contre-réaction.

II Définition de l'Amplificateur Différentiel

Un amplificateur différentiel est un amplificateur qui a pour particularité de n'amplifier que la différence entre les deux tensions qui lui sont appliquées en entrée. La représentation symbolique est celle de la figure 1. La tension de sortie V_0 s'exprime par :

$$V_0 = \mu(V_1 - V_2)$$

Dans cette expression, μ est le gain différentiel de l'amplificateur considéré.

D'autre part, pour un amplificateur différentiel idéal la tension de sortie serait indépendante de la tension :

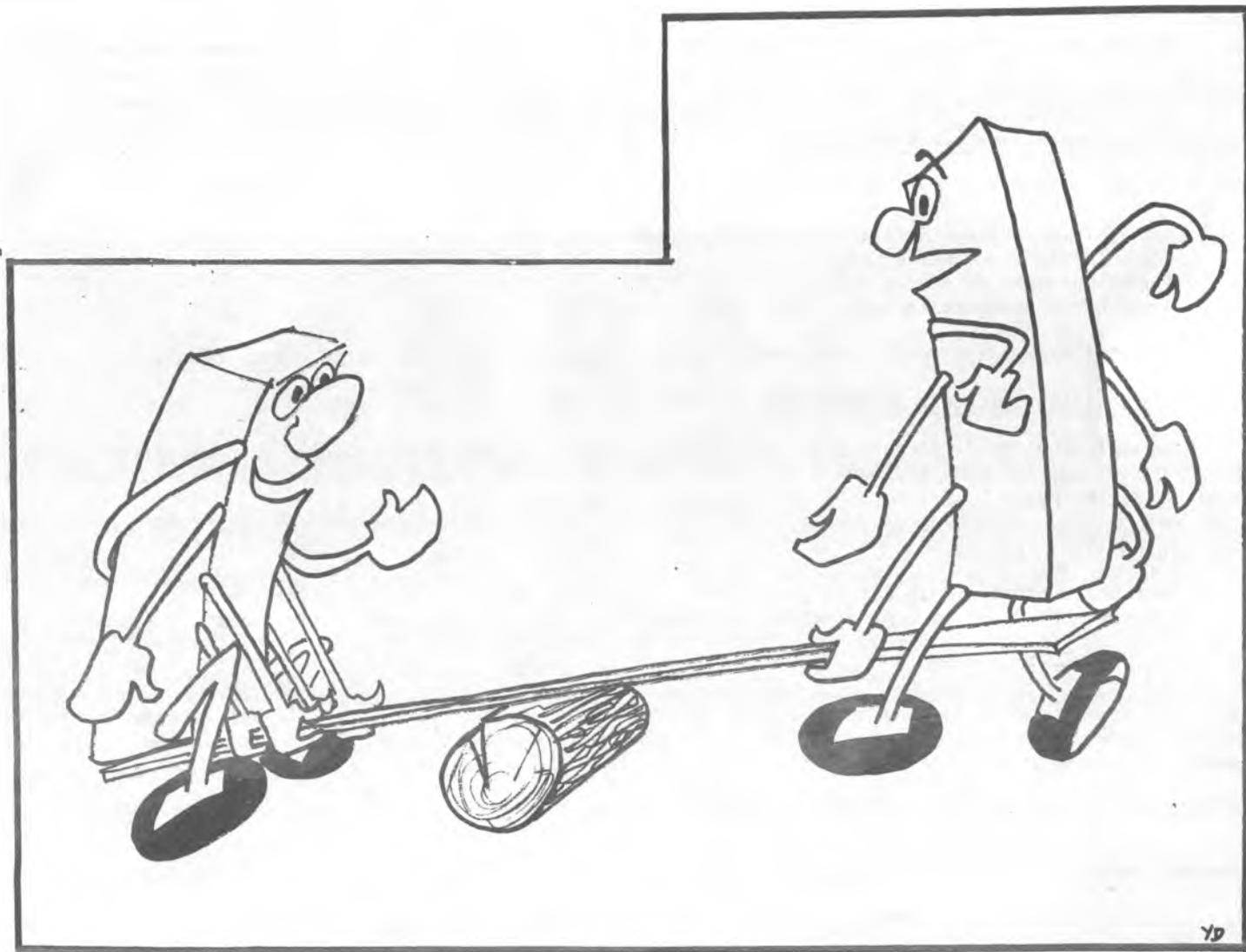
$$V_{CM} = \frac{V_1 + V_2}{2}$$

V_{CM} est la valeur moyenne arithmétique des tensions d'entrée V_1 et V_2 : elle est appelée tension de mode commun. Le gain en mode commun d'un amplificateur différentiel idéal est nul. C'est le rapport de la tension de sortie sur la tension de mode commun V_{CM} lorsque $V_1 = V_2$.

III L'Amplificateur opérationnel intégré

L'Amplificateur opérationnel intégré est un amplificateur différentiel dont les caractéristiques sont très proches de l'amplificateur opérationnel idéal défini ci-dessus. Il possède les caractéristiques suivantes :

- gain différentiel en tension très élevé : plus de 100 000 pour des A. O. courants
- une impédance d'entrée différentielle très grande : de l'ordre du Mégohm
- une impédance de sortie faible : de l'ordre de 250 ohms
- un gain en mode commun très faible. En fait on caractérise plutôt un A. O. par son taux de réjection en mode commun C_{MR} qui est le rapport du gain différentiel par le gain de mode commun



79

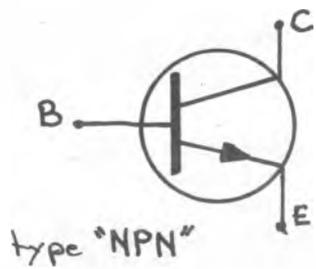
- la bande passante est la seule caractéristique qui diffère assez largement des caractéristiques idéales. En effet, le gain différentiel d'un A. O. tombe à 1 aux alentours de quelques Megahertz ce qui limite l'utilisation de ces circuits à la basse fréquence pour pouvoir bénéficier des avantages d'un gain élevé.

Les A. O. intégrés étant des circuits électroniques ils sont aussi caractérisés par leur tension maximale d'alimentation, leur consommation ; d'autre part la variation des tensions d'alimentation provoque une variation de la tension de sortie. Cette variation est caractérisée par le rapport de réjection des alimentations S_{VR} :

$$S_{VR} = \frac{\Delta V_{alim} \times \mu}{\Delta V_{Sortie}} ; \mu \text{ étant le gain différentiel.}$$

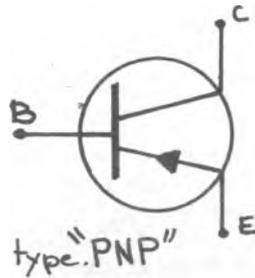
Dans le chapitre suivant, nous allons étudier les amplificateurs utilisant de A. O. en considérant d'abord que l'A.O. est parfait. Nous verrons ensuite les modifications des résultats apportées par les facteurs suivants :

- gain non infini
- bande passante non limitée
- impédance d'entrée non infinie
-



type "NPN"

B: base
C: collecteur.
E: emetteur.



type "PNP"

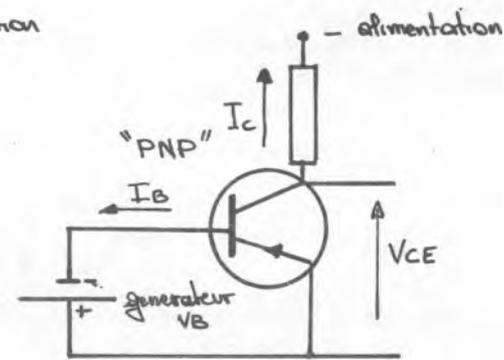
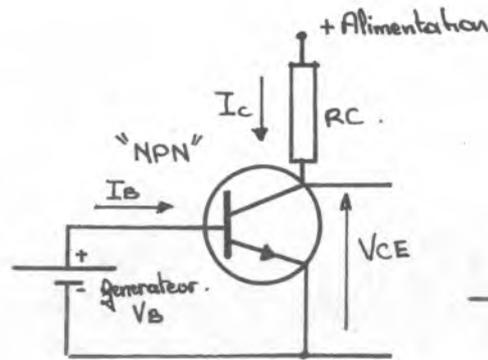


Fig. 2: Le transistor.

Fig. 3: Montage du transistor en emetteur common.

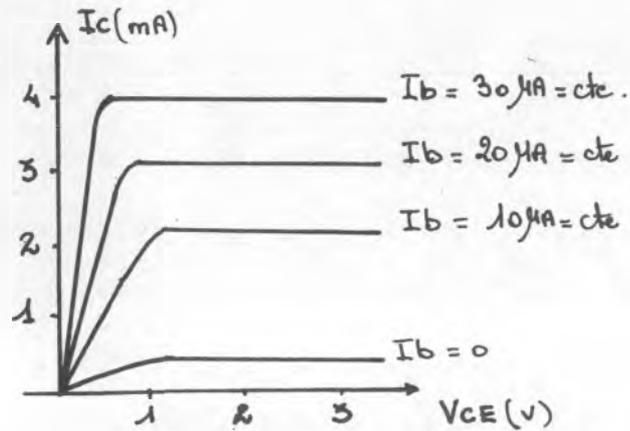


Fig. 4: Caractéristique $I_c(V_{CE})$ d'un Transistor NPN

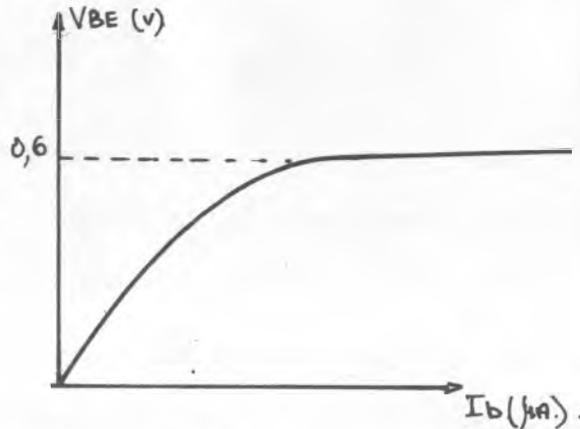


Fig. 5 Caractéristique d'entrée d'un transistor. NPN. ($V_{BE} = f(I_B)$).

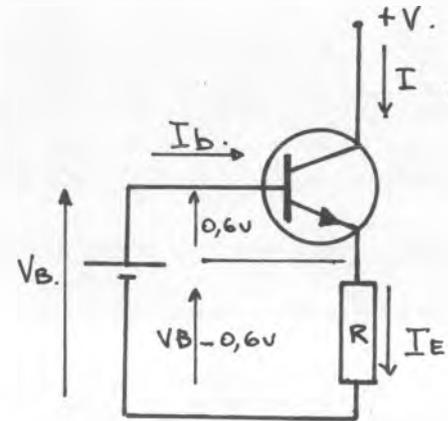


Fig. 6: principe d'un générateur de courant à transistor.

Chapitre 2: Constitution de quelques amplificateurs opérationnels

Pour une bonne utilisation des amplificateurs opérationnels, il est nécessaire, sinon de connaître leur schéma interne et leur fonctionnement dans le détail, tout au moins d'avoir une idée précise sur les principes de fonctionnement. Ce chapitre est destiné à fournir les notions de base nécessaires à une bonne compréhension des techniques utilisées dans la conception d'un amplificateur opérationnel et à expliquer le pourquoi des caractéristiques particulières à ces circuits (ces données se trouvent dans tout catalogue de fabricant). Nous allons commencer par le début, c'est-à-dire reprendre le fonctionnement des transistors et en particulier des montages différentiels ; nous verrons ensuite les schémas et le fonctionnement de trois amplificateurs courants : le classique 709, le non moins classique 741, et enfin un circuit particulier : le quadruple amplificateur NORTON 3900 (ou 3401).

I Rappels sur les transistors

Nous ne verrons ici que les notions essentielles à la compréhension de la suite de l'exposé. Le lecteur désirant approfondir ses connaissances dans ce domaine aurait avantage à étudier notre kit semi-conducteur qui traite en détail du transistor (entre autres composants à semi-conducteur).

Un transistor bipolaire dont la représentation est celle de la figure 2, comporte 3 électrodes (ou fils de connexion), l'émetteur, la base et le collecteur désignés couramment par les abréviations E, B et C. Nous allons étudier son fonctionnement et ses caractéristiques dans le montage émetteur commun (émetteur à la masse) représenté par la figure 3a ou 3b selon le type NPN ou PNP. Dans ce schéma, nous voyons que l'application entre base et émetteur d'une tension dont la polarité dépend du type NPN ou PNP provoque le passage d'un courant I_B appelé courant de Base. Ce courant de base entraîne la circulation entre collecteur et émetteur d'un courant collecteur I_C . La figure 4 représente les variations du courant collecteur en fonction du courant base et de la tension collecteur émetteur V_{CE} pour un transistor NPN (pour un PNP il suffit d'inverser le signe des tensions et des courants). Choisissons une tension V_{CE} constante et faisons varier I_B en faisant varier V_B . On voit que le courant collecteur augmente avec I_B . C'est le phénomène d'amplification en courant du transistor. Prenons maintenant I_B constant, nous ferons varier V_{CE} . D'abord entre 0 et 1 Volt il y a une zone où le courant croît pratiquement linéairement : c'est la zone de saturation. Puis le courant I_C reste constant. Ce phénomène sera utilisé pour réaliser des générateurs de courant. (voir plus loin).

Considérons maintenant la figure 5 qui représente la caractéristique d'entrée $I_B - V_{BE}$ d'un transistor NPN. On voit que la tension V_{BE} n'est pas linéairement dépendante du courant I_B . En fait, la tension V_{BE} d'un transistor au silicium normalement utilisé se situe aux environs de 0,6 V et elle diminue lorsque la température augmente.

II Générateur de courant à transistors

Les générateurs de courant à transistor mettent à profit le fait que le courant collecteur I_C d'un transistor est pratiquement indépendant de la tension collecteur - émetteur lorsque le courant de base est maintenu constant.

Considérons le montage de la figure 6. La tension V_B est appliquée sur la base et entraîne le passage d'un courant I_B entre base et émetteur. Ce courant provoque le passage d'un courant collecteur I_C qui est au moins 50 fois supérieur à I_B (Le gain en courant B des transistors étant en général supérieur à 50).

C'est en fait $I + I_B$ qui va traverser la résistance R et y créer une tension $V_E = R (I + I_B)$. Nous pourrions en pratique négliger I_B devant I ce qui nous donne $V_E = R \cdot I$.

Cette tension est aussi égale à V_B diminuée de la chute de tension 0,6 Volt entre base et émetteur soit :

$$V_E = R I = V_B - 0,6 \text{ V.}$$

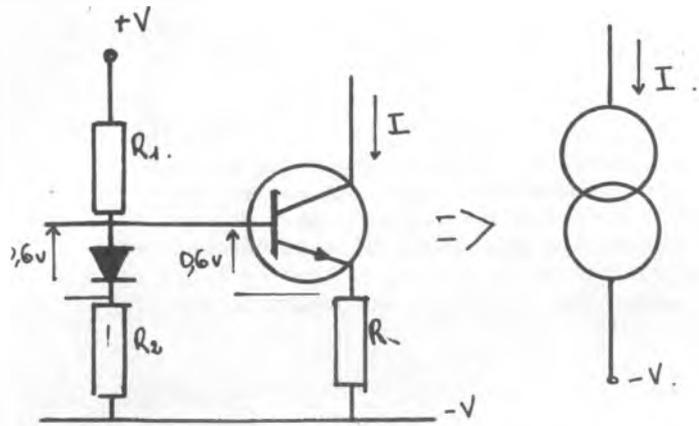


Fig. 7: Générateur de courant compensé en température et sa représentation symbolique.

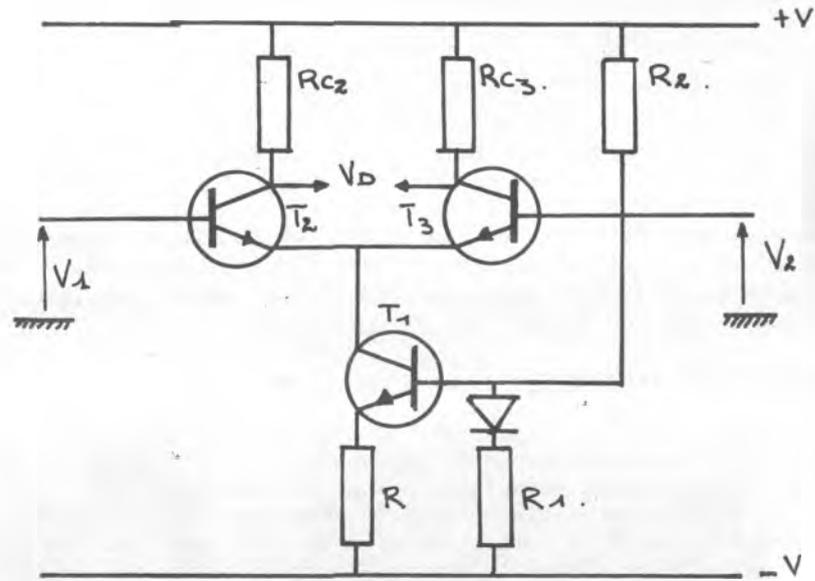


Fig. 9. Amplificateur différentiel utilisant un générateur de courant

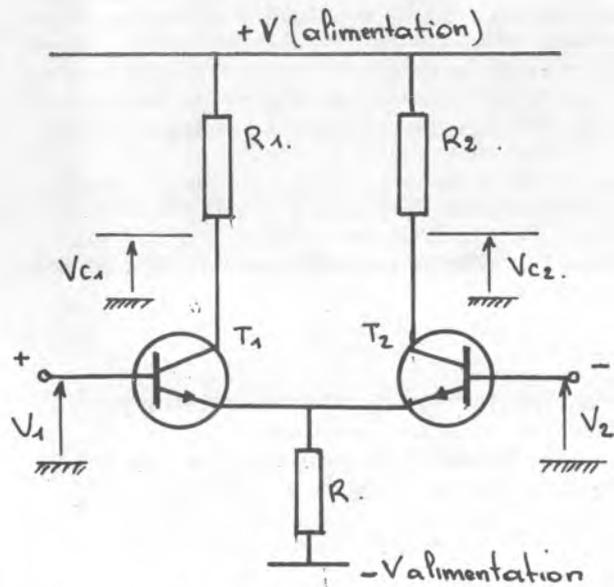


Fig. 8: Amplificateur différentiel.

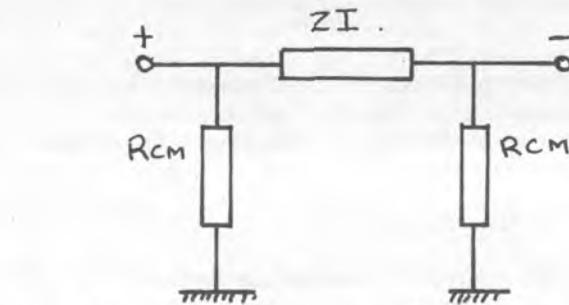


Fig. 10 Schéma équivalent des entrées d'un ampli diff.

Le courant I sera donc égal à $I = \frac{V_B - 0,6 \text{ V}}{R}$

Faisons maintenant varier la tension d'alimentation + V. Si l'on se reporte aux caractéristiques $I_C - V_{CE}$ nous voyons que I reste constant tant que V_{CE} ne descend pas au-dessous de 1 Volt. Nous avons donc réalisé un générateur de courant constant. En pratique, la polarisation de base V_B sera réalisée par 2 résistances et une diode. La diode ayant les mêmes variations en température que la tension émetteur base du transistor le courant fourni par notre générateur (figure 7) sera pratiquement indépendant de la température.

III Montages différentiels

Considérons le schéma de la figure 8. Nous y voyons 2 transistors T1 et T2 reliés par les émetteurs. Supposons que les tensions V1 et V2 soient égales à 0 Volt. Chaque transistor va débiter dans son collecteur un courant égal à 0,6 V. La tension émetteur va augmenter.

Donc une augmentation de V1 entraîne une diminution de V_{C1} et une augmentation de V_{C2} .

On démontre que la différence de tension $V_{C1} - V_{C2}$ est proportionnelle à la différence de tension $V_1 - V_2$ d'où l'appellation d'amplificateur différentiel à ce montage.

$V_{C2} - V_{C1} = G(V_2 - V_1)$ ou G est le gain différentiel de l'étage.

L'impédance d'entrée d'un tel montage est faible et le courant collecteur de chaque transistor dépend de la tension de mode commun $\frac{V_1 + V_2}{2}$ applique en entrée.

Pour cette raison, on préfère dans les montages intégrés, utiliser un générateur de courant à la place de la résistance R. Cela nous donne le schéma de la figure 9. La tension d'entrée différentielle $V_D = V_{C3} - V_{C2}$ sera la tension de sortie de l'étage.

Nous voyons qu'un tel amplificateur nécessite l'application d'un courant de base sur chaque transistor d'entrée. Ce courant est appelé courant de polarisation.

D'autre part, les transistors T3 et T4 ne sont jamais rigoureusement identiques. Si l'on applique une tension identique sur les 2 entrées la différence entre les courants de base est nommée courant de décalage à l'entrée.

De même les tensions V_{BE} ne sont pas identiques sur les transistors T3 et T4. On désigne par tension d'Offset à l'entrée la tension continue qu'il faut appliquer entre les deux entrées pour obtenir une tension de sortie V_D nulle.

Du point de vue alternatif, on peut schématiser l'entrée de cet amplificateur pour le schéma équivalent de la figure 10. On voit que la résistance d'entrée est composée de 3 résistances :

- ZI est la résistance d'entrée différentielle
- RCM est la résistance d'entrée de mode commun qui est disposée entre chaque entrée et la masse (ou 0 Volt).

IV Les circuits de l'Amplificateur opérationnel 709

L'amplificateur opérationnel A 709 se compose de 3 étages d'amplifications. Les deux premiers étages sont des étages différentiels tels que nous les avons déjà étudiés.

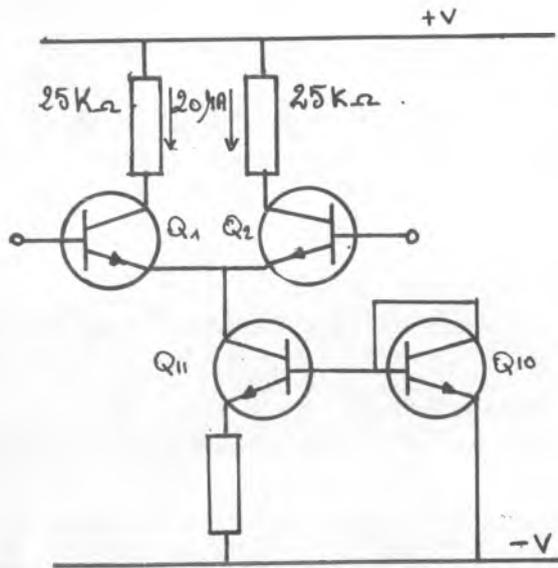


Fig. 11: etage d'entrée de L'AO 709.

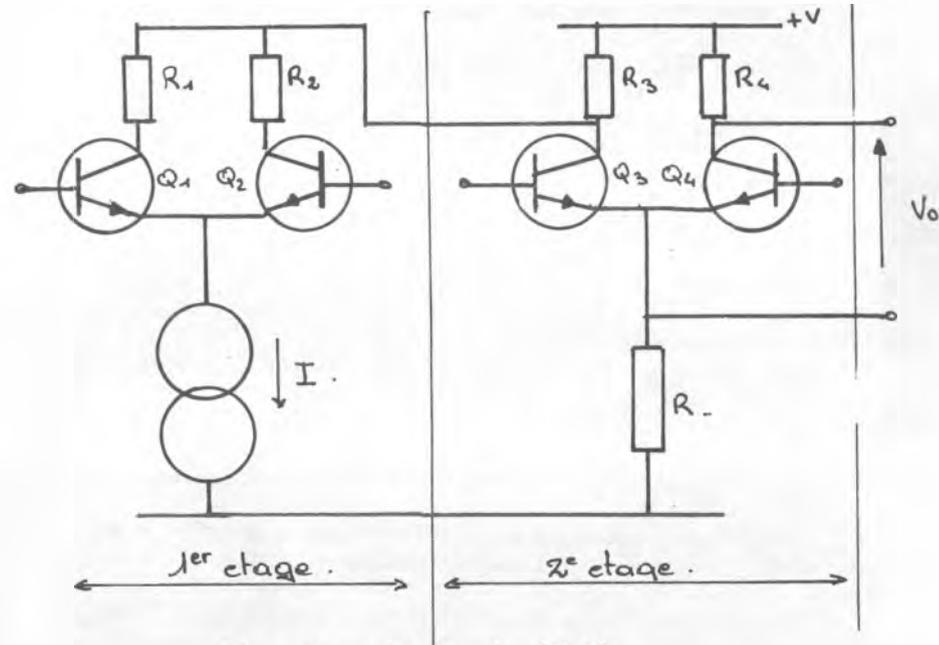


Fig 12 etages du 709.

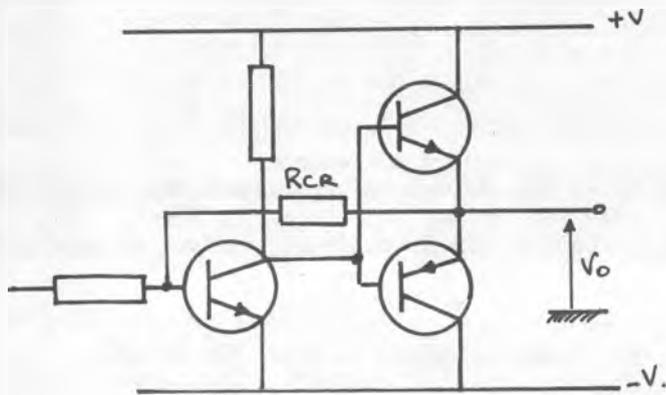
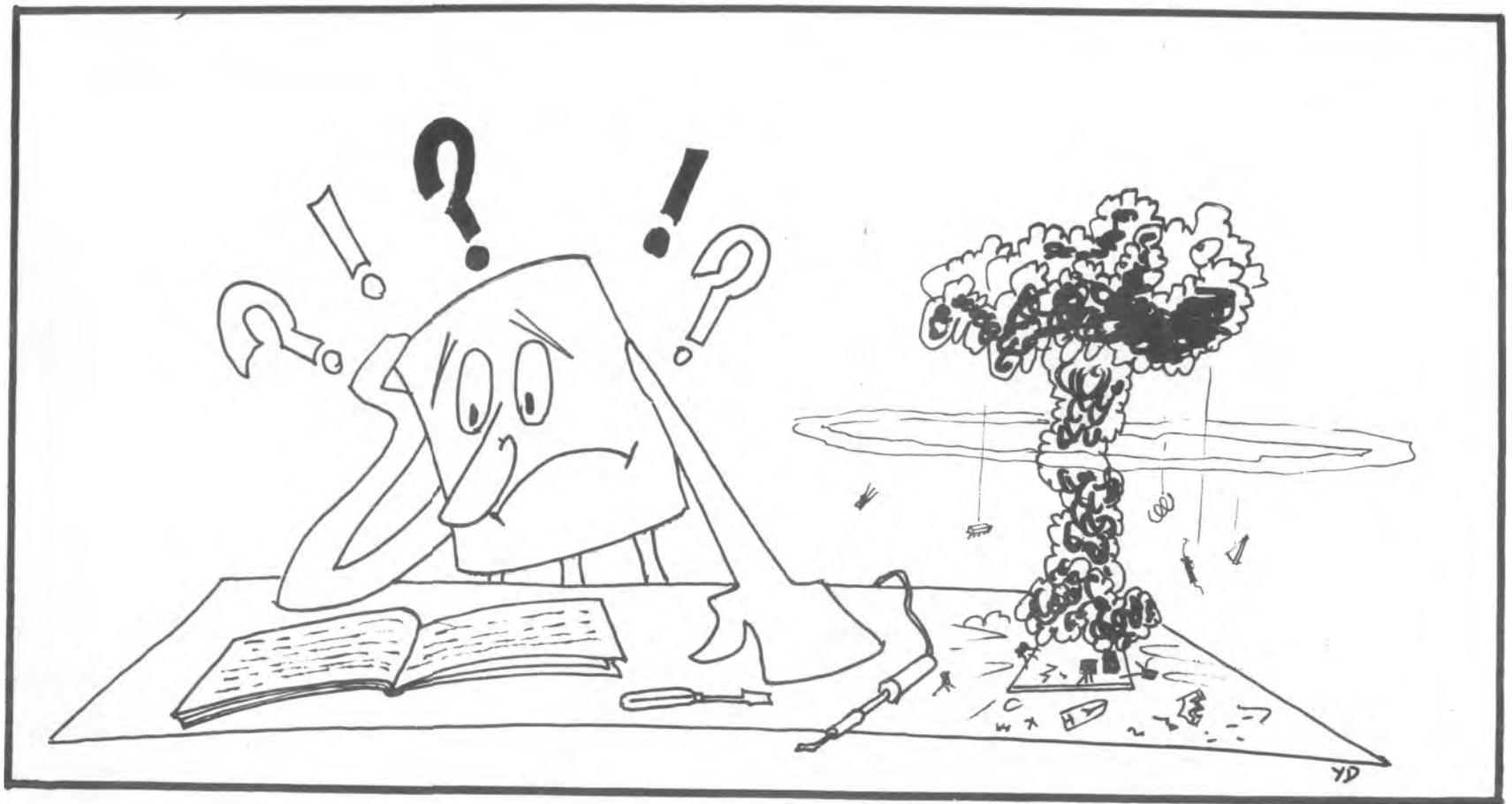


Fig. 13 etage de sortie du 709.



*ATTENTION: Certaines recommandations du manuel
Sont à respecter scrupuleusement!*

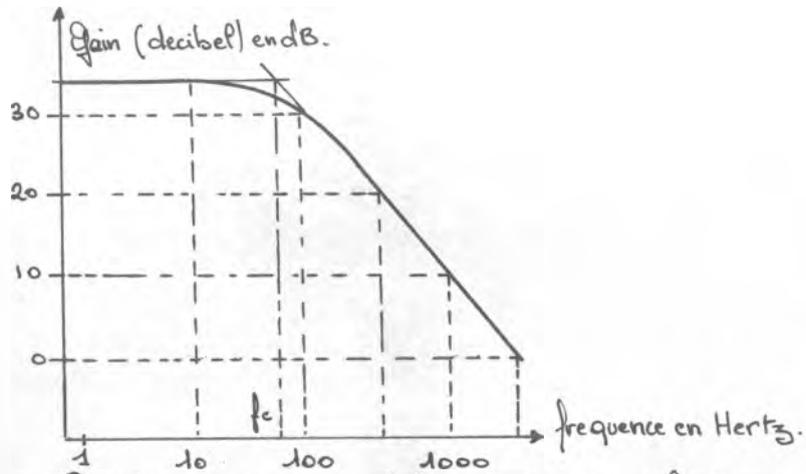


Fig 14: Courbe representative de reponse en frequence d'un etage amplificateur.

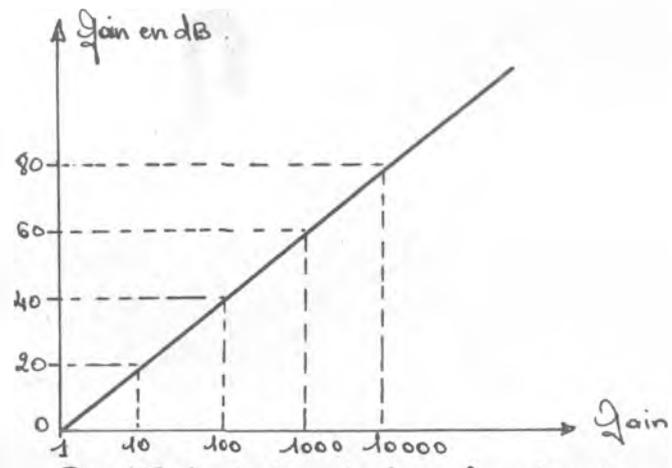


Fig 15: traduction de la valeur du gain en decibels.

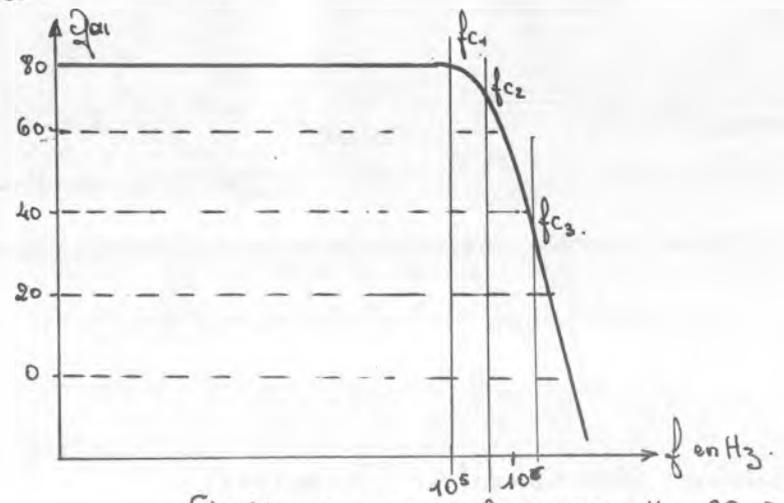


Fig 16: reponse en frequence d'un AO à 3 etages.

1) L'étage d'entrée

L'étage d'entrée est celui qui est représenté à la figure 11. Cet étage travaille avec un courant de polarisation très faible : le générateur de courant travaille en effet avec $40 \mu\text{A}$ (micro Ampères). Ceci pour réduire le courant de polarisation des entrées. Chaque transistor a donc un courant de $20 \mu\text{A}$ dans son collecteur. Les deux transistors sont chargés par une résistance de 25 Kr . Le mode de polarisation du transistor Q_a monté en générateur de courant mérite d'être étudié. On voit en effet que la diode de la figure 9 a été remplacée par un transistor dont la base et l'émetteur sont reliés.

Ce transistor présente les caractéristiques d'une diode puisqu'on utilise ici sa jonction base - émetteur polarisée en direct. Cette diode est traversée par un courant constant i , fourni par un générateur de courant auxiliaire. Le gain de cet étage est de l'ordre de 17.

Un circuit d'entrée de ce type présente l'inconvénient suivant :

On ne peut pas appliquer entre les entrées une tension supérieure à 2 Volts. En effet, les transistors Q_1 et Q_2 sont prévus pour fonctionner avec des courants très faibles, supportent très mal des tensions en inverse entre base et émetteur de plus d'un volt. Nous verrons pour le 741 que le schéma d'entrée a été modifié de façon à obtenir une tension différentielle maximale de l'ordre de la tension d'alimentation (± 30 Volts).

2) Le 2° étage d'amplification

C'est aussi un étage différentiel comme l'indique la figure 12. Cependant, cet étage travaille avec une tension moyenne fixe sur ses entrées : cette tension est fixée par le 1° étage d'amplification. Aussi n'est-il pas nécessaire de le commander par un générateur de courant ; une résistance R fait donc aussi bien l'affaire. Par contre la tension de sortie est prélevée, non plus entre les deux collecteurs mais entre le collecteur de Q_4 et le point haut de la résistance R de polarisation. On montre que dans ces conditions le gain de l'étage est divisé par 2 mais de cette manière il y a possibilité de passer de 2 sorties à une seule sortie par l'intermédiaire du troisième étage.

3) Le 3° étage : étage de sortie

C'est un étage de puissance à symétrie complémentaire polarisé en classe C. Cette disposition présente l'inconvénient d'une forte distorsion qui sera réduite par un fort taux de contre - réaction introduit par la résistance R_{QR} . Le gain final de cet étage sera fixe à 30.

4) Réponse en fréquence d'un A. O. non compensé

Le gain en boucle ouverte d'un amplificateur opérationnel dépend de la fréquence. Chaque étage d'amplification ayant sa propre réponse en fréquence schématisée par la figure 14. Nous voyons que cette représentation utilise une échelle logarithmique pour les fréquences c'est-à-dire que la distance entre les points représentant de 1 à 10 hertz ou 10 à 100 hertz est identique. D'autre part, l'échelle des gains est graduée en décibels dont on trouvera la correspondance sur la figure 15. Moyennant ces manipulations d'échelle, on voit qu'à partir de la fréquence f_C , appelée fréquence de coupure de l'étage, le gain diminue régulièrement de 20 décibels chaque fois que la fréquence est multipliée par 10. C'est une réponse avec pente de 20 dB/décade. Or, nous avons vu que le 709 comporte 3 étages amplificateurs présentant la même réponse en fréquence à la seule variation près de leur fréquence de coupure f_C . La réponse globale est représentée par la figure 16.

Fig 17a. caractéristiques du 741

Paramètre	Symbole	Condition de mesure.	Valeur			Unités
			mini	typique	Maxi	
tension de decalage à l'entrée (offset).	V _{DI} .	R _S ≤ 10 kΩ. t° ambiante = +25°C		1	5	mV.
courant de decalage à l'entrée	I _{DI} .	t° amb = +25°C.		30	200	nA.
Courant de polarisation moyen.	I _B .	t° amb = +25°C.		200	500	nA.
Amplification en tension.	A _v .	t° amb = +25°C. V ₀ = ±10V R _L ≥ 2kΩ	50	200		V/mV
taux de rejection du aux alimentations.	SVR.	t° amb = +25°C. R _S ≤ 10kΩ.		30	150	μV/V
Courant fourni par les alimentations	I _{CC1} . I _{CC2}	t° amb = +25°C		1,7	2,8	mA.
Taux de rejection en mode Commun.	CMR.	R _S ≤ 10kΩ	70	90		dB.
temps de transition à la croissance.	t _{TLH}	V _i = 20mV C _L ≤ 100pF R _L = 2kΩ t° amb = +25°C		0,3		μs.
Rebondissement				5		%
Impedance d'entrée différentielle.	Z _I .	t° amb = +25°C.	0,3	1		MΩ.
Perte maximale du signal de sortie.	S	R _L ≥ 2kΩ. t° amb = +25 Gain unité		0,5		V/μs.
Dynamique de sortie	V _{PP}	R _L ≥ 10kΩ. ±12 R _L ≥ 2kΩ. ±10		±14. ±13.		V

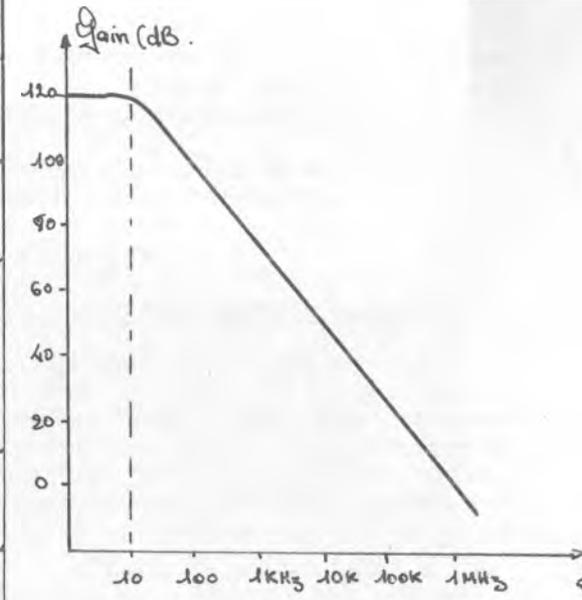


Fig. 17b. reponse en frequence du 741

Nous y remarquons entre f_{c1} et f_{c2} une pente de 20 dB/décade, entre f_{c2} et f_{c3} 40 dB/décade et au-delà de f_{c3} 60 dB/décade. Un amplificateur opérationnel utilisé avec ce gain en boucle ouverte et sans compensation oscillerait inévitablement à cause des déphasages introduits dans la boucle de contre-réaction. Pour chaque circuit le constructeur étudie un réseau de compensation qui doit être adapté à son circuit afin de lui assurer la stabilité. C'est une contrainte d'utilisation supplémentaire au passif du 709. Nous verrons que cette particularité sera éliminée à la construction pour le 741.

V L'Amplificateur Opérationnel 741

Il serait inutile de refaire pour le 741 l'étude que nous venons de faire pour le 709. Nous devons retenir de la constitution du 741 les conséquences d'utilisation suivantes :

- l'étage d'entrée peut supporter des tensions différentielles d'entrée égales à la tension d'alimentation soit + ou - 30 Volts,
- le circuit est compensé intérieurement en fréquence par un condensateur intégré qui assure la stabilité inconditionnelle de tous les montages,
- l'étage de sortie est protégé contre les court-circuits accidentels pour éviter la destruction de l'A. O. par une fausse manipulation.

Les caractéristiques principales de ce circuit intégrés sont celles de la figure 17a. Les limites absolues à ne pas dépasser sont :

- température de stockage : de - 55°C à + 125°C
 - tension d'alimentation : \pm 18 Volts
 - puissance dissipée : 500 m W
 - tension d'entrée différentielle limite : \pm 30 Volts
 - tension d'entrée limite : \pm 15 Volts.
- Pente maximale du signal de sortie : tout amplificateur ne peut fournir un courant supérieur à son courant maximum quelle que soit la tension appliquée. Cela se traduit par une triangularisation du signal de sortie en haute fréquence. Ce phénomène s'exprime par une pente maximale du signal de sortie dans les fiches de caractéristique.
 - Dynamique de sortie : c'est l'amplitude maximale que peut atteindre le signal de sortie. Elle est fonction du rapport entre la résistance de sortie de l'amplificateur et la résistance de charge R_C .

La figure 17b donne la réponse en fréquence du 741. Nous voyons que le gain aux basses fréquences est très grand (100 dB soit 100 000). La fréquence de coupure se situe aux alentours de 10 Hertz. Au-delà la pente est de 20 décibels par décade ce qui nous amène à un gain de 1 (0dB) pour 1 MHz environ.

Parametre .	Conditions de mesure	Valeur .			Unites .
		mini	typique	maxi	
Gain en. tension.	$f = 100 \text{ Hz}$.	1200	2000		V/V
resistance d'entree	Entree inverseuse		1		M Ω
resistance de sortie.	boche ouverte		8		K Ω
Bande passante pour un gain unite	entree inverseuse .		2,5		MHz.
Courant de polarisation en entree	entree inverseuse .		30	200	nA.

Fig 19: Caracteristiques d'un amplificateur LM 3900

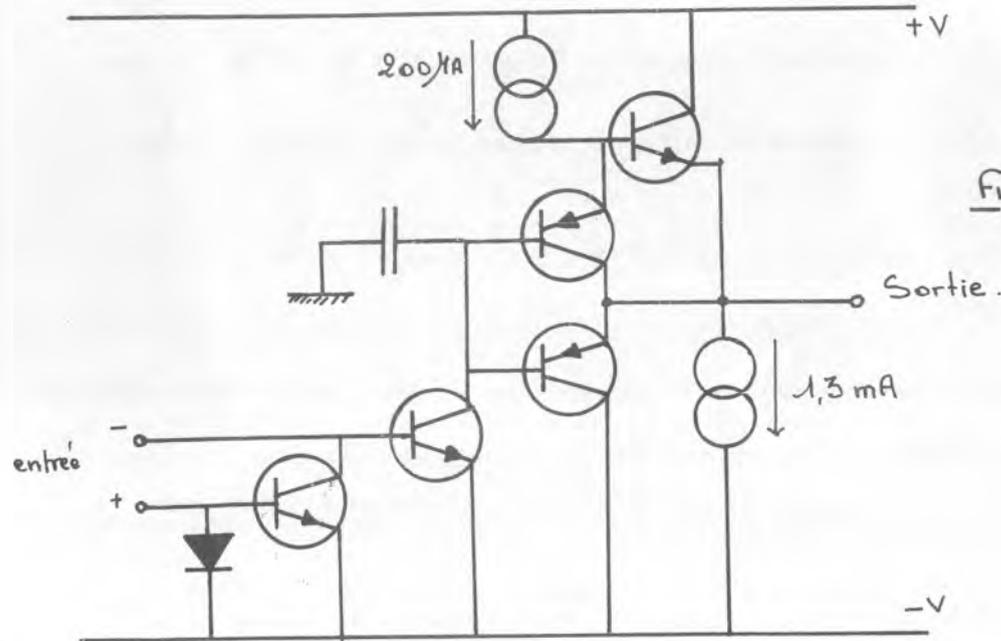


Fig. 18: Schema interne d'un amplificateur LM 3900

VI Le quadruple amplificateur LM 3900 (ou CD 3401)

Le schéma équivalent de l'un des quatre amplificateurs contenus dans le boîtier LM 3900 (ou CD 3401) est celui de la figure 18. On en retiendra les caractéristiques suivantes :

- l'alimentation se fait par une seule tension positive comprise entre + 4 et + 36 Volts
- les entrées + et - sont directement reliées aux bases de deux transistors montés en émetteur commun :

. On devra toujours attaquer les entrées à travers des résistances de protection d'une valeur comprise entre 100 K Ω et 10 M Ω ,

. Les entrées seront polarisées par des résistances reliées à une tension positive (alimentation ou autre) pour assurer un courant de repos non nul aux tensions d'entrée.

Les caractéristiques de ces circuits sont celles de la figure 19.

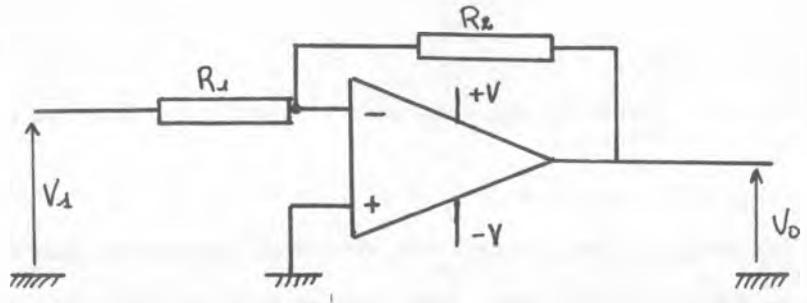


Fig 21: amplificateur inverseur.

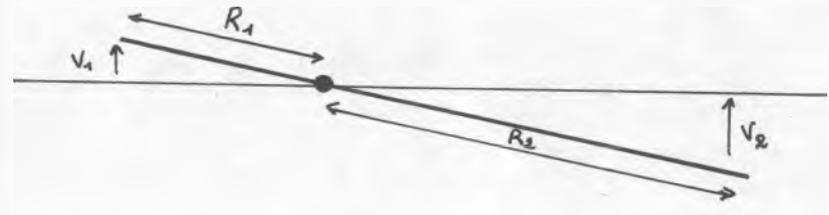


Fig 22: analogie mecanique.

Chapitre 3: amplificateurs avec un amplificateur opérationnel

I Raisonnement sur l'amplificateur opérationnel idéal

Nous considérons que notre amplificateur est idéal c'est-à-dire qu'il possède un gain infini et une impédance d'entrée infinie.

Ces deux propriétés nous entraînent 2 conséquences essentielles :

- le gain est infini : la tension de sortie étant limitée à celle des alimentations, nous aurons une tension différentielle d'entrée nulle,

- l'impédance d'entrée est infinie : il ne circule aucun courant entre les entrées + et -.

Ce sont ces deux propriétés particulières à l'A. O. qui nous simplifieront grandement les calculs.

II L'Amplificateur inverseur

Le montage de l'amplificateur inverseur est celui de la figure 21. Comme nous pouvons le voir il est très simple puisqu'il ne comporte que 2 résistances associées à l'A. O.

Souvenons-nous des propriétés de l'A. O. :

- la tension est nulle entre les entrées + et -. Cela signifie que le courant qui circule à travers R1 est égal d'après la loi d'Ohm à $i_1 = \frac{V_1}{R_1}$.

- il ne circule aucun courant entre les entrées + et -. Nous en déduisons que i_1 passe intégralement à travers R2 (donc $i_1 = i_2$). Il y crée une chute de potentiel égale à V_0 telle que :

$$V_0 = - R_2 i_1 = - \frac{R_2}{R_1} v_1$$

Nous pouvons en tirer très simplement l'expression du gain en tension de ce montage

$$G_v = \frac{V_0}{V_1} = - \frac{R_2}{R_1}$$

Nous remarquons que le gain est négatif (la sortie est inversée par rapport à l'entrée) et ne dépend que du rapport des résistances R1 et R2.

D'autre part, la résistance d'entrée d'un amplificateur est le rapport de la tension d'entrée par le courant d'entrée. Dans notre cas elle est égale à R1.

Nous pouvons ici faire une analogie mécanique pour illustrer le fonctionnement de l'amplificateur inverseur. L'entrée - qui est virtuellement à la masse sera le point fixe d'un levier dont les longueurs respectives sont R1 et R2 (voir figure 22). Nous voyons que si on déplace l'entrée vers le haut la sortie va se déplacer vers le bas : il y a bien inversion d'autre part, l'amplitude des déplacements sera régie par le rapport des longueurs $\frac{R_2}{R_1}$.

III Sommeur inverseur

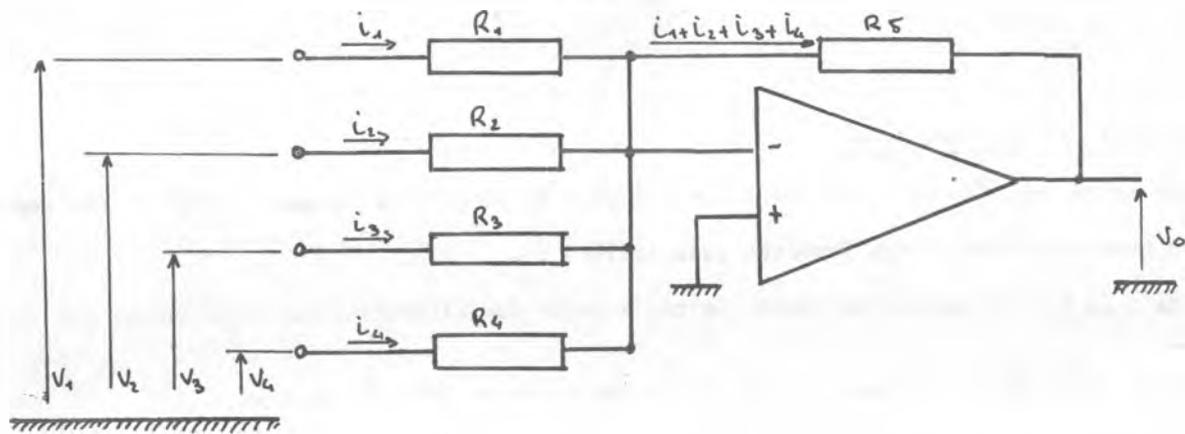


Fig 23: Sommateur. inverseur.

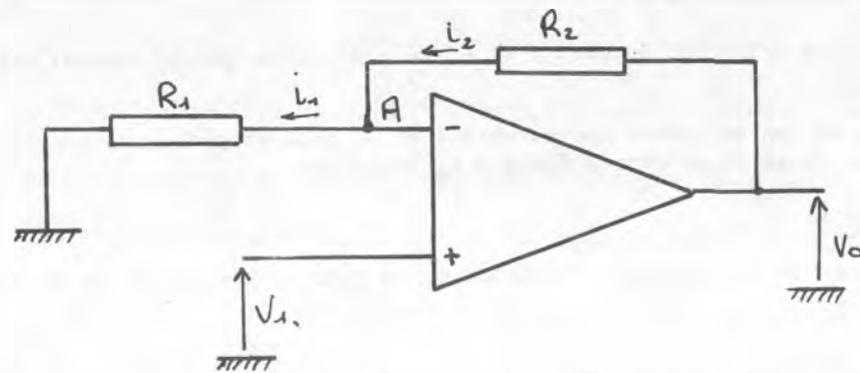


Fig 24: Amplificateur non inverseur.

Considérons le circuit de la figure 23.

L'entrée - est virtuellement à la masse en conséquence les résistances R1, R2, R3 et R4 sont traversées respectivement par les courants :

$$i_1 = \frac{V_1}{R_1}$$

$$i_2 = \frac{V_2}{R_2}$$

$$i_3 = \frac{V_3}{R_3}$$

$$i_4 = \frac{V_4}{R_4}$$

D'autre part, l'entrée - ne consomme aucun courant en conséquence c'est $i_1 + i_2 + i_3 + i_4$ qui traversera R5 en y provoquant une chute de tension $v_0 = -R_5 (i_1 + i_2 + i_3 + i_4)$.

Nous en tirons l'expression de la tension de sortie :

$$\begin{aligned} v_0 &= -R_5 \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \frac{V_3}{R_3} + \frac{V_4}{R_4} \right) \\ &= -\left(v_1 \frac{R_5}{R_1} + v_2 \frac{R_5}{R_2} + v_3 \frac{R_5}{R_3} + v_4 \frac{R_5}{R_4} \right) \end{aligned}$$

Nous voyons que la tension de sortie est la somme des tensions d'entrée, en théorie chacune d'entre elles étant pondérée par le rapport $\frac{R_5}{R_1}, \frac{R_5}{R_2}, \dots$. La sortie est changée de signe : il y a inversion.

Si nous choisissons $R_1 = R_2 = R_3 = R_4 = R_5$, v_0 devient :

$$v_0 = - (v_1 + v_2 + v_3 + v_4).$$

Nous avons fait la somme changée de signe des quatre tensions d'entrée. En théorie, il n'y a pas de raison de limiter le nombre d'entrée à 4 : il peut être augmenté autant que nécessaire.

IV Amplificateur non inverseur

Considérons le montage de la figure 24. Nous savons que le potentiel du point A est égal à v_1 puisqu'il n'existe aucune tension entre les entrées + et - d'un A. O. La résistance R1 sera donc traversée par $i_1 = \frac{v_1}{R_1}$. Ce courant traversera aussi la résistance R2 puisque l'entrée - ne consomme pas de courant. Il créera donc aux borne de R2 une tension $R_2 \times i_1$. La tension de sortie sera la somme de la tension au point A et de la tension aux borne de R2 soit :

$$v_0 = v_1 + R_2 i_1 = v_1 + R_2 \frac{v_1}{R_1} = v_1 \left(1 + \frac{R_2}{R_1} \right).$$

Le gain en tension de cet amplificateur sera donc :

$$G_v = \frac{v_0}{v_1} = 1 + \frac{R_2}{R_1}$$

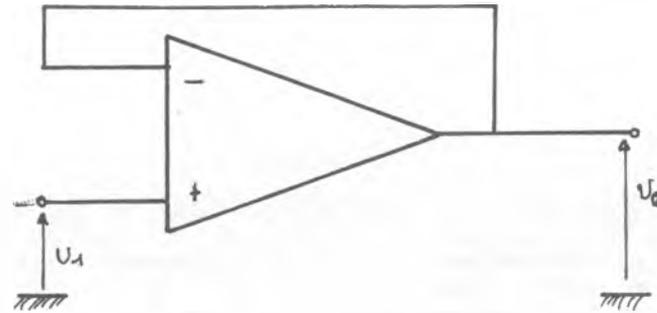


Fig 25 etage adaptateur d'impedance à gain unite'

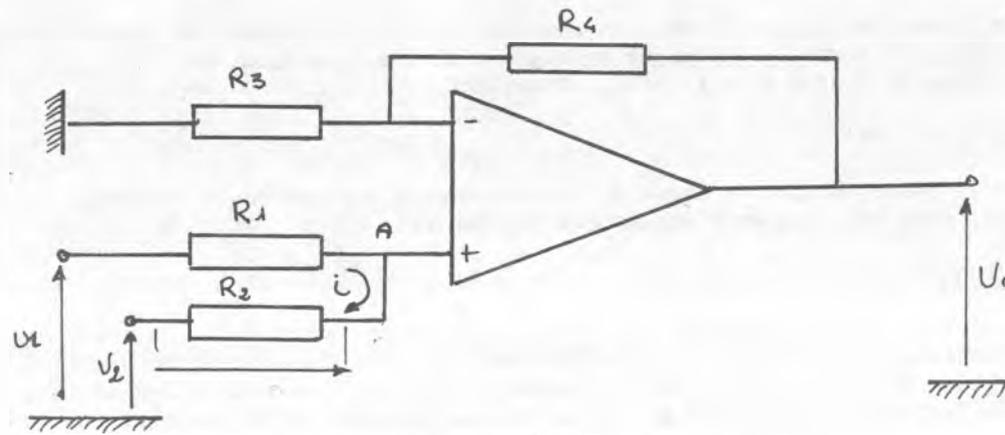


Fig 26 Sommateur non inverseur.

Nous remarquons 2 propriétés :

- . Le gain est positif : c'est un amplificateur non inverseur
- . Le gain est obligatoirement supérieur à 1 car le rapport $\frac{R_2}{R_1}$ ne peut en aucun cas être négatif.

Cas particulier : Adaptateur d'impédance à gain unité

Il arrive souvent que l'on ait à réaliser un amplificateur de gain égal à 1 mais possédant une très grande impédance d'entrée et une faible impédance de sortie : c'est par exemple le cas d'un étage adaptateur d'impédance. Il suffit de partir du schéma de la figure 25 en faisant $R_2 = 0$. Dans ce cas le gain est égal à 1. La résistance R_1 peut être supprimée ce qui nous donne le schéma de la figure 6.

V Sommateur non inverseur

Le montage de la figure 26 représente un amplificateur sommateur non inverseur à 2 entrées. Pour le prouver il nous suffit de calculer le potentiel au point A car nous savons que $v_0 = v_A \times (1 + \frac{R_4}{R_3})$.

L'entrée + ne consomme aucun courant. Donc la différence de potentiel $v_1 - v_2$ aux bornes des deux résistances R_1 et R_2 en série provoque le passage d'un courant i tel que :

$$i = \frac{v_1 - v_2}{R_1 + R_2}$$

Ce courant crée au bornes de R_2 une tension :

$$v = R_2 \times i = (v_1 - v_2) \frac{R_2}{R_1 + R_2}$$

Nous obtiendrons le potentiel v_A en ajoutant v à la tension v_2 ce qui nous donne :

$$v_A = v_2 + (v_1 - v_2) \frac{R_2}{R_1 + R_2} = v_1 \times \frac{R_2}{R_1 + R_2} + v_2 \left(1 - \frac{R_2}{R_1 + R_2}\right)$$

$$v_A = v_1 \times \frac{R_2}{R_1 + R_2} + v_2 \frac{R_1}{R_1 + R_2}$$

$$\text{Soit } v_0 = v_A \left(1 + \frac{R_4}{R_3}\right) = v_1 \times \frac{R_2}{R_1 + R_2} \left(1 + \frac{R_4}{R_3}\right) + v_2 \frac{R_1}{R_1 + R_2} \left(1 + \frac{R_4}{R_3}\right)$$

Ce montage effectuée bien la somme pondérée des deux tensions d'entrée sans inversion.

Cas particulier :

Prenons R_3 infinie R_4 nulle (amplificateur suiveur) et $R_1 = R_2$. Nous obtenons $v_0 = v_1 \times \frac{1}{2} + v_2 \times \frac{1}{2}$

$$v_0 = \frac{1}{2} (v_1 + v_2)$$

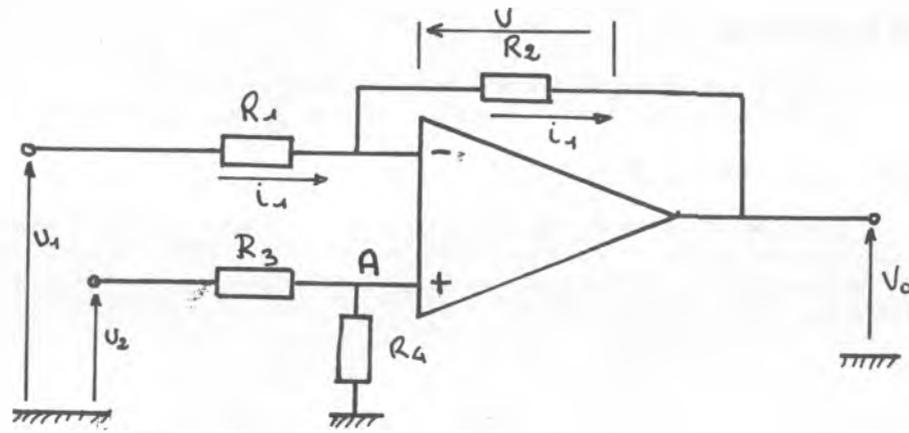


Fig 27 amplificateur différentiel.

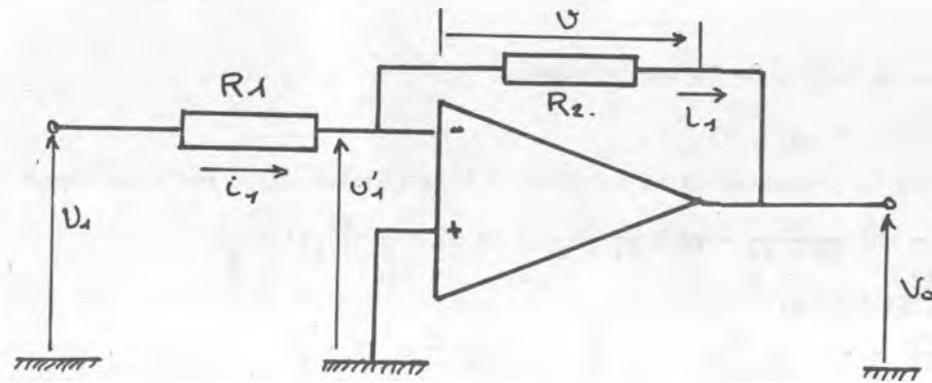


Fig. 28: amplificateur inverseur effet de gain non infini

VI Amplificateur différentiel

On peut combiner les propriétés des amplificateurs inverseurs et non inverseurs pour réaliser un amplificateur différentiel selon le schéma de la figure 27.

Le potentiel de point A, v_A est imposé par le diviseur de tension $R_3 - R_4$ à la valeur :

$$v_A = \frac{R_4}{R_3 + R_4} \cdot v_2 = v_B$$

Le courant traversant R_1 sera $i_1 = \frac{v_1 - v_B}{R_1}$

$$i_1 = \frac{v_1}{R_1} - \frac{v_2}{R_1} \cdot \frac{R_4}{R_3 + R_4}$$

i_1 traversera aussi R_2 en provoquant à ses bornes une chute de potentiel $v = i_1 \cdot R_2$

$$v = v_1 \cdot \frac{R_2}{R_1} - v_2 \cdot \frac{R_2}{R_1} \cdot \frac{R_4}{R_3 + R_4}$$

$$v_0 = v_B - v = v_A - v = \frac{R_4}{R_3 + R_4} \cdot v_2 + \frac{R_2}{R_1} \cdot \frac{R_4}{R_3 + R_4} v_1$$

$$\text{Soit } v_0 = v_2 \left(1 + \frac{R_2}{R_1}\right) \left(\frac{R_4}{R_3 + R_4}\right) - \frac{R_2}{R_1} v_1$$

Si nous réalisons la condition $\left(1 + \frac{R_2}{R_1}\right) \left(\frac{R_4}{R_3 + R_4}\right) = \frac{R_2}{R_1}$ soit $\frac{R_2}{R_1} = \frac{R_4}{R_3}$

Nous obtenons $v_0 = \frac{R_2}{R_1} (v_2 - v_1)$. C'est un amplificateur différentiel.

VII Erreur due au gain non infini (cas de l'amplificateur inverseur)

Reprenons-nous à la figure 28 dans laquelle nous considérerons cette fois que le gain de l'amplificateur opérationnel n'est pas infini mais égal à la valeur G .

Nous retrouverons donc entre l'entrée - et la masse la tension v_1 égale au quotient de la tension de sortie v_0 par le gain G (au signe près).

$$v_1 = - \frac{v_0}{G}$$

Le courant i_1 traversant R_1 devient :

$$i_1 = \frac{v_1 - v_1'}{R_1} = \frac{v_1 + v_0/G}{R_1}$$

Ce courant traverse intégralement R_2 et produit à ses bornes une tension $v = - R_2 i_1$

$$v = - \frac{R_2}{R_1} \cdot (v_1 + v_0/G)$$

La tension de sortie est donc :

$$v_0 = v_1' + v = - \frac{v_0}{G} - \frac{R_2}{R_1} \left(v_1 + \frac{v_0}{G}\right)$$

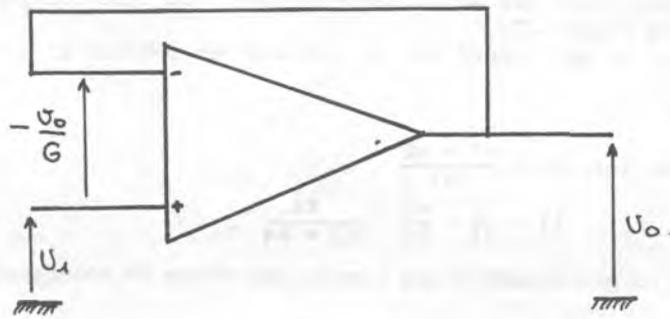


Fig. 29. amplificateur suiveur effet de gain non infini

$$v_0 \left(1 + \frac{1}{G} + \frac{R_2}{R_1} \cdot \frac{1}{G} \right) = - \frac{R_2}{R_1} \cdot v_1 = v_0 \left(1 + \frac{1}{G} \left(\frac{R_1 + R_2}{R_1} \right) \right)$$

$$\text{Soit } G = \frac{v_0}{v_1} = - \frac{R_2/R_1}{1 + \frac{1}{G} \left(\frac{R_1 + R_2}{R_1} \right)}$$

Nous voyons que l'erreur introduite est très faible. En fait un petit calcul va nous le prouver.

Prenons $G = 100\ 000 = 10^5$ qui est un gain courant par un A. O.
 Prenons $R_1 = 1\ \text{K}$ et $R_2 = 1\ \text{M}$

$$\text{Le terme } \frac{1}{G} \left(\frac{R_1 + R_2}{R_1} \right) = 10^{-5} (1001) \neq 10^{-2}$$

$$\text{Nous aurons donc un gain } G_v = - \frac{1000}{1 + 0,01} = - \frac{1000}{1,01} \neq - 990$$

Le gain obtenu en considérant G_{infini} est de $-\frac{R_2}{R_1} = - 1000$.

Nous avons donc une différence de 10 soit 1 % de la valeur théorique. C'est négligeable si l'on considère que les résistances utilisées en pratique sont exactes à 5 % ou 10 % près. L'approximation du gain infini nous donnera en pratique de très bons résultats dans la très grande majorité des montages utilisés.

Cas de l'amplificateur suiveur à gain unité

Nous allons voir que cette approximation est encore plus justifiée par un amplificateur suiveur. Si nous considérons le schéma de la figure 29, nous voyons que :

$$v_0 = v_1 - \frac{v_0}{G} \text{ soit } v_0 \left(1 + \frac{1}{G} \right) = v_1$$

$$\text{d'où } \frac{v_0}{v_1} = \frac{1}{1 + \frac{1}{G}}$$

$$\text{Si } G = 10^5 \text{ on aura } \frac{v_0}{v_1} = \frac{1}{1 + 10^{-5}} \neq 1 - 10^{-5} = 0,99999.$$

Soit une erreur de 1 millième de pour cent ce qui est très négligeable.

VIII Détermination graphique de la bande passante

A partir du gain de l'amplificateur (inverseur ou non inverseur) et de la courbe de gain de l'amplificateur opérationnel nous pouvons déterminer très simplement la bande passante de l'amplificateur réalisé.

Prenons par exemple un amplificateur ayant un gain de 100 utilisant un 741. Reportons-nous à la figure 15 pour traduire le gain en décibels. Nous lisons 40 décibels. Regardons maintenant la figure 7b qui représente le gain du 741 en fonction de la fréquence. Pour un gain de 40 dB nous aurons une bande passante d'environ 10 KHz.

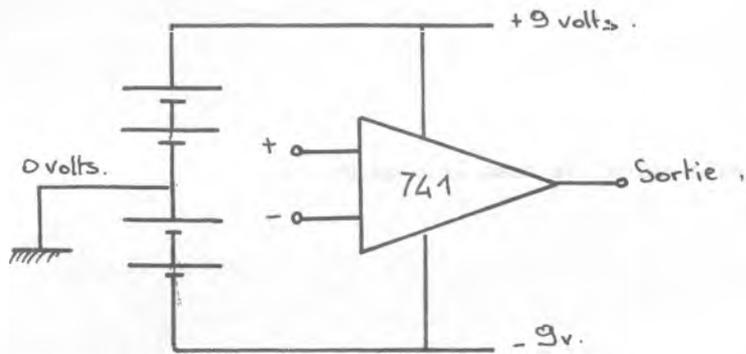


Fig 30: alimentation du 741

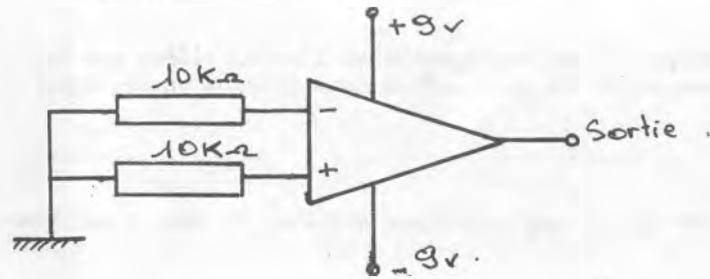


Fig 31. Mise en evidence de la tension d'offset.

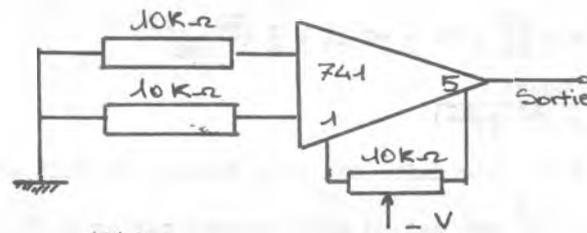


Fig 32 compensation de la tension d'offset par le 741.

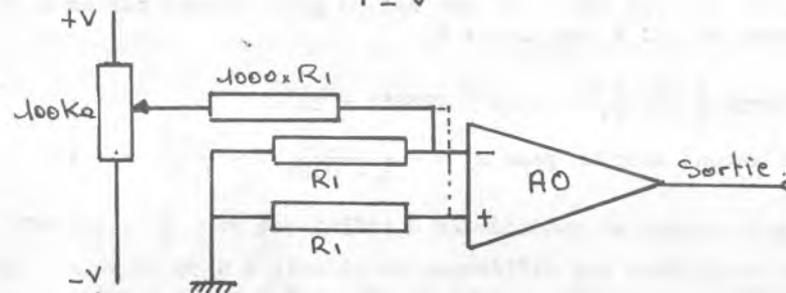


Fig 33: compensation universelle de la tension d'offset d'un amplificateur operationnel.

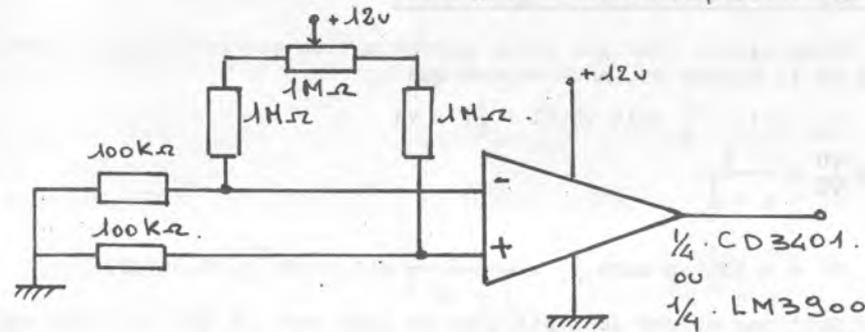


Fig 34: réglage de la tension d'offset du 3900

IX Expériences

Nous avons vu que le 741 demande une alimentation double. Pour cela, nous le brancherons comme indiqué à la figure 30 à l'aide de 4 piles plates de 4,5 Volts.

Expérience 1 : Mise en évidence de la tension d'offset

La présence de la tension d'offset se ramène à un générateur de tension en série avec l'une des entrées d'un amplificateur idéal possédant une tension d'offset nulle. Ce phénomène provoque l'apparition d'une tension en sortie alors que les deux entrées sont au potentiel de la masse soit 0 Volt. Les tensions d'offset sont faibles (généralement 10 mV) mais le gain de l'amplificateur étant d'environ 10 000 la tension d'offset provoque la saturation de la sortie à + 9 V ou - 9 Volts.

Pour le vérifier, faites le câblage du circuit de la figure 31. Reliez la masse de la plaque A à la masse de l'alimentation par pile du 741, et l'entrée d'un témoin logique sur la sortie de l'A. O. Si la tension d'offset était nulle, on aurait 0 Volt en sortie et le témoin logique serait éteint. En pratique deux cas peuvent se présenter :

- le témoin logique s'allume : la sortie est saturée à + 9 Volts
- le témoin logique reste éteint : on pourrait avoir 0 Volt en sortie mais pour le vérifier, connectons maintenant la masse de la plaque A non plus à la masse de l'alimentation par pile, mais au - 9 Volt. Le témoin logique reste éteint, cela signifie que la sortie est saturée à - 9 Volts.

Expérience 2 : Compensation de la tension d'offset

La compensation de la tension d'offset peut se faire sur le 741 en connectant un potentiomètre de 10 K entre les broches 1 et 5 comme indiqué sur la figure 32. Le réglage se fera en connectant un témoin logique sur la sortie et en reliant les masses de la plaque A et de l'alimentation du 741. Il suffit pour cela de régler le potentiomètre à la limite de la commutation. On devrait pouvoir obtenir une tension d'offset nulle : pour le vérifier, procéder comme dans l'expérience précédente en fait on ne peut que régler le potentiomètre à la limite du basculement.

Expérience 3 :

Nous pouvons compenser la tension d'offset d'une manière différente qui est valable pour tout amplificateur opérationnel par le circuit de la figure 33. Appliquez ce circuit au 741. Vérifiez que la résistance 1000 R1 peut être connectée indifféremment à l'entrée + ou -. Vous prendrez pour R1 une valeur comprise entre 1 et 10 K.

Expérience 4 :

Le LM 3900 (ou CD 3401) possède une seule tension d'alimentation nous le polariserons donc facilement avec notre alimentation stabilisée 12 Volts. La compensation de sa tension d'offset se fera en ajustant le rapport des résistances de polarisation des transistors d'entrée comme l'indique le schéma de la figure 34. Procéder comme dans les expériences précédentes pour régler la tension d'offset.

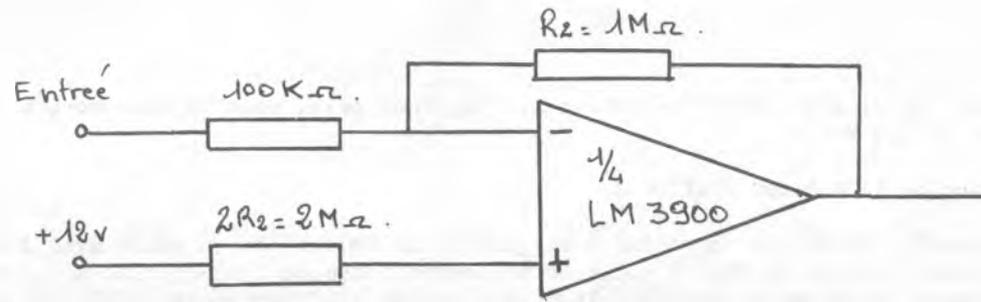


Fig. 35: Amplificateur inverseur.

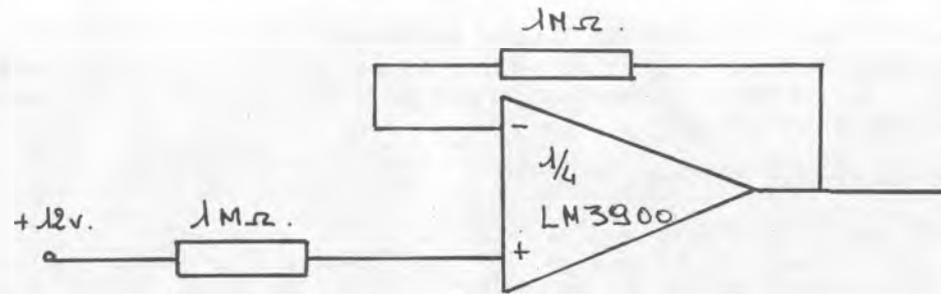


Fig 36: Amplificateur suiveur.

Expérience 5 :

Réalisez un amplificateur inverseur avec un 741. Vous prendrez $R_1 = R_2 = 10\text{ K}$. Pour équilibrer les courants d'entrée vous insérerez une résistance de $4,7\text{ K}$ entre l'entrée + et la masse ($4,7\text{ K} \neq R_1/R_2$). Vérifiez avec le voltmètre numérique de la fin de la 1^o partie que le montage est bien un amplificateur inverseur. Le gain sera de -1 .

Expérience 6 :

Réalisez un amplificateur non inverseur selon le schéma de la figure 24. Vous prendrez $R_1 = R_2 = 10\text{ K Ohm}$. Attaquez l'entrée non inverseuse par le curseur du potentiomètre. Vérifiez le fonctionnement de ce montage en amplificateur non inverseur.

$$\text{Le gain sera } G = \frac{R_1 + R_2}{R_1} = 2.$$

Expérience 7 :

Faites R_1 infinie c'est-à-dire supprimez R_1 . Vous obtenez un amplificateur suiveur de tension.

Expérience 8 :

Nous allons utiliser le LM 3900 (CD 3401) pour réaliser les circuits amplificateurs que nous venons de décrire. Les schémas utilisés sont différents de ceux que nous avons vu pour un amplificateur opérationnel classique et ceci à cause de la configuration particulière des entrées de cet amplificateur. Vous vous exercerez à retrouver pourquoi les schémas s'en trouvent modifiés.

L'amplificateur inverseur de la figure 35 a un gain de 10. Vérifiez son fonctionnement avec le voltmètre.

Expérience 9 :

Réalisez le montage de la figure 36 et vérifiez son fonctionnement en amplificateur suiveur.

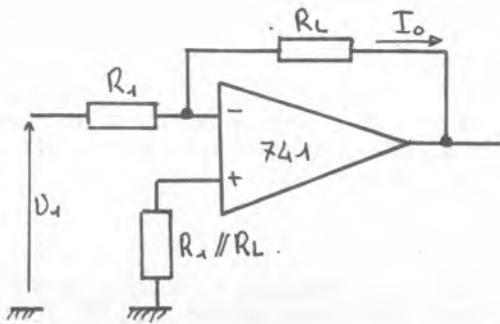


Fig 37 a. Générateurs de courant bipolaire à charge flottante.

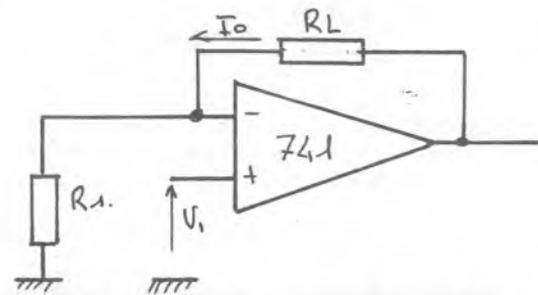


Fig 37 b Générateurs de courant bipolaire à charge flottante.

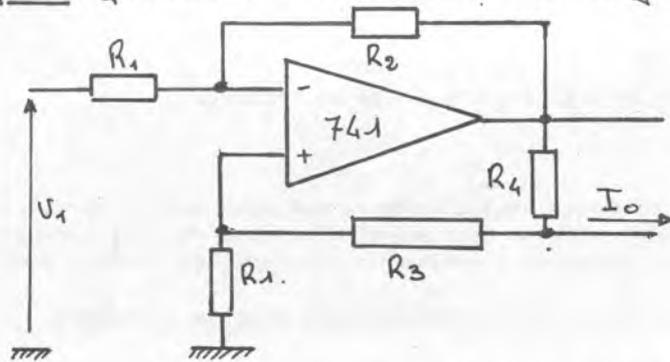


Fig 38 Générateur de courant bipolaire

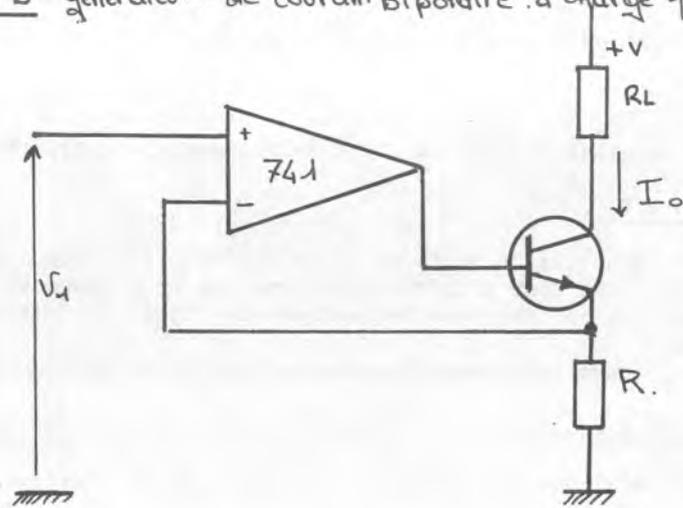
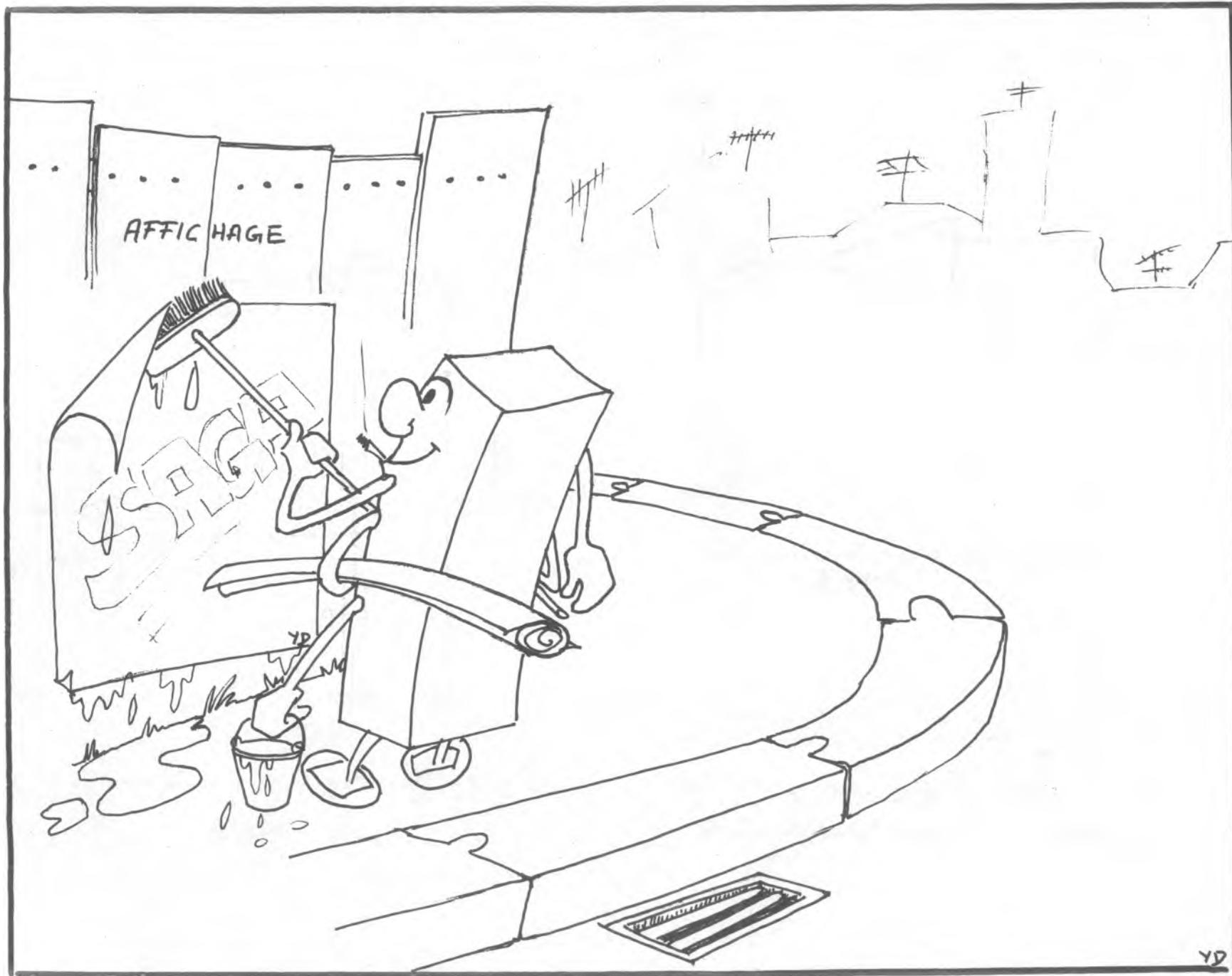


Fig. 39: Générateur de courant (à charge +V) unipolaire.



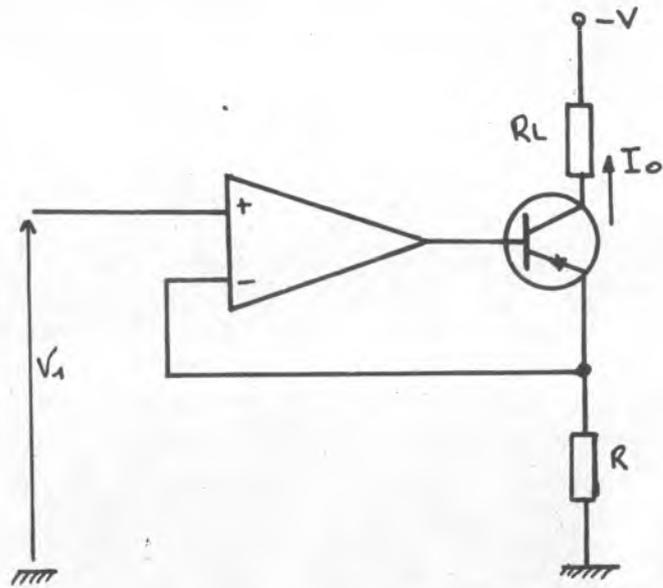


Fig 40: Générateur de courant unipolaire charge à $-V$

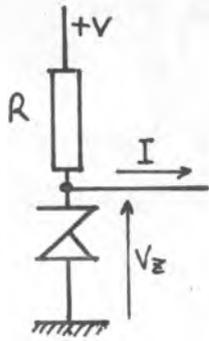


Fig 41 Diode zener utilisée comme tension de référence.

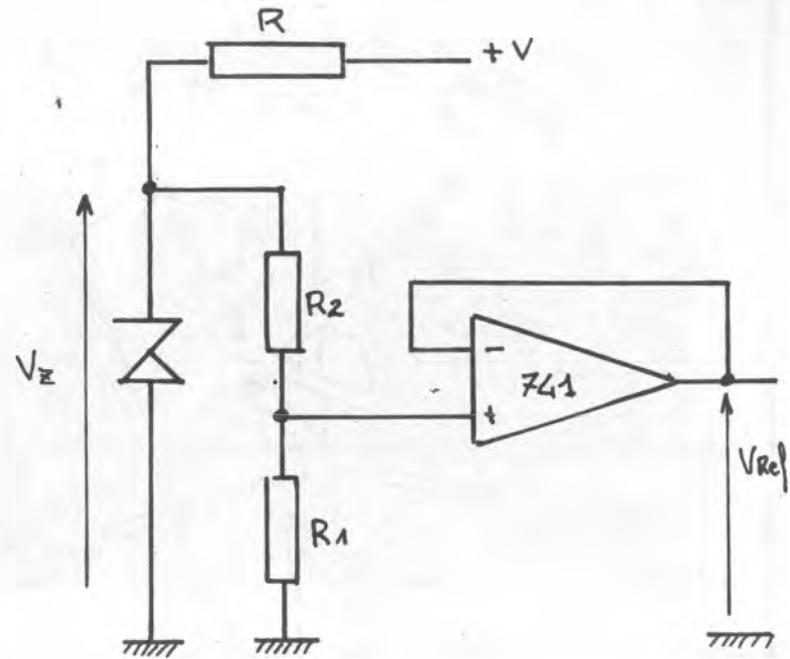


Fig 42: Générateur de tension de référence
 $V_{ref} \leq V_z$

Chapitre 4: Les générateurs continus

L'utilisation des amplificateurs opérationnels permet d'obtenir des sources de tension ou de courant continu ayant des bonnes performances tout en restant relativement simples.

I Les générateurs de courant

1) Générateur de courant bipolaire (charge flottante)

Le circuit de la figure 37 a est un générateur de courant bipolaire avec charge flottante. Il ressemble beaucoup à un amplificateur inverseur mais ici le paramètre de sortie n'est pas la tension mais le courant qui traverse la charge R2. Ce courant sera égal à $V1/R1$ dans la mesure où la charge R2 est suffisamment faible pour que l'amplificateur opérationnel ne se sature pas.

Le circuit de la figure 37 b procède du même mode de raisonnement le sens du courant étant inversé. Ce montage offre une plus grande impédance d'entrée. Il peut être utilisé comme amplificateur de courant pour galvanomètre. Dans ce cas, la charge RL sera constituée d'une résistance en série avec un galvanomètre, le gain et la résistance série étant étudiées pour adopter le montage à la sensibilité du galvanomètre.

2) Générateur de courant bipolaire (charge à la masse)

C'est le circuit de la figure 38. Le courant de sortie est $I_o = V1 \cdot \frac{R2}{R1 \cdot R4}$. On devra prendre $R2 = R3 + R4$. La résistance interne du générateur dépend de la précision avec laquelle les résistances sont choisies.

3) Générateur de courant unipolaire

Le circuit de la figure 39 est un générateur de courant unipolaire avec la charge reliée à + V. La tension de commande est appliquée sur l'entrée +. La sortie du 741 commande le transistor sur sa base de façon à ce que la tension aux bornes de R soit égale à V1 (annulation de la tension différentielle).

Le courant de sortie sera donc $I_o = V1 / R$.

La tension d'entrée est obligatoirement positive.

Pour obtenir un générateur de courant unipolaire avec charge à - V, il suffit de remplacer le transistor NPN par un P.N.P. selon le schéma de la figure 40.

Le courant sera toujours $I_o = V1 / R$ mais la tension d'entrée sera obligatoirement négative.

II Les générateurs de tension

Ce sont des générateurs utilisant une diode zenner. Vous savez qu'à la tension d'une diode zenner varie avec le courant qui la traverse. Une diode zenner ne donne une tension de référence que si le courant I débité dans un montage tel que celui de la figure 41 est constant. L'amplificateur opérationnel permet des montages qui conservent un courant constant dans la diode zenner tout en permettant une variation importante du courant débité.

Le montage le plus simple est celui de la figure 42. L'amplificateur opérationnel est utilisé comme adaptateur d'impédance. La tension de sortie est déterminée par le diviseur de tension R1 , R2

$$V_{ref} = V_z \times \frac{R1}{R1 + R2}$$

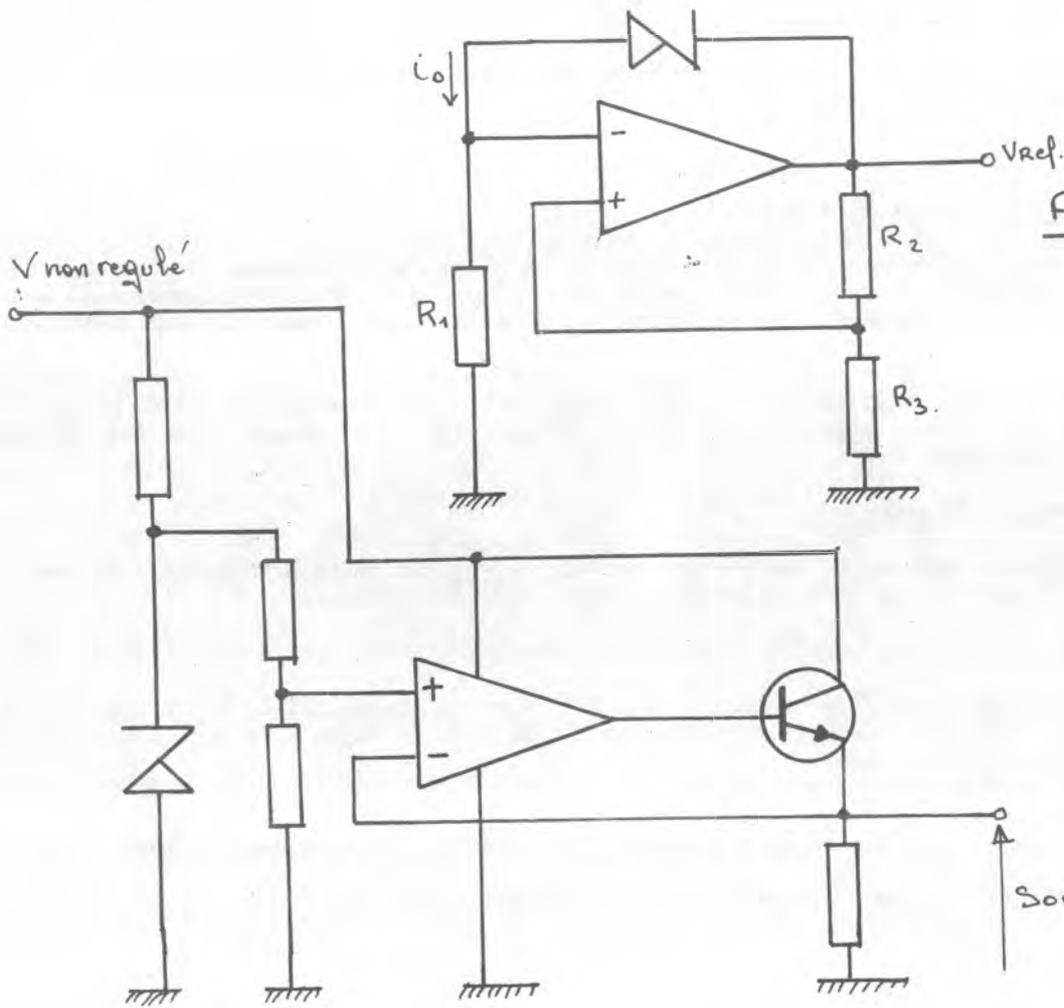


Fig 43: Source de tension de reference à $V_{\text{ref}} > V_Z$

Fig 44: alimentation stabilisée

Sortie regulée
50 mA

Ce montage ne permet d'obtenir que des tensions de référence inférieures ou égales à V_z . Pour obtenir une tension supérieure à V_z il faut utiliser le schéma de la figure 43. Les tensions sur les entrées + et - étant égales nous pouvons calculer le courant qui traverse la zenner.

$$I_0 = (V_{ref} \times \frac{R_3}{R_2 + R_3}) / R_1.$$

La tension de référence sera $V_{ref} = V_z (1 + \frac{R_3}{R_2})$. Nous venons de voir comment réaliser des sources de tension positives. Il suffit de retourner la zenner pour obtenir une source de tension négative (ne pas oublier de polariser la zenner par $-V$ dans la figure 42).

III Alimentation stabilisée

Nous venons de voir comment réaliser des sources de tension de référence qui délivrent une tension de sortie stable. Mais leur courant maximum de sortie est limité par les possibilités de l'amplificateur opérationnel utilisé. Il est possible d'adjoindre des éléments extérieurs pour augmenter le courant disponible. Le circuit de la figure 44 permet de débiter 50 mA. Le transistor devra être dimensionné pour supporter la puissance qu'il aura à dissiper soit $P = (V - V_0) \times 50 \cdot 10^{-3}$.

Un gain de courant supplémentaire sera obtenu si le transistor est remplacé par 2 transistors montés en Darlington (on emploiera alors un transistor de puissance).

Les alimentations stabilisées peuvent être réalisées avec de bien meilleures performances en utilisant des circuits intégrés prévus spécialement pour cette fonction.

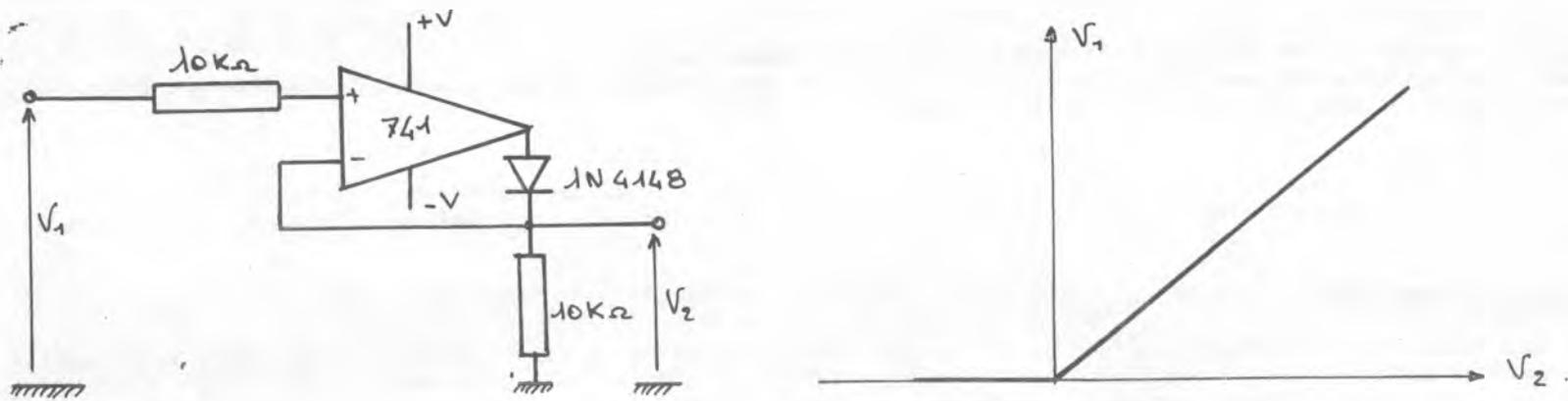


Fig 45: Redresseur sans seuil.

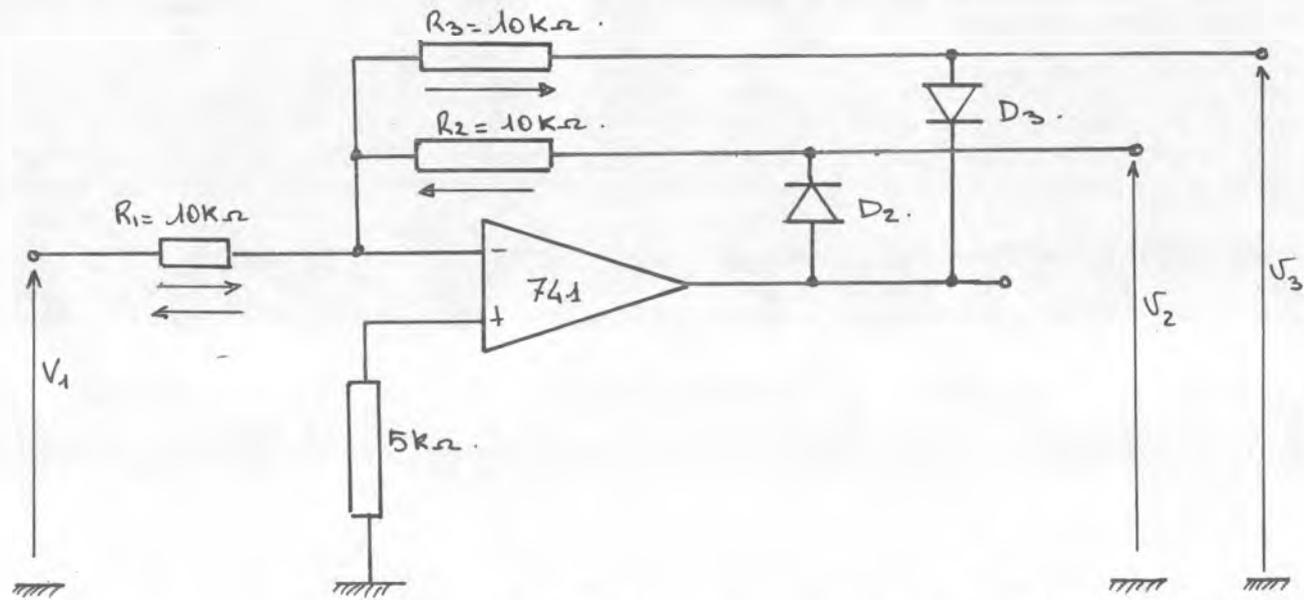


Fig 46: séparation des deux alternances d'un signal alternatif

Chapitre 5 : Redresseurs, dispositifs à seuil

I Diode sans seuil

L'utilisation d'un amplificateur opérationnel permet de réduire le seuil d'une diode jusqu'à un point tel qu'il peut être considéré comme nul.

Considérons le schéma de la figure 45. Nous savons qu'une diode au germanium possède une caractéristique telle que dans l'état conducteur elle présente à ses bornes une tension de l'ordre de 0,6 Volt. Dans ce montage l'amplificateur opérationnel agit de telle façon que ce seuil est quasiment annulé. En effet, si V_1 est légèrement positif la sortie de l'amplificateur opérationnel sera à un potentiel de l'ordre de 0,6 Volt de façon à ce que la tension entre ses bornes d'entrée + et - soit nulle. On retrouvera intégralement la tension d'entrée sur l'entrée - de l'amplificateur opérationnel donc en sortie. Si V_1 augmente, V_2 augmentera dans les mêmes proportions et ce dans l'hypothèse où l'amplificateur opérationnel n'est pas saturé c'est-à-dire jusqu'à ce que la tension d'entrée atteigne à 1 ou 2 volts près la tension positive d'alimentation.

Si maintenant V_1 est négatif, la sortie de l'amplificateur opérationnel se sature à $-V$. La diode est polarisée en inverse et son courant de fuite est quasiment nul : il ne provoque aucune différence de potentiel aux bornes de la résistance 10 K et la tension de sortie reste égale à zéro.

Dans ce montage le seuil de la diode est passé de 0,6 Volt à $\frac{0,6}{G}$, G étant le gain différentiel de l'amplificateur opérationnel soit $\frac{0,6}{10^5} = 60$ micro volt. Ce seuil peut être considéré comme nul avec une très bonne approximation.

D'autre part, la résistance d'entrée du montage est énorme alors qu'elle est faible si on utilise simplement une diode en série avec une résistance.

Nous avons vu que le gain varie avec la fréquence. Le seuil du redresseur ci-dessus va donc augmenter avec la fréquence, vers 1 MHz le gain du 741 est égal à 1 et le montage aura donc le même seuil qu'une diode soit 0,6 Volt.

Pour obtenir les performances optimum de ce montage la tension d'offset devra être annulée avec soin.

II Séparation des deux alternances d'un signal alternatif

Le schéma de la figure 46 reproduit une telle fonction. Supposons que V_1 soit négatif. Il circule à travers R_1 un courant $i = V_1 / R_1$. Ce courant doit s'écouler à travers R_2 ou R_3 puisque l'entrée - n'absorbe pas de courant. La branche R_3 - D_3 lui offre une résistance quasiment infinie puisque la diode D_3 est en inverse donc $V_3 = 0$. Le courant va donc s'écouler à travers R_2 - D_2 . Il produit aux bornes de R_2 une différence de potentiel $V_2 = R_2.i$, or $R_1 = R_2$ donc $V_2 = -V_1$, pour l'alternance négative.

Si V_1 est positif alors de la même façon V_2 sera nul et $V_3 = -V_1$. On a bien réalisé la séparation des deux alternances et les tensions sont représentées par la figure 47.

III Redressement double alternance

Si nous faisons suivre le montage précédant par un dispositif effectuant l'opération $V_S = V_2 - V_3$ nous obtiendrons un signal redressé double alternance représenté à la figure 48. Or, nous sommes capables d'effectuer une telle opération en utilisant un amplificateur différentiel tel que nous l'avons déjà étudié dans un chapitre précédent. Nous obtenons donc le schéma de la figure 49 qui est un redresseur double alternance.

IV Trigger de SCHMITT

Le trigger de SCHMITT est, comme nous l'avons déjà dit, un dispositif transformant un signal qui varie progressivement en un autre signal qui ne peut prendre que deux valeurs : un état haut et un état bas. Réalisé avec un amplificateur opérationnel cela nous donne le schéma de la figure 50 dont nous allons étudier le fonctionnement.

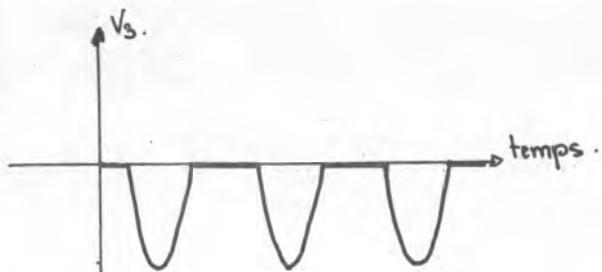
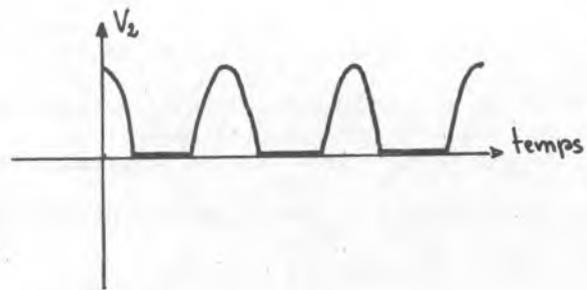
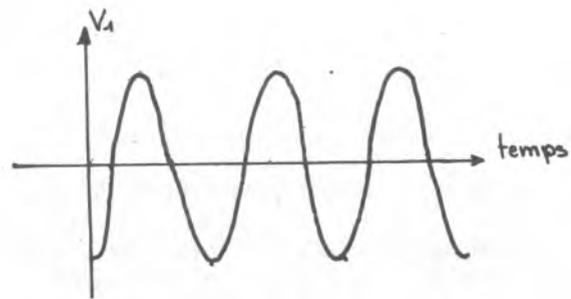


Fig 47: representation des tensions V_1 , V_2 , V_3 en fonction du temps.

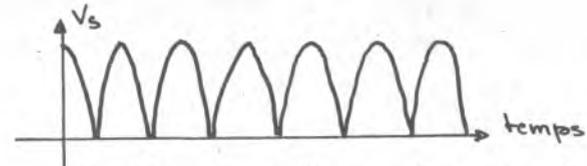


Fig 48 Signal redressé double alternance.

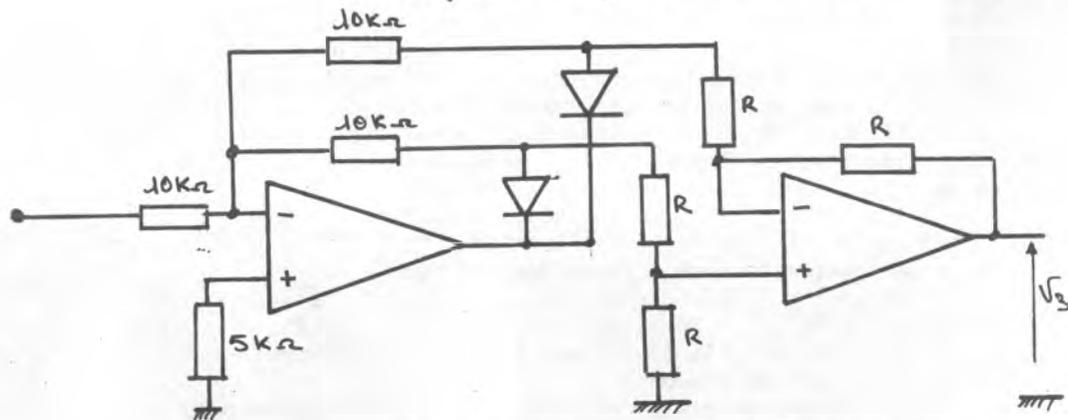


Fig 49. redresseur double alternance.

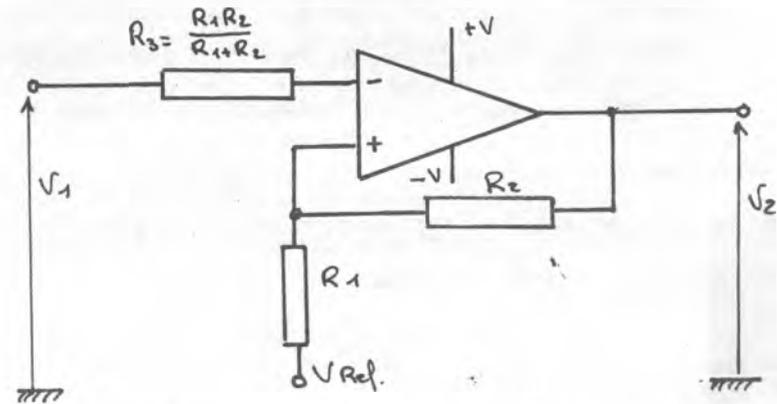


Fig 50 Trigger de SCHMITT

Supposons que la sortie soit saturée à + V.

Le courant traversant les résistances R1 et R2 sera égal à :

$$i = (+ V - V_{ref}) / (R1 + R2)$$

Ce courant produit aux bornes de R1 une tension égale à :

$$R1 \cdot i = R1 \cdot (V - V_{ref}) / (R1 + R2)$$

L'entrée + sera donc au potentiel V_A tel que :

$$V_A = V_{ref} + R1 \frac{(V - V_{ref})}{R1 + R2}$$

Si la tension d'entrée V1 augmente jusqu'à atteindre ou dépasser la tension V_A , alors la sortie de l'amplificateur va basculer et passer à - V. De ce fait, le courant traversant R1 et R2 change de sens et devient :

$$i' = (V_{ref} + V) / (R1 + R2)$$

i' produit aux bornes de R1 une chute de tension égale à :

$$R1 i' = R1 (V_{ref} + V) / (R1 + R2)$$

L'entrée + est donc portée au potentiel V_B tel que :

$$V_B = V_{ref} - R1 \frac{(V_{ref} + V)}{(R1 + R2)}$$

Nous voyons que V_B est inférieur à V_A . Si nous voulons que la sortie bascule à + V, il faudrait donc que l'entrée V1 descende à une tension inférieure à V_B .

La figure 51 représente l'évolution de la tension de sortie V2 en fonction de la tension d'entrée V1. Nous remarquons que cette figure est orientée : c'est un cyclogramme. Nous avons arbitrairement choisi V_{ref} positif.

Supposons que l'entrée V1 soit égale à - V. La sortie V2 sera saturée à + V. Si V1 augmente, rien ne se passe. Lorsque V1 arrive à la valeur $V1 = V_B$ nous continuons à suivre le segment de droite qui porte la flèche orientée dans le sens V1 croissant et rien ne se passe. Lorsque V1 atteint V_A , V2 passe brutalement à - V. Si V2 continue à augmenter jusqu'à + V, rien ne se passe.

Faisons maintenant décroître V1 à partir de + V. Lorsque V1 atteint la valeur $V1 = V_A$ nous continuons à suivre le segment portant la flèche orientée dans le sens V1 décroissant et rien ne se passe jusqu'à ce que V1 atteigne V_B . A ce moment V2 passe à + V et si nous continuons à faire décroître V1, il n'y a pas de changement.

Nous avons vu que les chemins sont différents selon que V1 croît ou décroît, c'est pourquoi le cyclogramme est orienté on dit que le trigger de SCHMITT possède un HYSTERESIS d'amplitude $V_A - V_B$.

$$V_A - V_B = 2 V \frac{R1}{R1 + R2} \text{ ne dépend pas de } V_{ref}.$$

Si nous faisons varier V_{ref} nous déplacerons le cycle horizontalement mais nous ne ferons pas varier son amplitude : le cycle restera centré autour de V_{ref} .

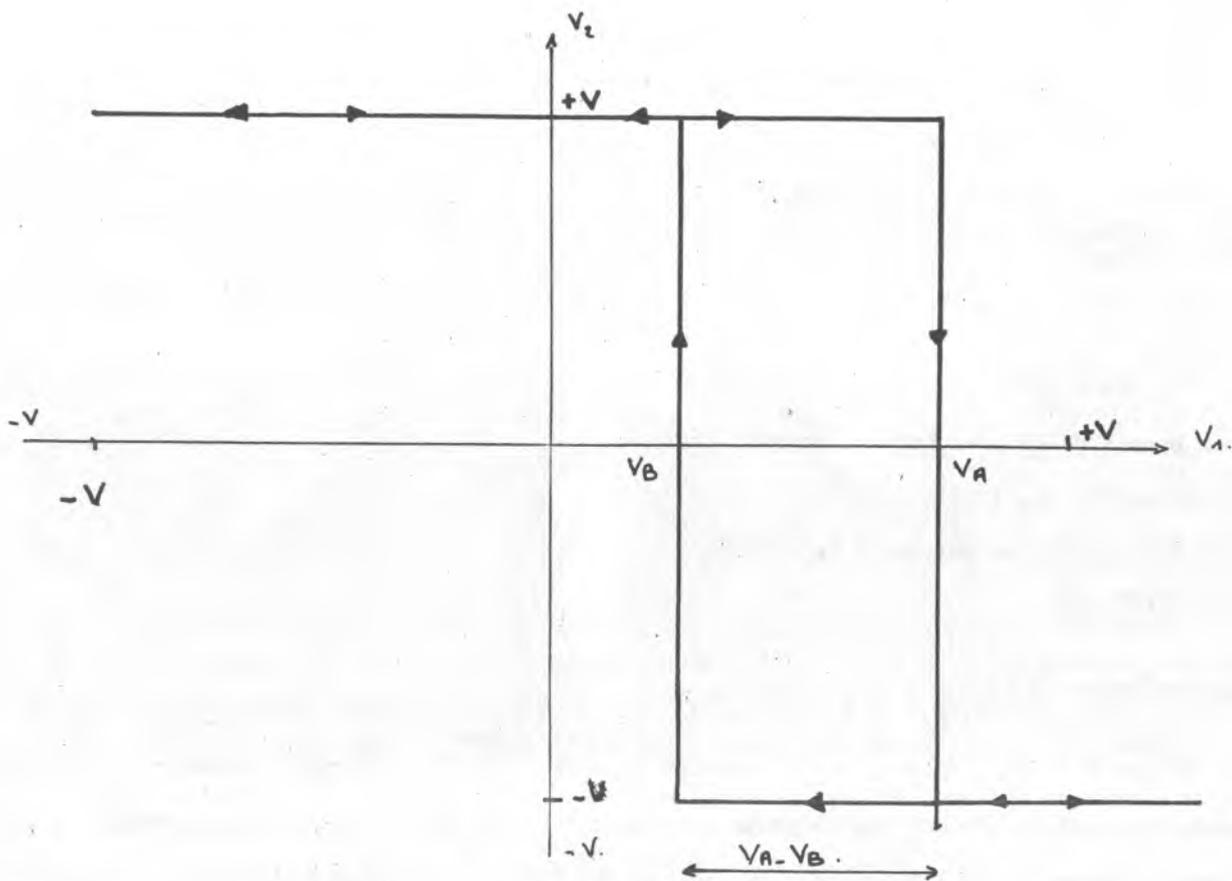


Fig 51: cyclogramme . du Trigger de SCHMITT

V Comparateur

Un amplificateur opérationnel étant un amplificateur différentiel à grand gain, il est possible de l'utiliser pour comparer deux tensions. Il suffit pour cela de l'utiliser en boucle ouverte. Les tensions à comparer seront appliquées sur les entrées + et - de l'amplificateur opérationnel par l'intermédiaire de 2 résistances de protection. La sortie délivrera un état haut (+ V), Si la tension sur l'entrée + est supérieure à la tension sur l'entrée -. Dans le cas contraire, la sortie sera à - V.

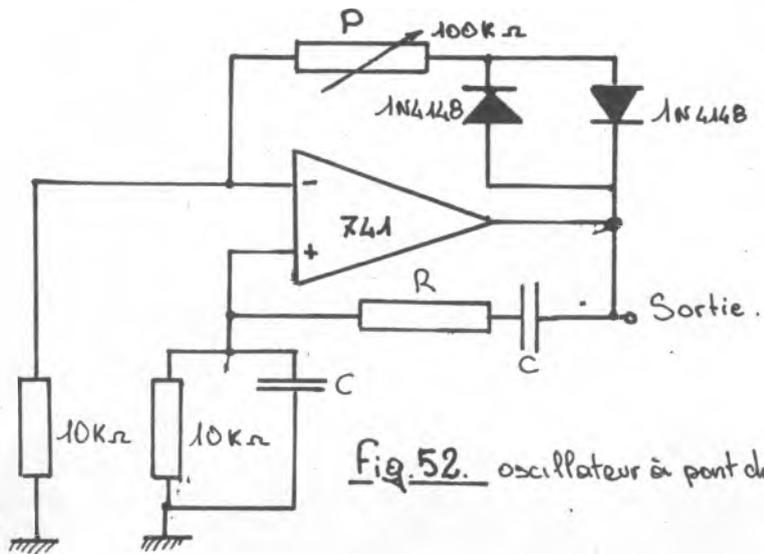


Fig. 52. oscillateur à pont de Wien.

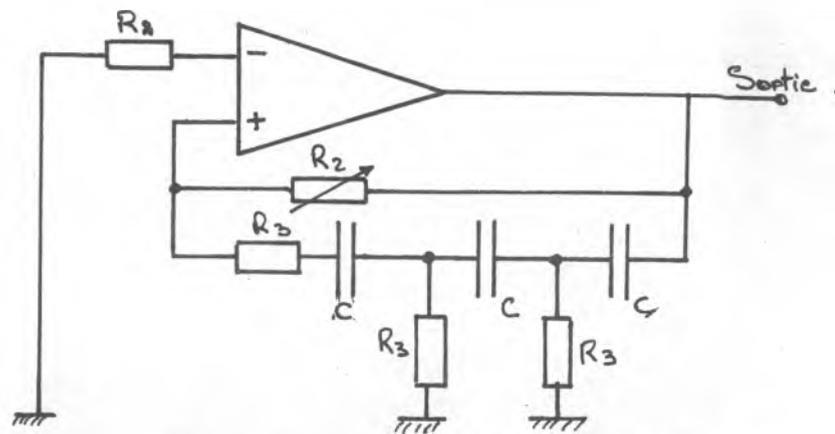


Fig. 53: oscillateur à réseau de phaseur.

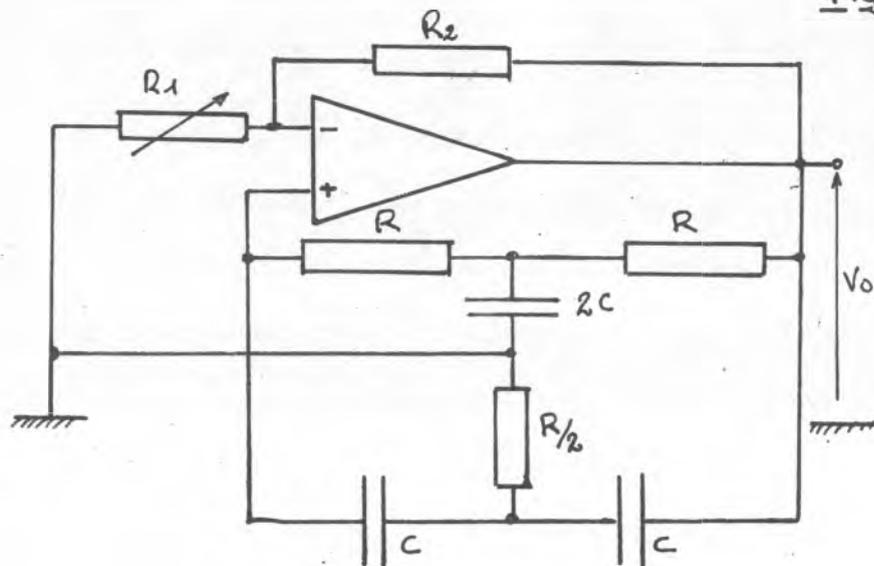


Fig. 55 oscillateur à double T



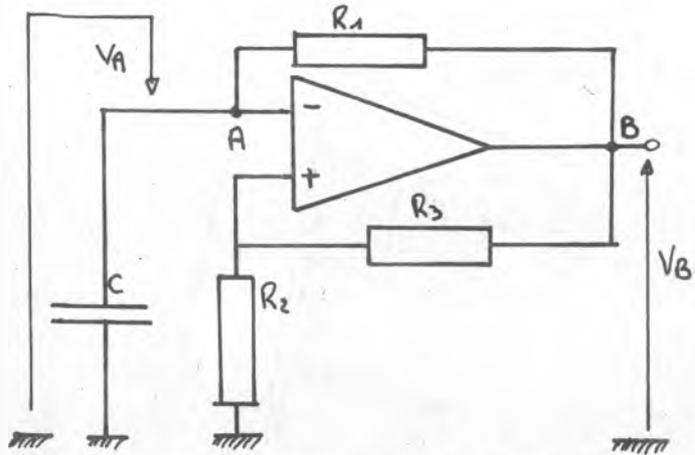


Fig. 55: multi-vibrateur astable

Fig. 56: représentation des signaux du multi-vibrateur astable.

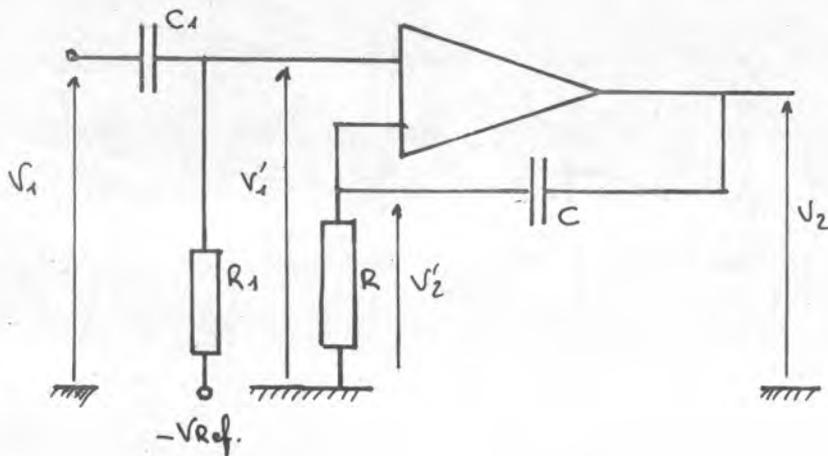
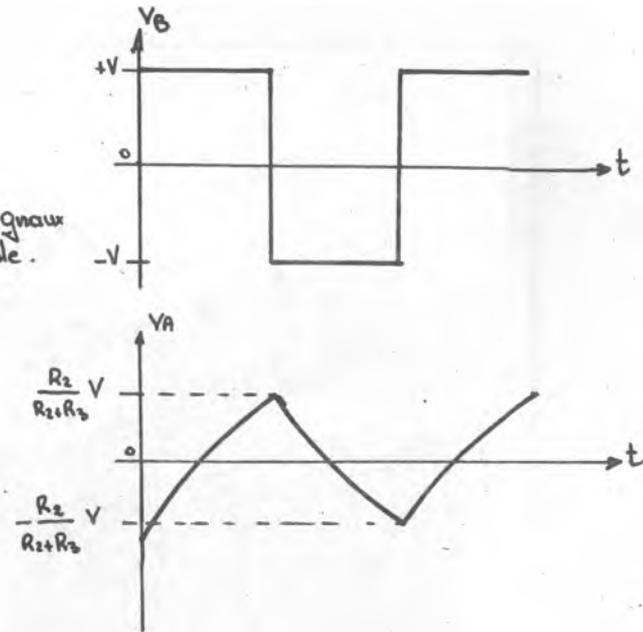


Fig. 57 multi-vibrateur monostable

Chapitre 6: Les générateurs de Signaux

I Oscillateur à Pont de Wien

Le montage est représenté par la figure 52. Sa fréquence d'oscillation est $f_0 = \frac{1}{2\pi RC}$. Le potentiomètre P de 100 K ajuste le niveau de sortie.

Le réseau non linéaire constitué par les deux diodes 1 N 4148 montrées tête-bêche assure une oscillation avec le minimum de distorsion.

Le montage est en fait un amplificateur non inverseur rebouclé sur lui-même par un réseau de WIEN constitué de deux résistances R et deux condensateurs C. Ce réseau présente une transmission maximum (gain 1/3) pour la fréquence $f_0 = \frac{1}{2\pi RC}$. Le déphasage est nul pour cette fréquence ce qui produit une oscillation si ce circuit est rebouclé sur l'entrée + d'un amplificateur de gain 3.

II Oscillateur à Réseau Déphaseur

Cet oscillateur (figure 53) utilise le déphasage entre l'entrée et la sortie d'un réseau RC. En effet, pour la fréquence $f_0 = \frac{1}{2\pi \cdot \frac{R}{\sqrt{6}} \cdot RC}$ le déphasage entre l'entrée et la sortie de ce réseau est nul. A cette fréquence, l'atténuation est de $\frac{1}{29}$. Le gain de l'amplificateur doit donc être réglé à 29 par la résistance variable R2.

III Oscillateur à Double T

Cet oscillateur fonctionne à la fréquence $f_0 = \frac{1}{2\pi RC}$. Il est représenté par la figure 54. La résistance variable R1 doit être ajustée pour obtenir le minimum de distorsion sur le signal de sortie.

IV Multivibrateur astable

Comme les multivibrateurs que nous avons réalisés avec les circuits CMOS, ce montage utilise la charge et la décharge alternées d'un condensateur à travers une résistance. Son schéma de principe est celui de la figure 55. La figure 56 donne l'allure des tensions VA et VB aux points A et B.

Nous remarquons que si l'on fait abstraction des éléments C et R1 le montage est un trigger de SCHMITT pour lequel $V_{Ref} = 0$ Volt.

Ses tensions de seuils seront :

$$\frac{R_2}{R_2 + R_3} \cdot V - \frac{R_2}{R_2 + R_3} \cdot V.$$

Supposons que la sortie soit à + V et le condensateur déchargé. C va se charger à travers R1 jusqu'à ce que VA soit égal à la tension de seuil $\frac{R_2}{R_2 + R_3} \cdot V$. A ce moment, VB passe à - V et le condensateur se décharge à travers R1 jusqu'à la deuxième tension de seuil

$-\frac{R_2}{R_2 + R_3} \cdot V$,
alors V2 passe à + V et le cycle recommence indéfiniment.

Ce circuit ne possède aucun état stable, d'où son nom.

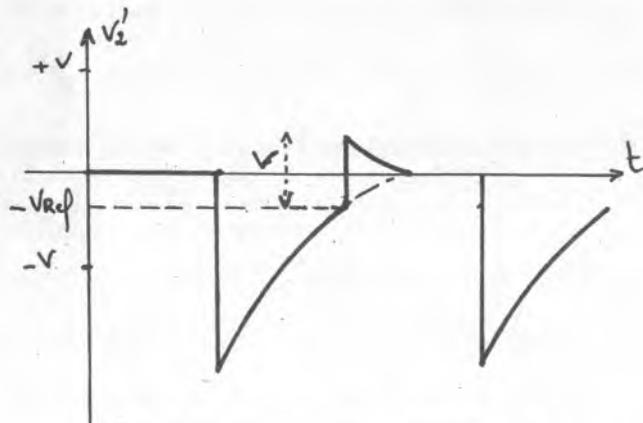
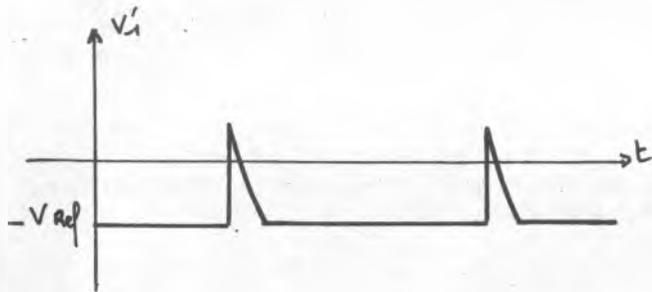
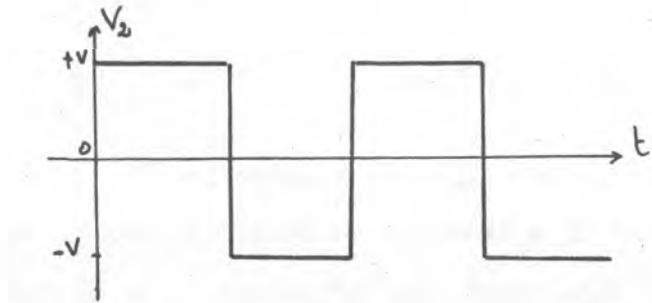


Fig. 58 representation des signaux du multivibrateur monostable (fig. 57)

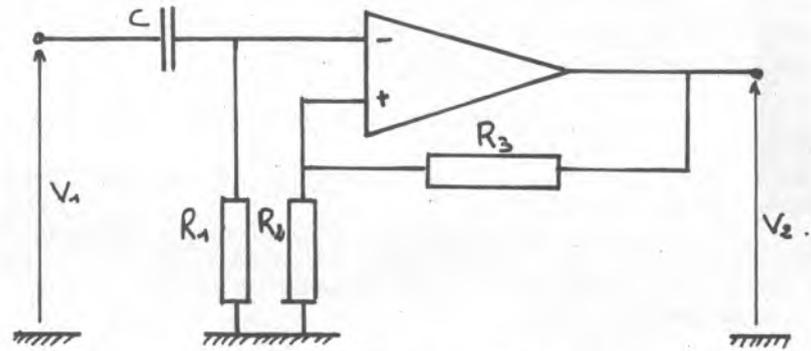


Fig. 59 a. bistable.

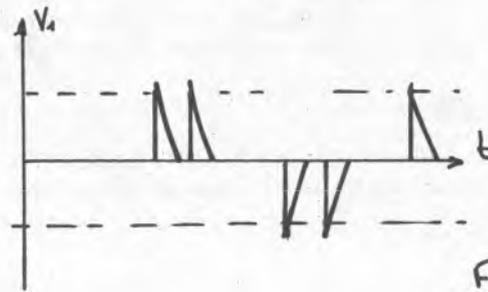
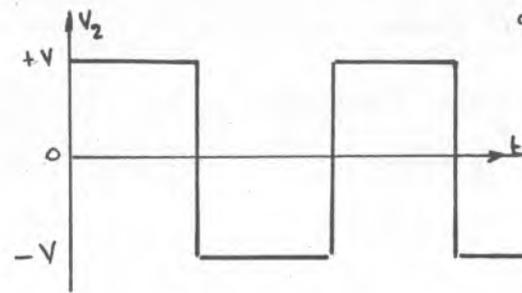


Fig. 59 b: representation des signaux du bistable.



V Multivibrateur monostable

Un tel circuit est représenté à la figure 57.

Au repos la sortie est à l'état + V. Le condensateur C est donc chargé à la tension + V. Supposons que la tension V1 passe brutalement à une valeur positive. Le condensateur C1 transmet intégralement cette variation de tension à l'entrée - (il se décharge ensuite progressivement à travers la résistance R1).

L'entrée - étant portée à un potentiel supérieur à l'entrée +, la sortie de l'amplificateur opérationnel va passer à - V. Nous avons dit que le condensateur C était chargé à la tension V. L'entrée + va donc passer instantanément au potentiel - 2 V. Ensuite, C va se décharger à travers R. Lorsque le potentiel sur l'entrée + dépasse le potentiel - V Ref appliqué à l'entrée -, la sortie passe à + V. Cette variation est transmise sur l'entrée + par le condensateur C qui va ensuite se décharger au potentiel + V.

Les signaux de ce montage sont représentés à la figure 58. Nous venons de voir que ce circuit possède un seul état stable d'où son nom de monostable.

VI Bistable

Il est représenté à la figure 59. Nous voyons qu'il s'agit tout simplement d'un trigger de SCHMITT, l'entrée - étant attaquée non pas par une simple résistance mais par l'intermédiaire d'un condensateur c et de la résistance R1.

Nous savons que les condensateurs transmettent intégralement les variations brusques de tension. Supposons que l'entrée V1 passe brutalement de 0 à une valeur supérieure au seuil $\frac{R_2}{R_2 + R_3} V$. Si la sortie était dans l'état + V, elle va passer à -V. Dans le cas contraire, V2 reste à - V.

Une variation brusque dans le sens inverse, d'amplitude supérieure au seuil, produira l'effet inverse et V2 passera à + V.

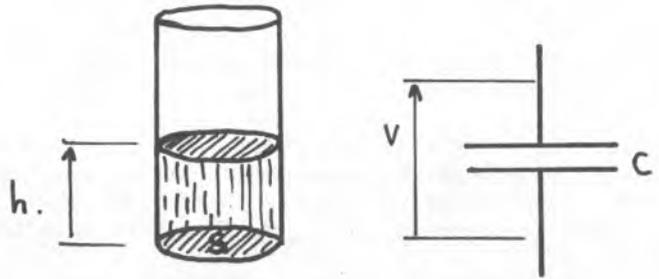


Fig. 60: Condensateur.
(analogie hydraulique.)

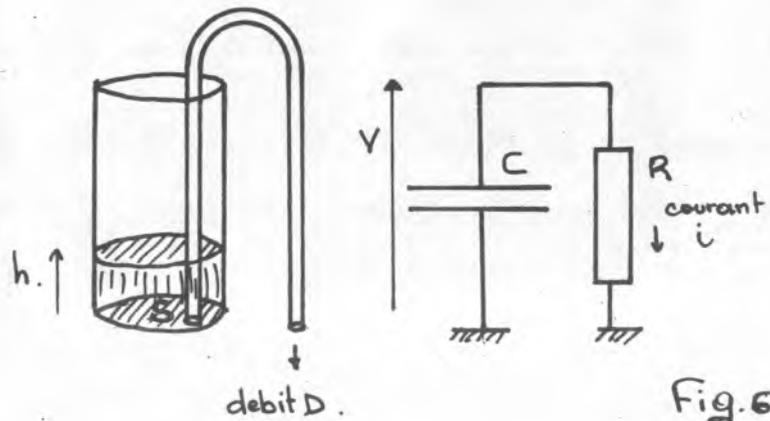
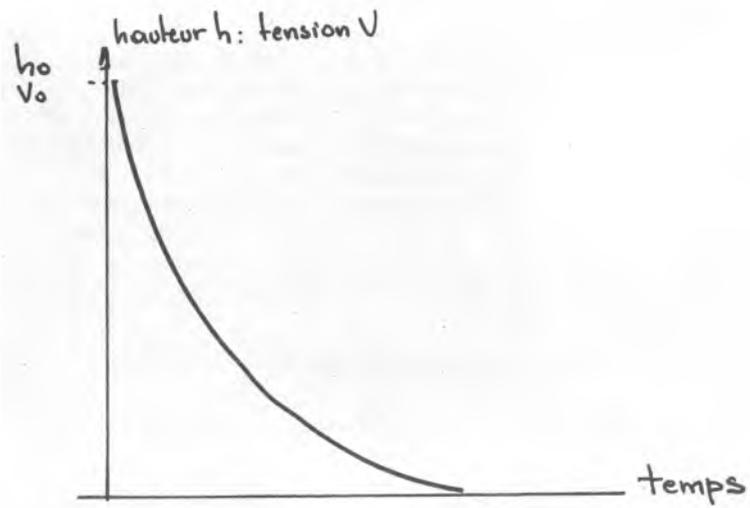


Fig. 61



Chapitre 7 : Filtrés actifs

On désigne par filtre actif les dispositifs électroniques comprenant un élément amplificateur (transistor, amplificateur opérationnel....) et qui ont une réponse en fréquence étudiée pour répondre à un problème de filtrage de signaux. Ces filtres utilisent des résistances et des condensateurs associés à l'élément actif amplificateur. Nous débuterons ce chapitre par un rappel sur les condensateurs.

I Les condensateurs

Un condensateur est un réservoir d'électricité. On peut faire une analogie hydraulique pour expliquer clairement les lois qui régissent son comportement.

1) Considérons le volume représenté par la figure 60 dont la surface de base est S. S'il est rempli de liquide jusque à une hauteur h le volume de liquide sera $V = S \cdot h$.

De même un condensateur de capacité C chargé à une tension V contiendra une charge électrique $Q = C \cdot V$.

- . La charge Q s'exprime en coulomb (symbole C)
- . La capacité C s'exprime en Farad (symbole F)
- . Le potentiel V s'exprime en Volt (symbole V)

2) Remplissons notre réservoir à l'aide d'un liquide à débit D constant. Le volume de liquide sera proportionnel au débit et au temps t.

$$V = D \cdot t.$$

De même si nous chargeons notre condensateur à courant constant i alors sa charge Q sera proportionnelle au courant et au temps t.

$$Q = i \cdot t.$$

Dans cette expression :

- . Q s'exprime en coulomb (C)
- . I s'exprime en Ampère (A)
- . t s'exprime en seconde (s).

3) Considérons un réservoir contenant une hauteur h de liquide. Plaçons un syphon comme sur la figure 61. Lorsque le syphon est amorcé le réservoir va se vider progressivement. Au départ, la hauteur h_0 étant relativement importante le débit est important et la hauteur diminue assez vite. Au fur et à mesure que la hauteur baisse le débit diminue jusqu'à s'annuler lorsque le réservoir est vide. C'est exactement le même phénomène qui se produit lorsque l'on décharge un condensateur à travers une résistance.

4) Impédance d'un condensateur

On désigne par impédance le rapport $\frac{V}{I}$, v étant la tension aux bornes de l'élément considéré, i étant le courant qui le traverse.

L'impédance d'un condensateur est inversement proportionnelle à la fréquence selon la formule

$$Z = \frac{1}{2\pi f C}$$

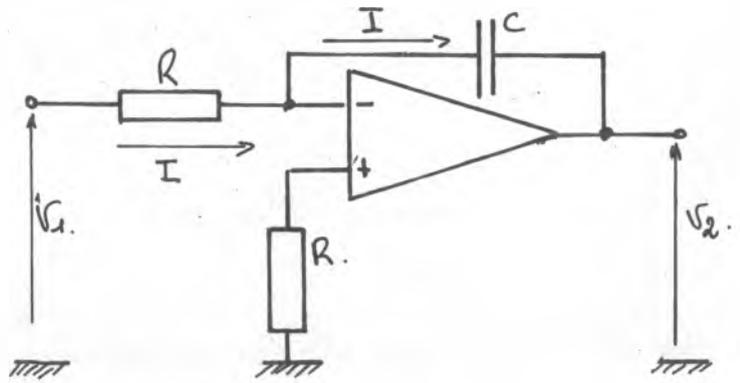


Fig. 62. integrateur.

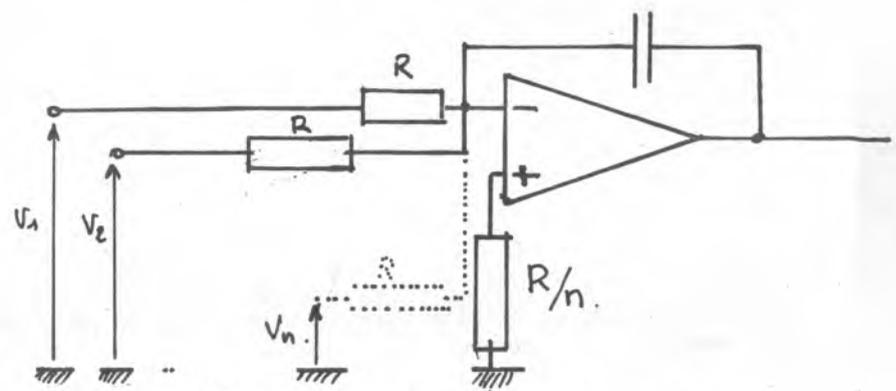


Fig. 63. integrateur de somme.

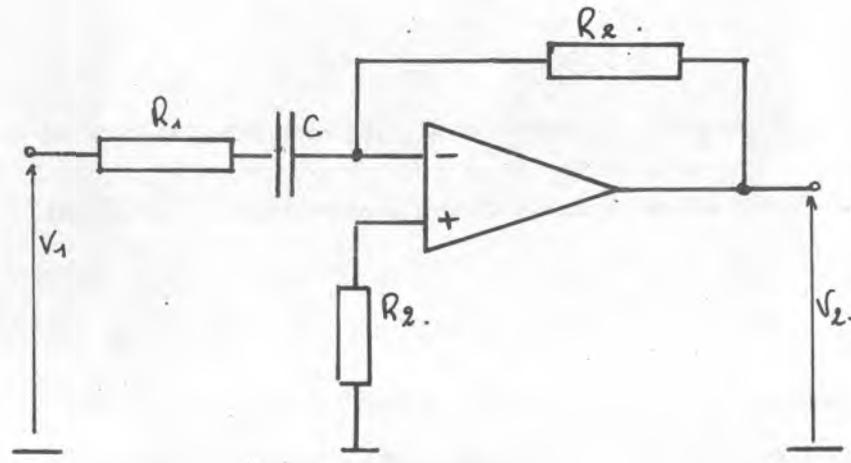
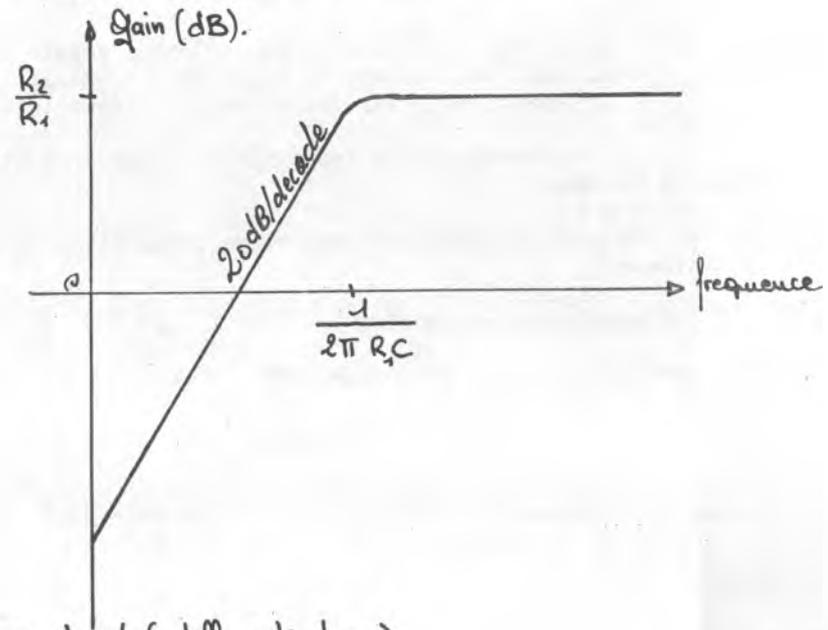


Fig. 64. filtre passe haut (differentiateur)



- . Z désigne l'impédance (en Ohm :)
- . C désigne la capacité (en Farad : F)
- . f désigne la fréquence(en Hertz : Hz).

Après ces rappels nous passerons à l'étude de quelques filtres actifs utilisant les amplificateurs opérationnels.

II Intégrateur

Considérons le circuit représenté par la figure 62.

Nous savons que les entrées d'un amplificateur opérationnel sont du même potentiel (ici la masse) et qu'elles ne consomment aucun courant.

Supposons au départ que V_2 et V_1 sont nuls. La résistance R n'est soumise à aucune différence de potentiel, il ne circule donc aucun courant à travers elle.

Appliquons maintenant une tension positive + V_0 en entrée. Le courant I sera $I = V_0 / R$. Ce courant va charger la capacité C. Or l'entrée - est fixée à la masse c'est donc V_2 qui va diminuer. Le courant J est constant nous pouvons donc affirmer :

$$Q = I t = -C V_2.$$

Ce qui donne $V_2 = -\frac{I}{C}t = -\frac{V_0}{RC}.t.$

L'application d'une tension positive V_0 sur l'entrée donne en sortie une rampe de tension négative proportionnelle au temps. De même l'application d'une tension V_1 négative donnerait une rampe positive en sortie.

Le montage INTEGRE la tension d'entrée. C'est un intégrateur.

III Intégrateur de somme

Un raisonnement analogue au précédent appliqué au circuit de la figure 63, montrerait que la sortie V_S est le résultat de l'intégration de la somme des tensions d'entrée V_1, V_2, V_n .

IV Filtres actifs

Les figures 64 à 69 donnent la constitution et les courbes de gain en fonction de la fréquence de quelques filtres actifs utilisant des amplificateurs opérationnels.

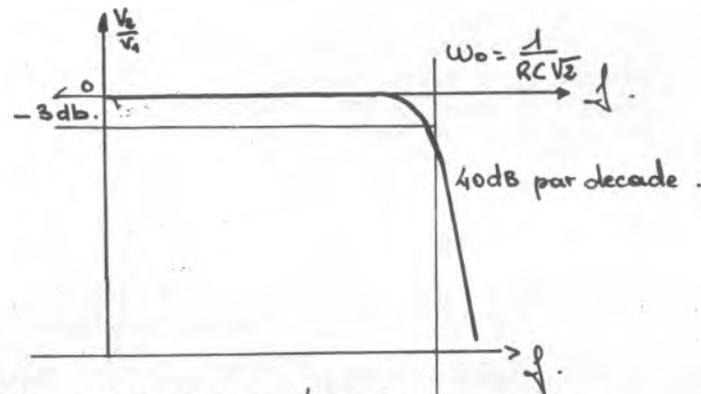
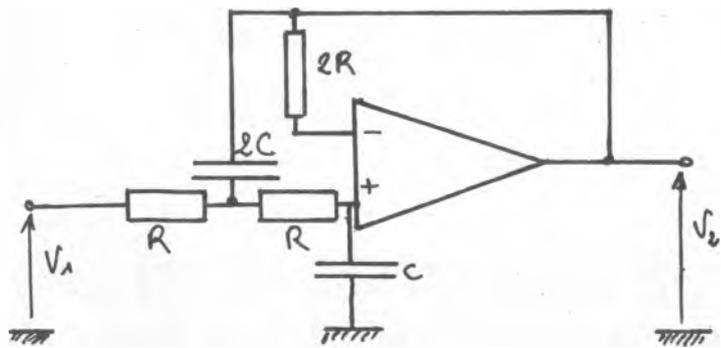


Fig. 67: filtre passe bas 40dB/decade.

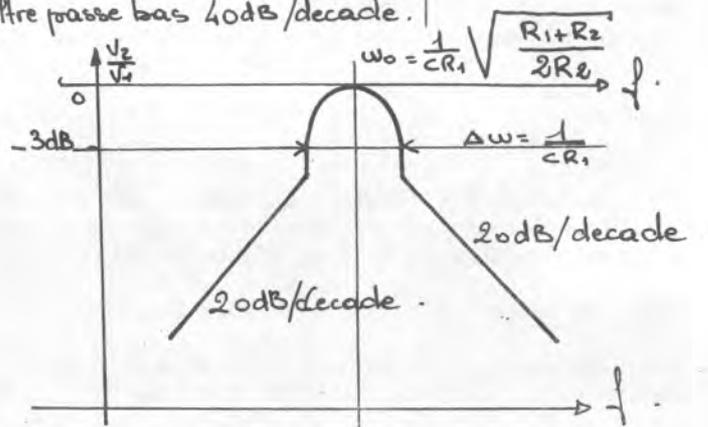
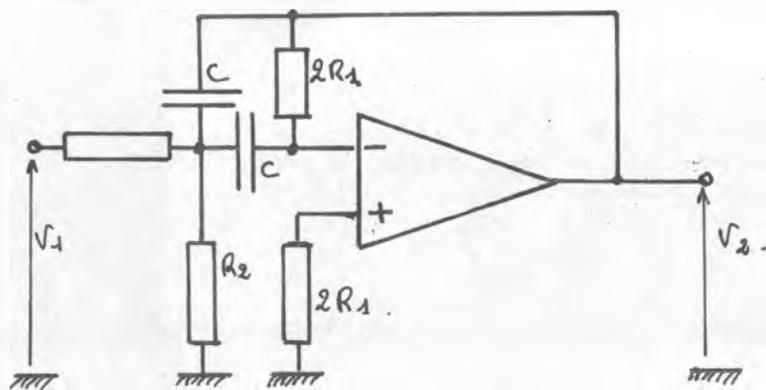


Fig. 69: filtre passe bande à surtension élevée

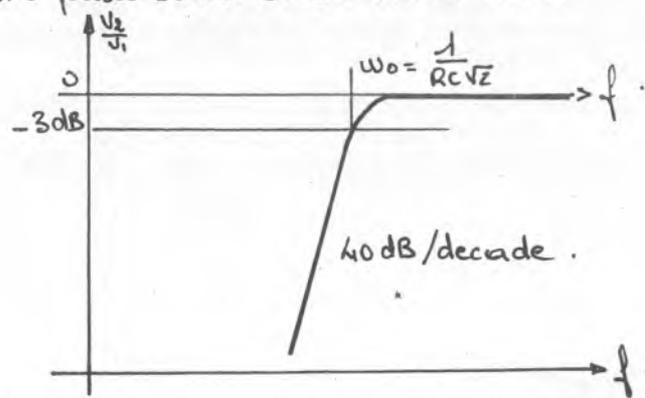
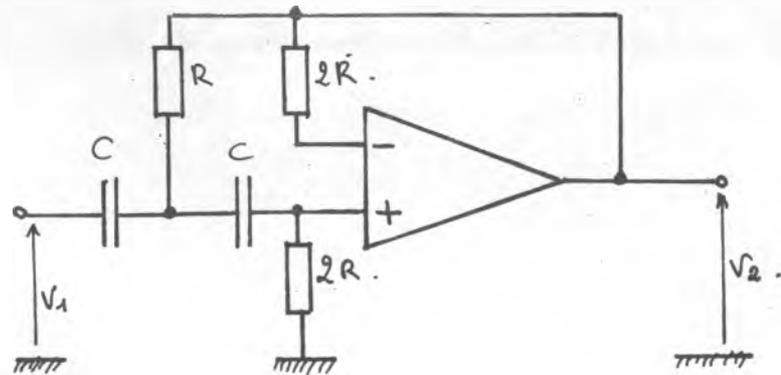


Fig. 68: filtre passe haut 40dB par decade.

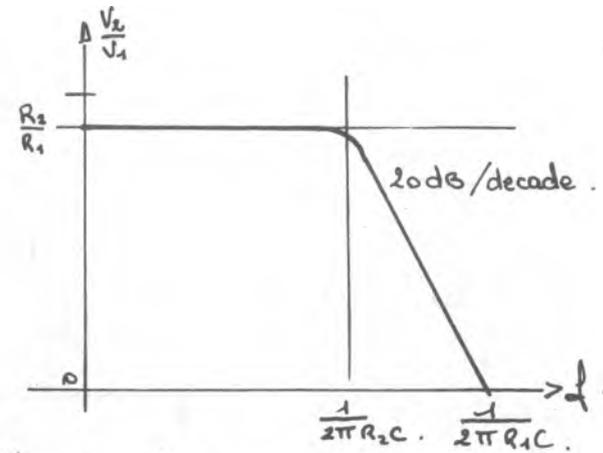
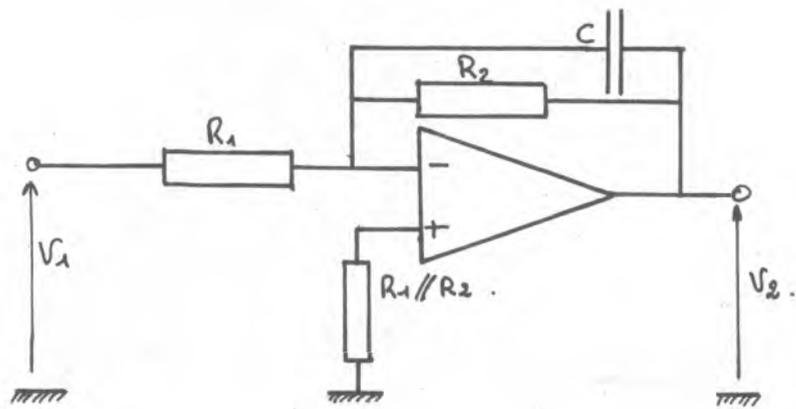


Fig. 65 filtre passe bas.

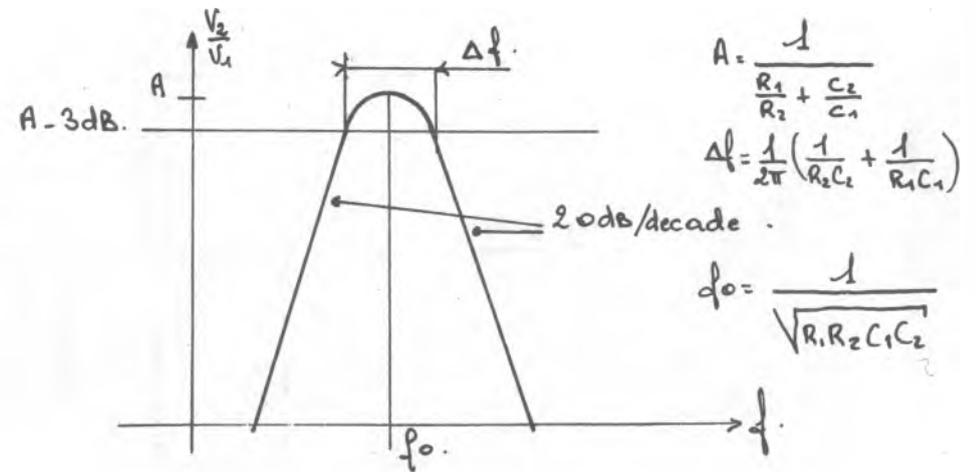
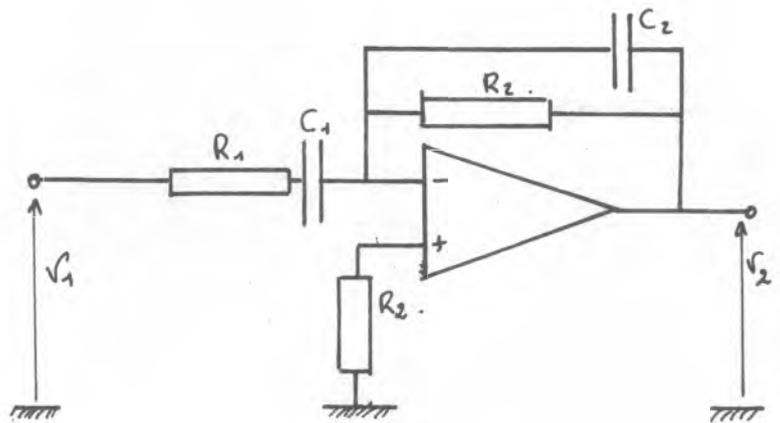


Fig. 66: filtre passe bande.

Fig. 70 a.

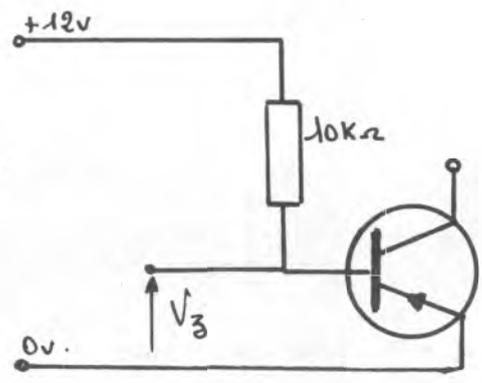
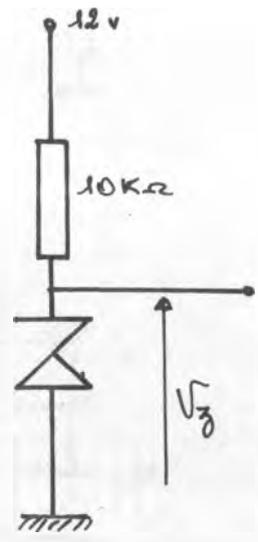
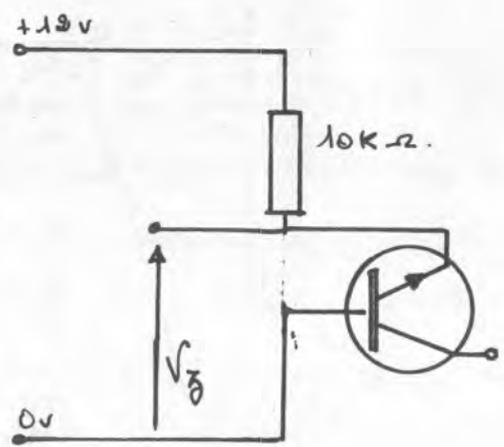


Fig. 70 b.



Chapitre 8 : Expériences

Nous allons réaliser successivement avec un 741 et un CM 3900 différents montages. Nous vous conseillons de faire ces expériences afin de vous familiariser avec les conditions pratiques d'utilisation des amplificateurs opérationnels.

I Utilisation pratique du 741

Le 741 est en principe alimenté par deux sources de tension : l'une positive et l'autre négative. Leur point commun étant généralement baptisé "masse". Dans nos expériences, nous pourrions utiliser 4 piles de 4,5 Volts reliées en série pour constituer une alimentation ± 9 Volts.

Une des conditions impératives à respecter est que les entrées + ou - d'un amplificateur opérationnels soient toujours alimentées en continu par des résistances de même valeur, ceci pour minimiser l'influence d'un déséquilibre éventuel entre les courants de polarisation des transistors d'entrées. Pour le 741, ces résistances ne dépasseront jamais 10 à 20 K en raison de la valeur des courants de polarisation.

Expérience 10

Cablez le circuit de la figure 39. Si nous nous fixons un courant de sortie maximal de 9 mA la résistance R aura la valeur $\frac{9}{10} \cdot 10^3$ soit environ 1 K. Nous relierons l'entrée au curseur d'un potentiomètre de 10 K dont les extrémités seront l'une à la masse et l'autre à + 9 Volts.

Nous allons vérifier que ce montage est bien un générateur de courant. Branchez un voltmètre à l'entrée + et la masse. Choisissez une résistance de charge $R_L = 1$ K. Appliquez 1 Volt sur V1. Mesurez la tension aux bornes de la résistance de charge R_L .

Vous trouverez 1 Volt. En effet, le courant I_0 sera égal à $\frac{V_1}{R}$ soit $\frac{1}{1000} = 1$ mA. Remplacez $R_L = 1$ K par $R_L = 4,7$ K. Vous trouverez une tension de l'ordre de 5 Volts, ce qui prouve que le courant I_0 ne dépend pas de la valeur de R_L du moins tant que la tension à ses bornes est suffisamment faible.

Expérience 11

$R_L = 1$ K. Faites varier V_1 de 0 à 4 Volts et mesurez la tension aux bornes de R_L elle varie aussi de 0 à 4 Volts. Le courant I_0 est bien proportionnel à la tension d'entrée V_1 .

Expériences 12 et 13

Refaites les expériences 10 et 11 adaptées au schéma de la figure 40.

Expérience 14

Le kit ne comporte pas de diode zener ; cependant il est possible d'utiliser la tension de claquage base-émetteur d'un transistor polarisé en inverse pour constituer une diode zener à peu de frais. Effectuez le montage de la figure 70 a. Mesurez la tension V_z : selon le type de transistor utilisé, V_z peut varier. Avec les transistors du kit elle est comprise entre 5 et 10 Volts.

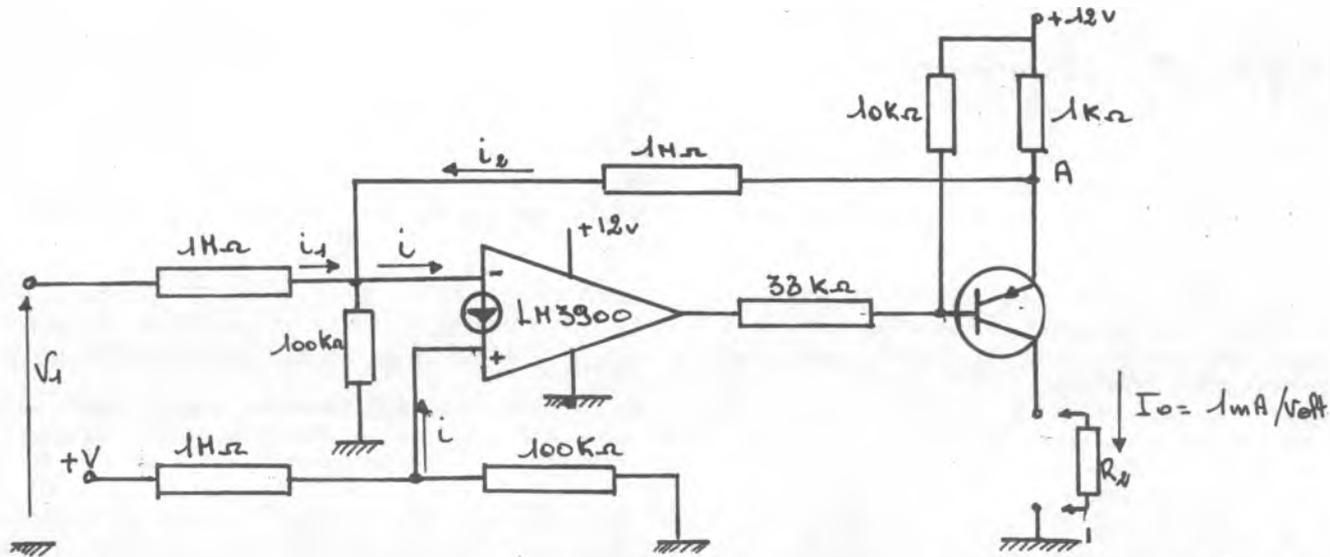
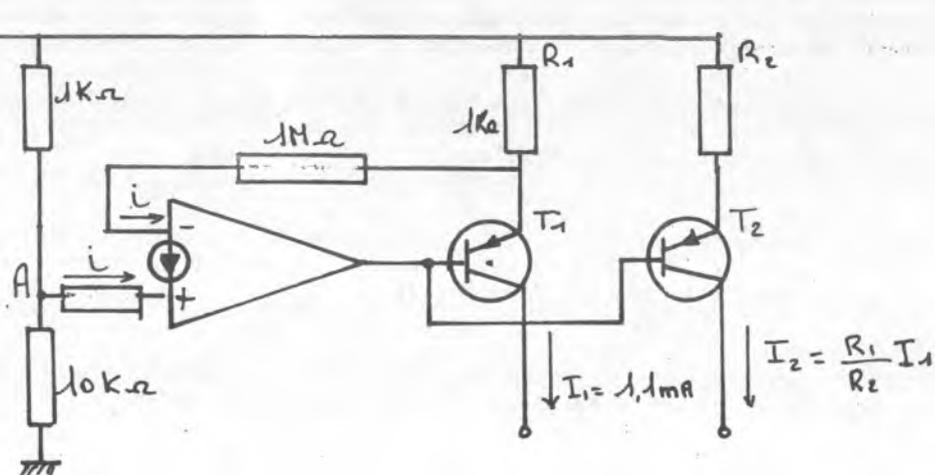


Fig 71: Générateur de courant utilisant un amplificateur du LM 3900

Fig 72: Générateur de courants fixes.



Expérience 24 Intégrateur

C'est le montage de la figure 62. Prenez $R = 10\text{ K}$ et $C = 220\text{ F}$. Reliez le côté + de C à la sortie de l'amplificateur opérationnel. La tension V_1 sera obtenue en réalisant le montage de la figure 71. La sortie sera reliée au voltmètre.

Lorsque le fil est relié à - 9Volts le condensateur se charge progressivement jusqu'à environ 8 Volts et ce de façon régulière.

II Utilisation pratique du LM 3900 (CD3401)

La plupart des montages que nous avons étudié jusqu'ici sont adaptables au LM 3900 encore faut-il tenir compte des caractéristiques particulières de celui-ci qui sont principalement :

- Une tension d'alimentation unique (jusqu'à + 36 Volts)
- Entrées sur des transistors en émetteur commun donc nécessite de les polariser par un courant continu appliqué aux entrées.

Remarque: La plupart des montages qui suivent sont extraits du manuel NATIONAL LINEAR QUAD APPLICATION BOOK publié par NATIONAL.

Expérience 25 Générateur de courant

C'est le schéma de la figure 71. Le courant de polarisation de l'entrée + est fourni par le pont $1\text{ M} - 100\text{ K}$, il est constant. Le courant de polarisation de l'entrée - sera donc maintenu constant par la résistance de 1 M placé contre réaction. Si $V_1 = 0$ alors $i_1 = 0$ et $i_2 = i$ est imposé par la sortie de l'amplificateur opérationnel. Pour ce faire, la tension en A sera égale à + V et le courant I_0 sera nul.

Supposons $V_1 = 1\text{ Volt}$, alors $i_1 = 1\text{ A}$. Or $i_1 + i_2 = i$ doit être conservé donc le potentiel du point A va diminuer de 1 Volt. Le courant I_0 sera donc égal à 1 A.

Réalisez ce générateur de courant et vérifiez son bon fonctionnement.

Expérience 26 Générateurs de courants fixes

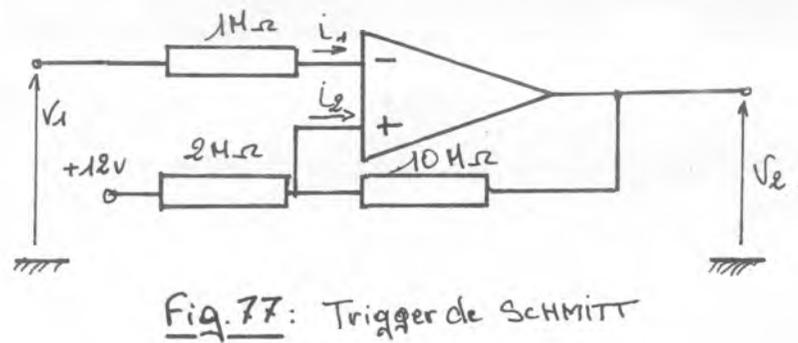
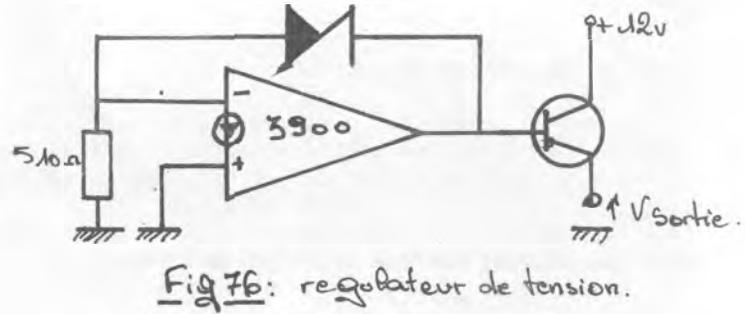
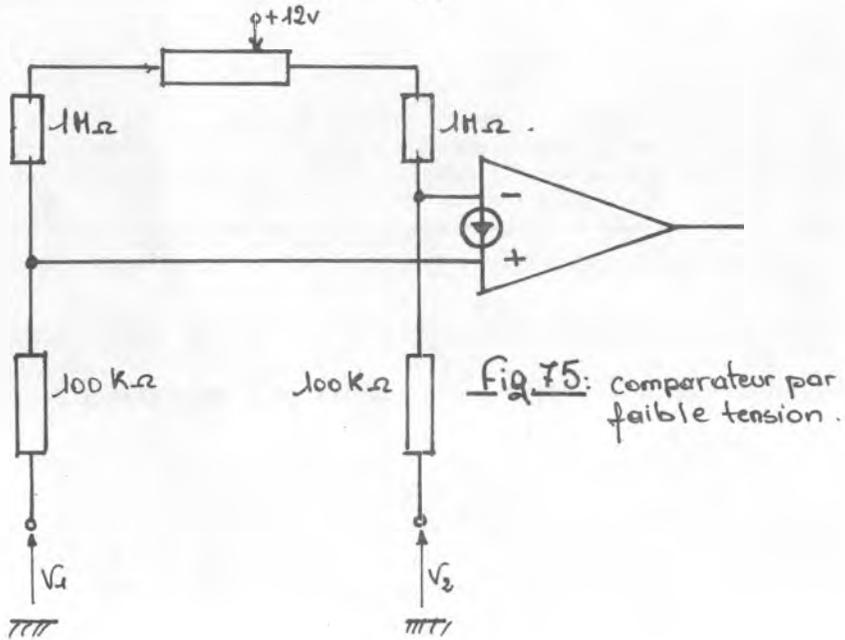
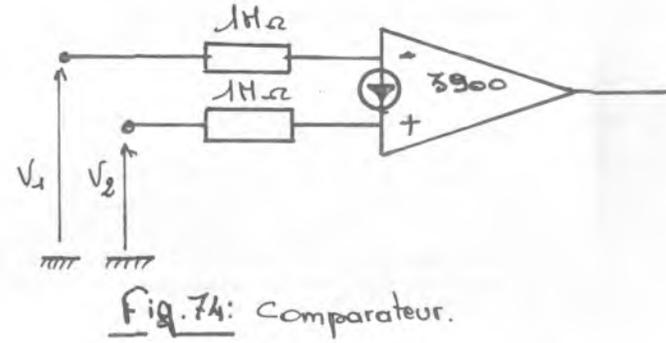
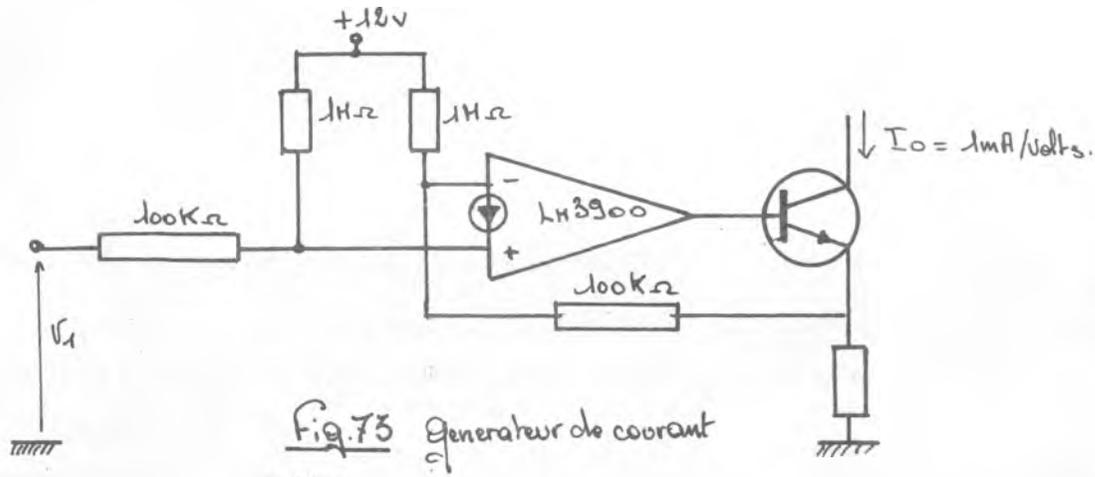
Etudions le circuit de la figure 72. Calculons le courant de polarisation de l'entrée +. La tension en A est égale à :

$$V_A = 12 \cdot \frac{10}{1 + 10} = \frac{12}{11} \neq 11\text{ Volts.}$$

donc $i = 11 \times 10^{-6}\text{ A}$. Soit 11 microampères.

La sortie de l'amplificateur commandera la base de T1 de façon à ce que le même courant i entre par l'entrée -. Le potentiel en B sera donc maintenu à 11 Volts et le courant I_1 sera égal à 1 A. Si l'on considère que les tensions V_{BE} sont égales pour T1 et T2 on peut dire que $I_2 = I_1 \cdot \frac{R_1}{R_2}$.

Cablez le circuit de la figure 72 et vérifiez son fonctionnement.



Expérience 15

Même expérience que la précédente en utilisant un transistor NPN monté comme l'indique la figure 70 b. Vous utiliserez l'un ou l'autre de ces montages pour réaliser les circuits des expériences suivantes.

Expérience 16

Réalisez le montage de la figure 42, en prenant $R = 1 \text{ K}$. Le pont $R_1.R_2$ sera constitué par un potentiomètre de 10 K . Faites varier la tension appliquée sur l'entrée + par le potentiomètre : la tension V_{ref} passera de 0 à V_z .

Expérience 17 Diode sans seuil.

Réalisez le montage de la figure 45, V_1 sera pris sur le curseur d'un potentiomètre branché entre + 9 V et la masse. La tension de sortie suit la tension d'entrée V_1 .

Reliez le potentiomètre non plus à + 9 V mais à - 9 V et faites varier V_1 . La tension de sortie reste nulle.

Expériences 18 et 19

Réalisez le montage de la figure 46. V_1 variera de 0 à 9 Volts. Vous vérifierez que V_3 passe de 0 à - 9 Volts et que V_2 est nul. Si V_1 varie de 0 à - 9 Volts, c'est V_3 qui est nul et V_2 qui passe de 0 à 9 Volts.

Expérience 20 Trigger de SCHMITT

Cablez le circuit de la figure 50 en choisissant $R_1 = R_2 = 10 \text{ K}$ et $R_3 = 4,7 \text{ K}$ (ou 2 résistances de 10 K en parallèle) V_1 sera pris au curseur d'un potentiomètre 10 K branché entre + V et - V. V_2 sera visualisée sur un témoin logique. Vérifiez le fonctionnement en trigger de SCHMITT.

Expérience 21 Multivibrateur astable

Cablez le multivibrateur astable de la figure 55 en choisissant $R_1 = R_3 = 10 \text{ K}$, R_2 variable de 100 K . C constitué de deux condensateurs de l'ordre de 220 F monté en série + à -. La sortie sera visualisée sur un témoin logique. La variation de R_2 ajustable fait varier la fréquence de fonctionnement de l'astable.

Expérience 22 Monostable

Pour réaliser le monostable de la figure 57, choisissez $R_1 = R_2 = 10 \text{ K}$. Le condensateur C sera identique à celui de l'expérience précédente. C_1 aura environ 1 F . V_{ref} sera égale à - 1 Volt obtenue par un pont diviseur $1 \text{ K} - 10 \text{ K}$.

Touchez l'entrée avec un fil relié à + 9 Volts. Le témoin logique visualisant la sortie va s'éteindre pendant quelque instants.

Expérience 23 Bistable

Réalisez le circuit de la figure 59 en choisissant $R_1 = 5 \text{ K}$, $R_2 = R_3 = 10 \text{ K}$, $C = 1 \text{ F}$. L'entrée sera reliée à un fil que vous reliez successivement à + 9 Volts ou - 9 Volts pour faire basculer le bistable.

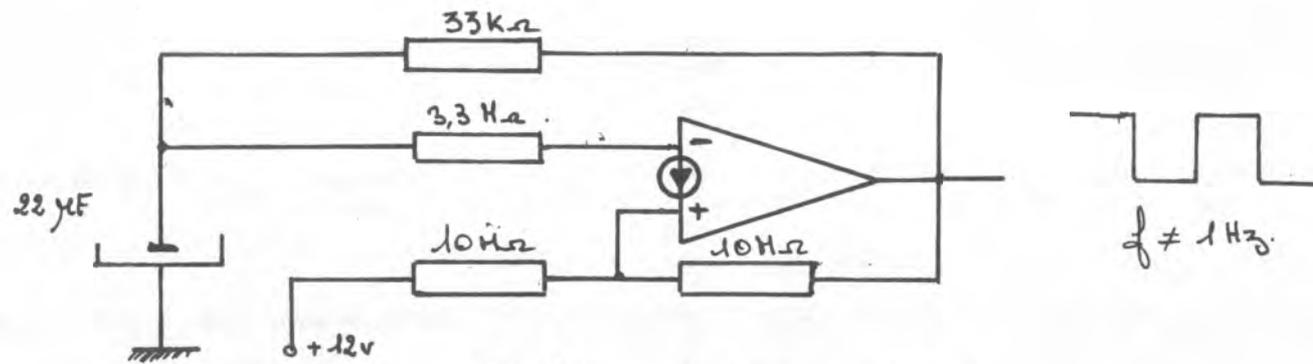


Fig 78: multivibrateur astable

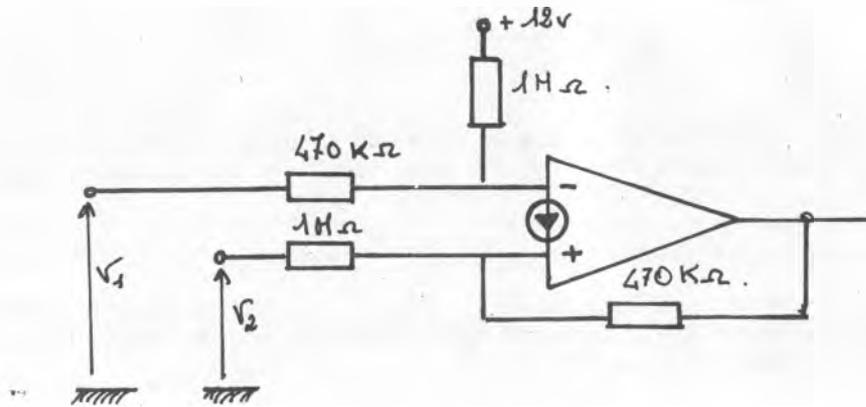


Fig 79: bistable

Expérience 27

Il existe encore une possibilité de réaliser un générateur de courant commandé par tension : c'est le circuit de la figure 73. Cablez-le et refaites le raisonnement approprié pour expliquer son fonctionnement.

Expérience 28 Comparateur.

Un amplificateur de NORTON type 3900 monté comme l'indique la figure 74, effectue la comparaison des deux tensions positives V_1 et V_2 dont la valeur peut atteindre la centaine de volts sans inconvénient pour le circuit intégré.

Expérience 29 Comparateur de tensions faibles

C'est le circuit de la figure 75. Les tensions d'entrée étant faibles (à partir de 0,2 Volts) le courant de polarisation des entrées est fourni par les résistances de 1 M en série avec la moitié d'un potentiomètre de 100 K qui permet de régler le zéro du comparateur (on fera $V_1 = V_2$ et on réglera le potentiomètre à la limite du basculement).

Expérience 30 Régulateur de tension

Le circuit de la figure 76 représente un régulateur de tension dont la tension de sortie est égale à $V_Z + V_{BE}$ soit environ $V_Z + 0,6$ Volts.

Expérience 31 Trigger de SCHMITT

C'est le circuit de la figure 77. Faisons $V_1 = 0$ Volt. Le courant i_1 est nul.

$$i_2 = \left(6 + \frac{V_2}{10}\right) \text{ microampères.}$$

On en déduit que V_2 est proche de 12 Volts (supposons 10 Volts pour simplifier), on aura donc :

$$i_2 = 7 \text{ microampères.}$$

Faisons croître V_1 . Jusqu'à 0,6 V (V_{BE}) i_1 reste nul. Puis il prend la valeur $i_1 = \frac{(V_1 - 0,6)}{10}$ en microampères. Lorsque i_1 atteint et dépasse i_2 , la sortie V_2 passe à environ 0 Volt. Le courant i_2 est donc réduit à 6 microampères pour une tension V_1 égale ou supérieure à 7 Volts. Si V_1 décroît alors il y aura basculement lorsque V_1 atteindra 6 Volts. L'hystérésis est de 1 Volt environ.

Expérience 32 Multivibrateur astable

Ce sera comme pour les amplificateurs opérationnels classiques. Un trigger de SCHMITT rebouclé sur lui-même par un circuit R.C. Nous avons déjà exposé son fonctionnement aussi nous contenterons-nous de vous demander de vérifier sa bonne marche en cablant le circuit de la figure 78.

Expérience 33 Bistable

Vérifiez que l'application d'une tension positive sur l'entrée V_1 du montage de la figure 79 provoque le basculement de la sortie à + V. Vérifiez que la même tension sur V_2 ramène la sortie à zéro.

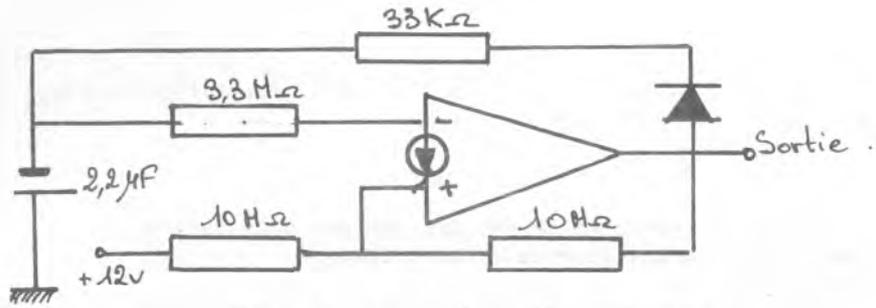


Fig. 80: generateur d'impulsions.

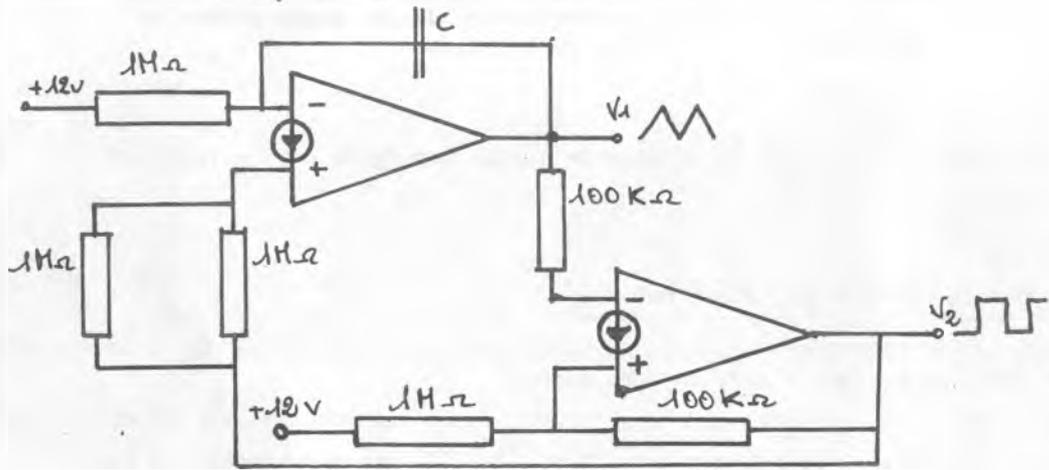


Fig. 81: generateur de fonction.

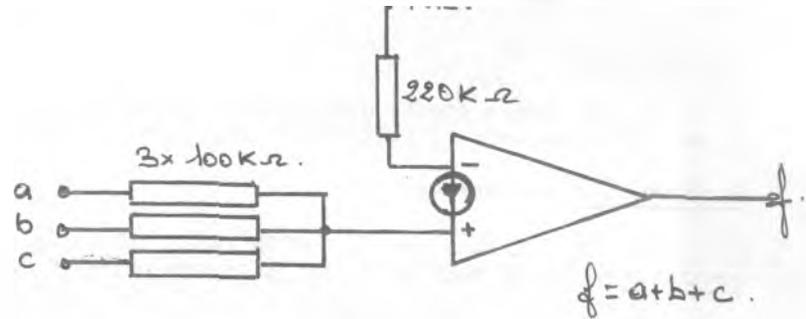


Fig. 81a. porte "ou"

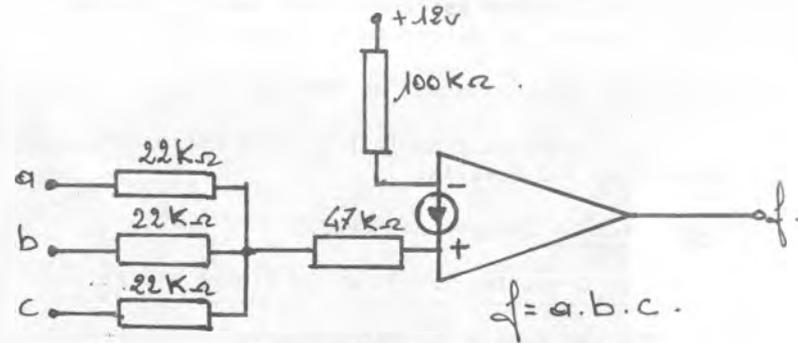


Fig. 81b. porte "ET"

Expérience 34 Générateur d'impulsions

Si nous modifions un astable en ajoutant une diode comme l'indique la figure 80, nous obtenons un générateur d'impulsions. La sortie sera à l'état haut pendant environ 0,1 seconde et à l'état bas pendant près de 10 secondes avec les valeurs choisies pour ce schéma.

Expériences 35 et 36 Portes logiques ET et OU

Ce sont les schémas des figures 81 a et b qui réalisent ces fonctions. Réfléchissez au fonctionnement de ces circuits en les réalisant pour les vérifier.

Expérience 37 Générateur de fonction

Un tel générateur est représenté à la figure 81. Il se compose d'un intégrateur suivi d'un trigger de SCHMITT dont la sortie est rebouclée sur l'entrée de l'intégrateur. Supposons $V_2 = 0$: le condensateur C se charge à courant constant $i = 12$ microampères jusqu'au seuil haut du trigger de SCHMITT soit environ 10 Volts. A ce moment V_2 passe à environ 12 Volts et le condensateur C se décharge à courant constant jusqu'au seuil bas soit environ 2 Volts. La période d'un tel générateur est environ

$$T = 2 \times \frac{8}{12} \times C \quad (T \text{ est exprimé en seconde et } C \text{ en microfarads)}$$

$$T = 1,3 \cdot C$$

Choisissez une valeur convenable de C pour obtenir des phénomènes lentement variables donc observables avec le volt-mètre.

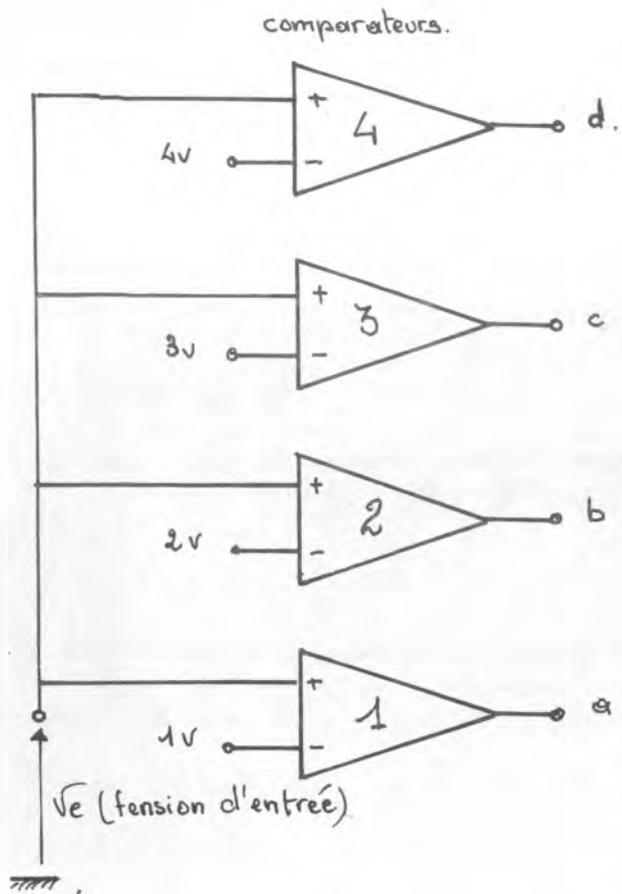


Fig. 82: conversion analogique numérique.
par comparaison des tensions

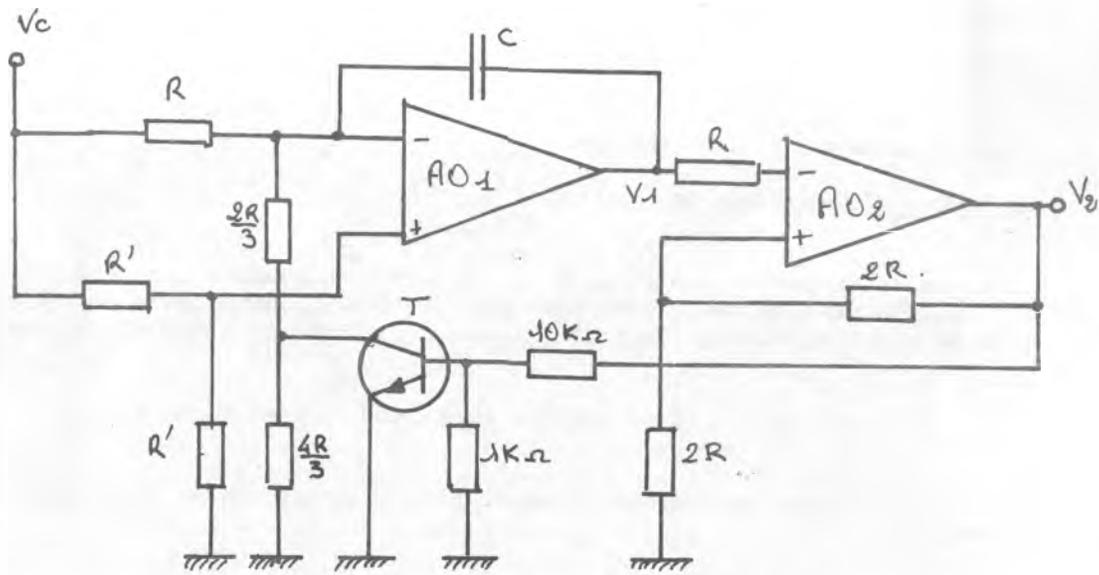


Fig 83: oscillateur commandé par tension

Chapitre 9 : Conversion analogique - numérique

La conversion analogique - numérique transforme une grandeur analogique (par exemple une tension) en une grandeur numérique directement utilisable par les circuits logiques. Un voltmètre numérique n'est pas autre chose qu'un convertisseur analogique - numérique : on lui applique une tension et on lit sa valeur sur les afficheurs.

Il existe plusieurs façons de procéder à une telle conversion. Nous allons dans ce chapitre en étudier quelques-unes.

I Conversion analogique numérique par comparaison

Nous savons qu'un amplificateur opérationnel peut être utilisé en comparateur. La méthode de conversion par comparaison de tension se résume par le schéma de la figure 82 qui comporte 4 comparateurs dont les entrées - sont reliées aux tensions de référence égales à 1, 2, 3 et 4 volts. Les entrées + sont reliées à la tension V_e à mesurer. Cinq cas peuvent se présenter :

- 1) V_e est inférieure à 1 Volt, alors les sorties a, b, c et d sont toutes à 0
- 2) V_e est comprise entre 1 et 2 Volts alors $a = 1$, $b = c = d = 0$
- 3) V_e est comprise entre 2 et 3 Volts alors $a = b = 1$, $c = d = 0$
- 4) V_e est comprise entre 3 et 4 Volts alors $a = b = c = 1$, $d = 0$
- 5) V_e est supérieure à 4 Volts, dans ce cas $a = b = c = d = 1$.

Il suffit de faire suivre ce montage par un décodeur approprié pour afficher en clair la valeur de la tension V_e . Ce montage a l'avantage de ne présenter aucun retard entre l'affichage et l'application de V_e (au temps de propagation des comparateurs près). Cependant il nécessite 1 comparateur par point de mesure. On entend par point de mesure le nombre de valeurs différentes que peut prendre la sortie du convertisseur.

II Conversion tension-fréquence

Nous avons vu qu'il est possible de mesurer les fréquences à l'aide de circuits logiques. Il existe des oscillateurs dont la fréquence est proportionnelle à une tension extérieure. Ce sont des oscillateurs commandés par tension ou plus brièvement des V. C. O. (de Voltage Controlled Oscillator).

Considérons l'oscillateur représenté par la figure 83. Il se compose d'un intégrateur à l'entrée un peu particulière suivi d'un trigger de SCHMITT.

Supposons $V_2 = 0$, le transistor T est bloqué et l'amplificateur A01 est attaqué par le circuit équivalent de la figure 84 a. L'entrée - étant constamment au potentiel de l'entrée + soit $VC/2$ le courant i_1 , traversant la résistance $\frac{2}{3}R$ et déchargeant C sera égal à :

$$i_1 = \left(\frac{2}{3}VC - \frac{1}{2}VC\right) \frac{3}{2R} = \frac{VC}{4R}$$

La capacité C se décharge à courant constant jusqu'à atteindre le seuil bas du trigger qui bascule alors ; $V_2 = +V$ et le transistor se sature en court-circuitant la résistance R située entre son collecteur et son émetteur. Cela nous donne le schéma équivalent de la figure 84 b. Le courant i_2 sera égal à :

$$i_2 = \left(\frac{1}{2}VC - \frac{2}{5}VC\right) \frac{5}{2R} = \frac{5VC - 4VC}{10} \times \frac{5}{2R} = \frac{VC}{4R}$$

Le condensateur se charge à courant constant jusqu'au seuil haut du trigger. Les signaux V_1 et V_2 sont représentés par la figure 85.

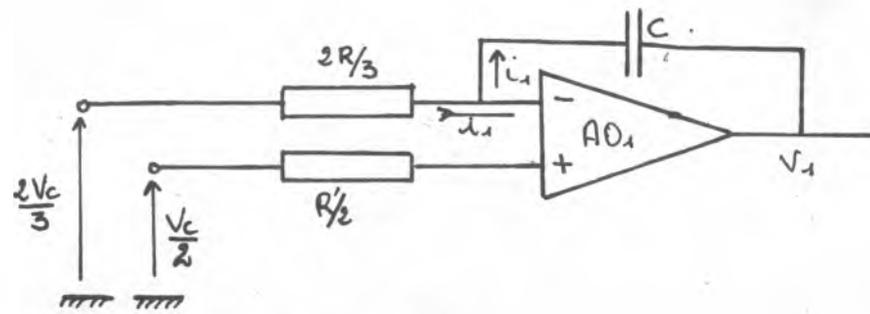


Fig 84 a.

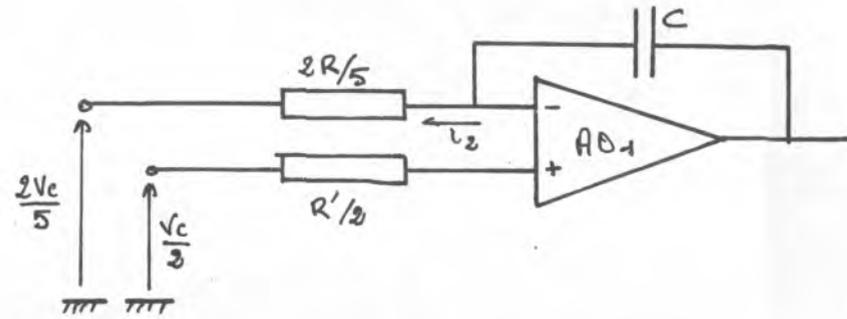


Fig. 84 b.

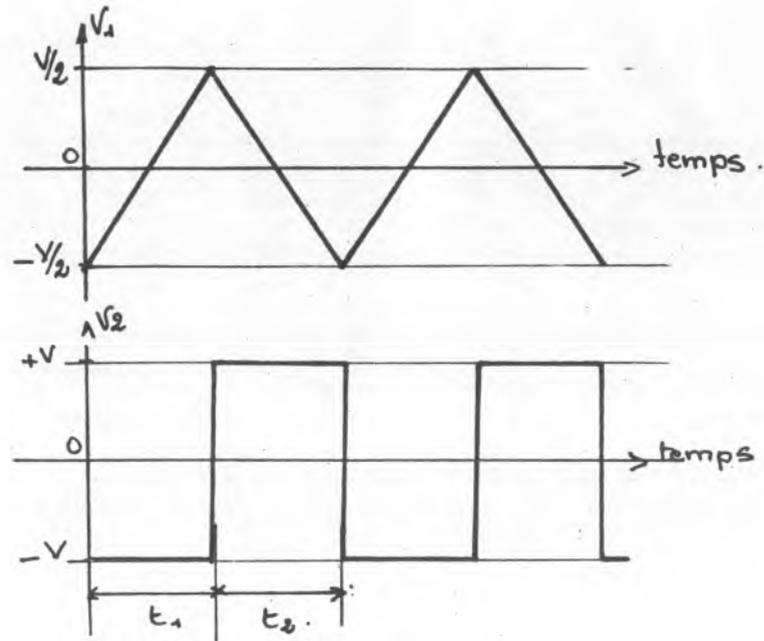


Fig 85:

Les temps t_1 et t_2 sont égaux entre eux. On peut les calculer par la formule :

$$Q = C V = i t$$

$$\text{Soit } t = \frac{CV}{i} = C.V \cdot \frac{4R}{VE}$$

$$\text{La période des signaux } V_1 \text{ et } V_2 \text{ sera } T = 2t = \frac{8 C.V \cdot R}{VC}$$

$$\text{Nous en tirons } f = \frac{1}{T} = \frac{VC}{8.C.V \cdot R}$$

La fréquence est proportionnelle à la tension de commande VC. Il s'agit bien d'un V.C.O.

Pour utiliser un tel V.C.O. en convertisseur analogique-numérique, il suffira de choisir C et R de façon à ce que l'on ait par exemple $f = 10 \cdot VC$. Dans ce cas, la fréquence de sortie sera de 1 Hz par 100 millivolts. Nous mesurerons cette fréquence avec un fréquencemètre numérique et nous pourrons en déduire la valeur de la tension à mesurer VC.

III Conversion tension-temps (Simple rampe)

Il s'agit de transformer la tension inconnue à mesurer en un intervalle de temps qui lui est proportionnel. Dans la pratique, nous comparerons deux tensions (fig. 86) :

- L'une est la tension d'entrée V_0

- L'autre est une rampe de tension linéaire (proportionnelle au temps) dont l'expression est $V = kt$.

La sortie du comparateur donne une impulsion dont la largeur est proportionnelle à la tension à mesurer, en effet la sortie est saturée à $+V$ tant que la rampe est inférieure à V_0 .

L'intersection est obtenue au point $V_0 = kT$ soit $T = \frac{V_0}{k} = K V_0$

Le temps T sera mesuré en comptant les impulsions issues d'une horloge de référence de période T_0 . Le nombre d'impulsions comptées sera $n = \frac{T}{T_0} = \frac{K}{T_0} V_0$

Si nous choisissons convenablement K et T_0 le nombre n donné par les compteurs peut être directement égal à la tension d'entrée. En conséquence :

- K doit être constant : la pente de la rampe de tension doit rester rigoureusement constante.

- T_0 donc la fréquence de l'horloge de référence doit être elle aussi rigoureusement constante.

Il y a deux paramètres à contrôler de façon précise.

IV Conversion tension-temps (double rampe)

Le procédé double rampe permet de se passer d'une fréquence d'horloge précise et stable. Son principe est donné à la figure 87.

- Pendant un intervalle de temps fixe NT_0 (T_0 étant la fréquence d'une horloge) on produit une rampe dont la pente est proportionnelle à la tension à mesurer V_0 . Au bout de NT_0 la tension atteinte est $V = KV_0 NT_0$.

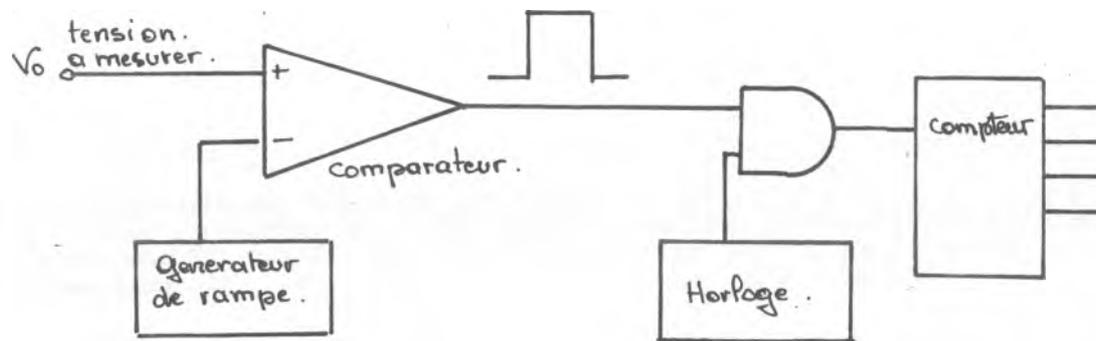
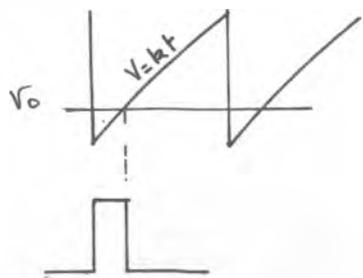


Fig. 86: principe de la conversion simple rampe.

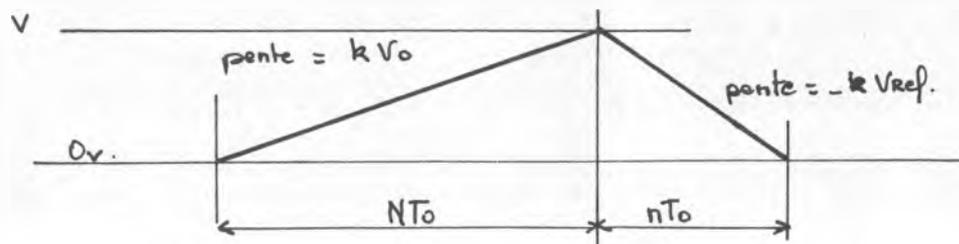


Fig. 87: conversion. double rampe.

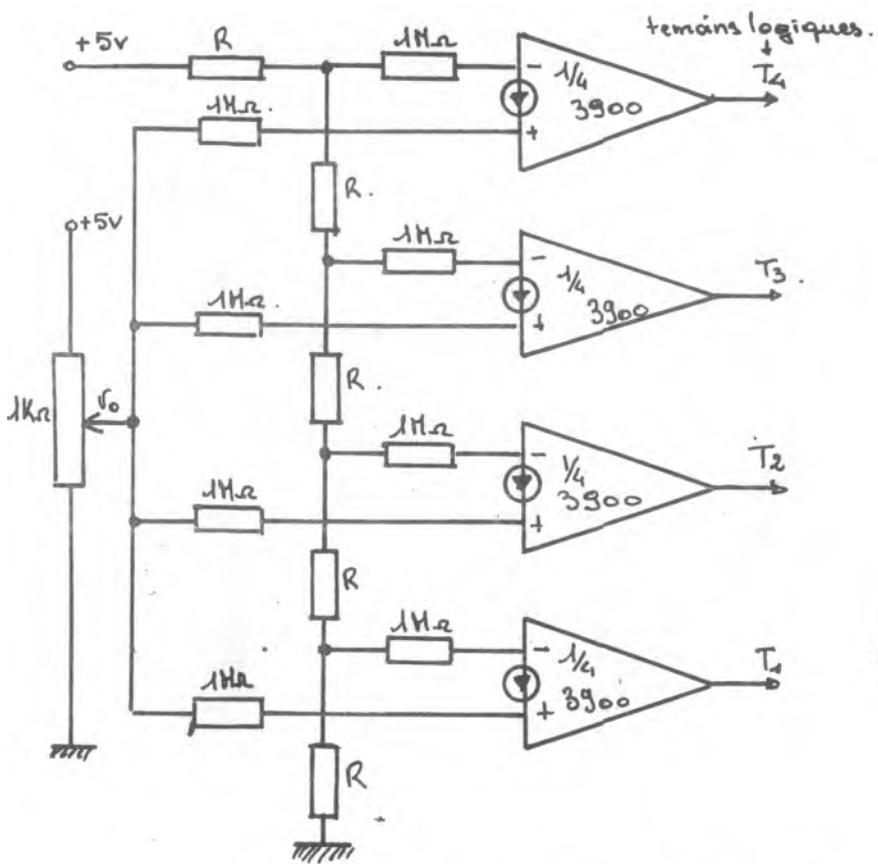


Fig. 88: conversion. par comparaison. de tension.

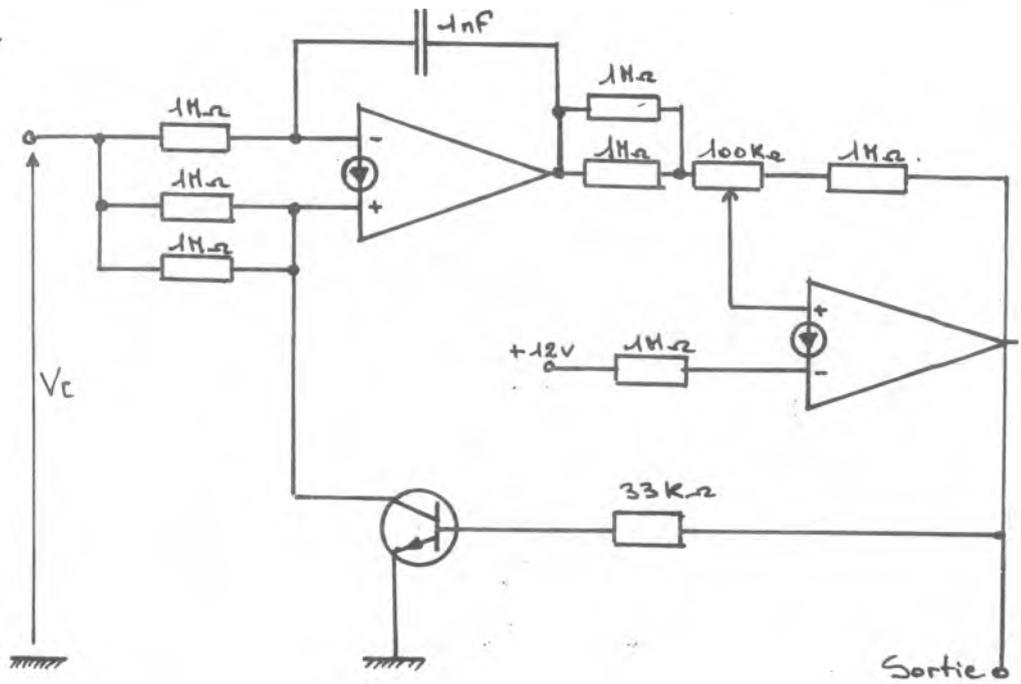


Fig. 89: oscillateur. commande' par tension

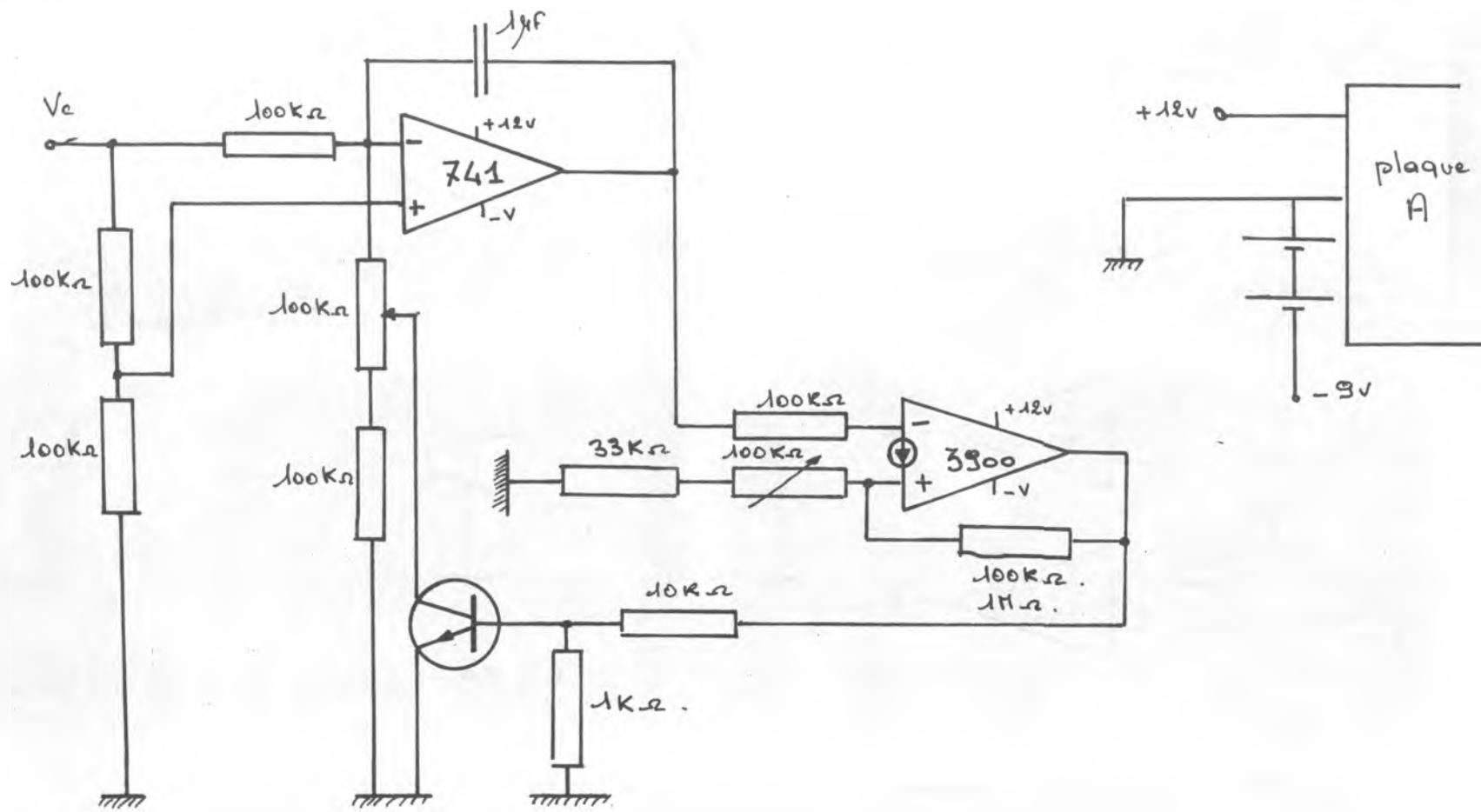


Fig. 90

- Ensuite la pente de la rampe est inversée et maintenue proportionnelle à une tension de référence V_{Ref} .
 La tension est $v = V - KV_{Ref} \cdot t = K.Vo.N.To - K.V_{Ref} \cdot t$.
 Au bout du temps $n.To$ la tension V est à nouveau nulle :

$$0 = K.Vi.N.To - K.V_{ref}.n.To$$

$$K.V_{ref}.n.To = K.Vo.N.To$$

$$n = \frac{N}{V_{Ref}} \times Vo$$

Le nombre N peut être maintenu rigoureusement constant : le temps $N.To$ sera obtenu en comptant par exemple 100 impulsions à l'aide de compteurs logiques. Il n'y a donc plus qu'un seul paramètre à maintenir constant : V_{Ref} (au lieu de 2 pour la conversion simple-rampe).

V Expériences

Expérience 38 Conversion A/N par comparaison de tensions

Le schéma de principe de la figure 82 sera transformé pour obtenir celui de la figure 88. Les tensions de référence 1, 2, 3, 4 Volts sont obtenues par un diviseur de tension composé de cinq résistances d'égales valeurs (inférieures à 100 K). Selon la tension Vo à mesurer, les témoins logiques T1 à T4 vont s'illuminer.

Expérience 39 V.C.O.

Réalisez le circuit représenté par la figure 89. C'est un oscillateur commandé par tension (V.C.O). On peut obtenir un voltmètre digital en le faisant suivre d'un fréquencemètre. Pour l'étalonnage appliquez 5 Volts (tension régulée plaque A) sur l'entrée Vo et réglez le potentiomètre p pour afficher 500 Hertz. Ce voltmètre n'est pas parfait.

Expérience 40 V.C.O.

C'est l'oscillateur commandé par tension du paragraphe II que nous allons réaliser avec les valeurs de la figure 90. Vous remarquerez que les circuits sont alimentés en + 12 Volts et en - 9 Volts à cause de la présence d'un 741. La linéarité obtenue est meilleure que pour le circuit précédent.



CONCLUSION

C'est ici que se termine notre cours. Nous n'avons bien sûr pas fait le tour de tous les circuits et de toutes les applications. C'est pratiquement impossible à cause de l'extrême diversité des circuits intégrés et des montages qu'ils permettent de réaliser. Cependant nous aurons atteint notre but si au terme de cette étude nous vous avons inculqué les bases de la logique, et des amplificateurs opérationnels.

Vous êtes, et nous en sommes convaincus, capables de réaliser et comprendre les montages intégrés les plus complexes c'est maintenant à vous de faire vos propres montages. Nous vous souhaitons beaucoup de plaisir dans la pratique de l'électronique.

Un conseil encore : vous aurez certainement à consulter une documentation abondante sur les circuits intégrés ; n'ayez pas peur d'ouvrir un catalogue pour vérifier la fonction ou le brochage des circuits intégrés que vous utiliserez. La documentation est en fait la base de l'électronique.



BROCHAGE

FONCTION

EQUIVALENCES

LEXIQUE

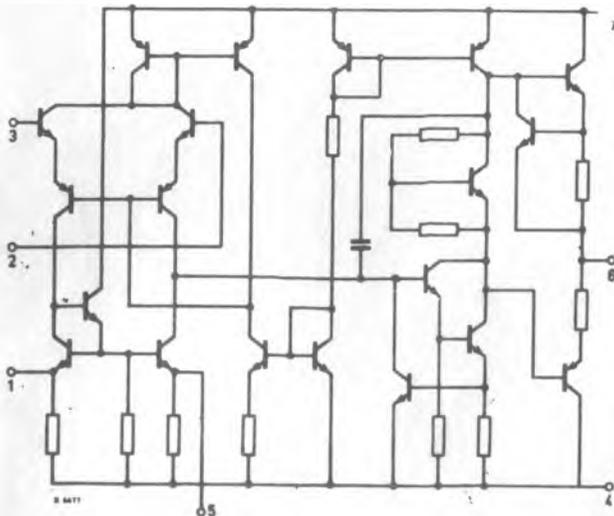
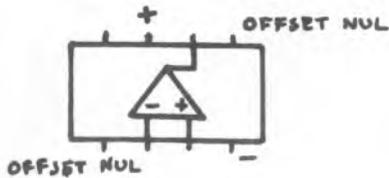
GND = GROUND = MASSE
 IN = INPUT = ENTRÉE
 OUT = OUTPUT = SORTIE
 CLOCK = HORLOGE
 PRESET = PREPOSITIONNEMENT
 CLEAR = EFFACEMENT
 ENABLE = DEVEROUILLAGE
 $V_{CC} = V_{DD} = +$
 $V_{SS} = GND = -$

N.B TOUS LES CIRCUITS SONT REPRÉSENTÉS EN VUE DE DESSUS

AMPLIFICATEUR OPÉRATIONNEL

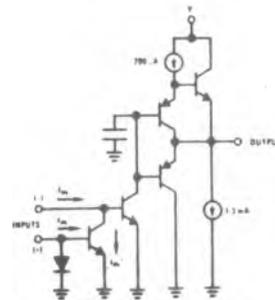
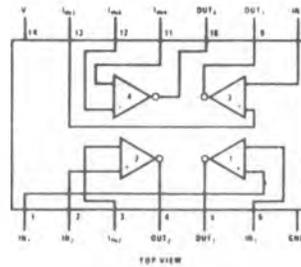
741

- LM 741
- UA 741
- μA 741C
- MC 1741

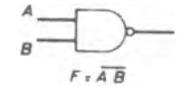


QUADRUPLE AMPLIFICATEUR

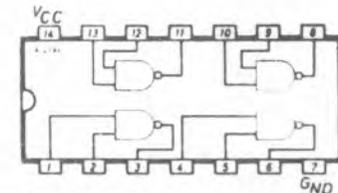
- LM 3900
- MC 3401
- CD 3401



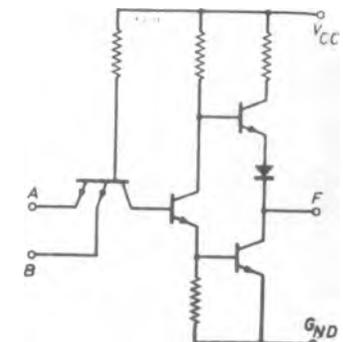
CIRCUIT INTEGRE TTL

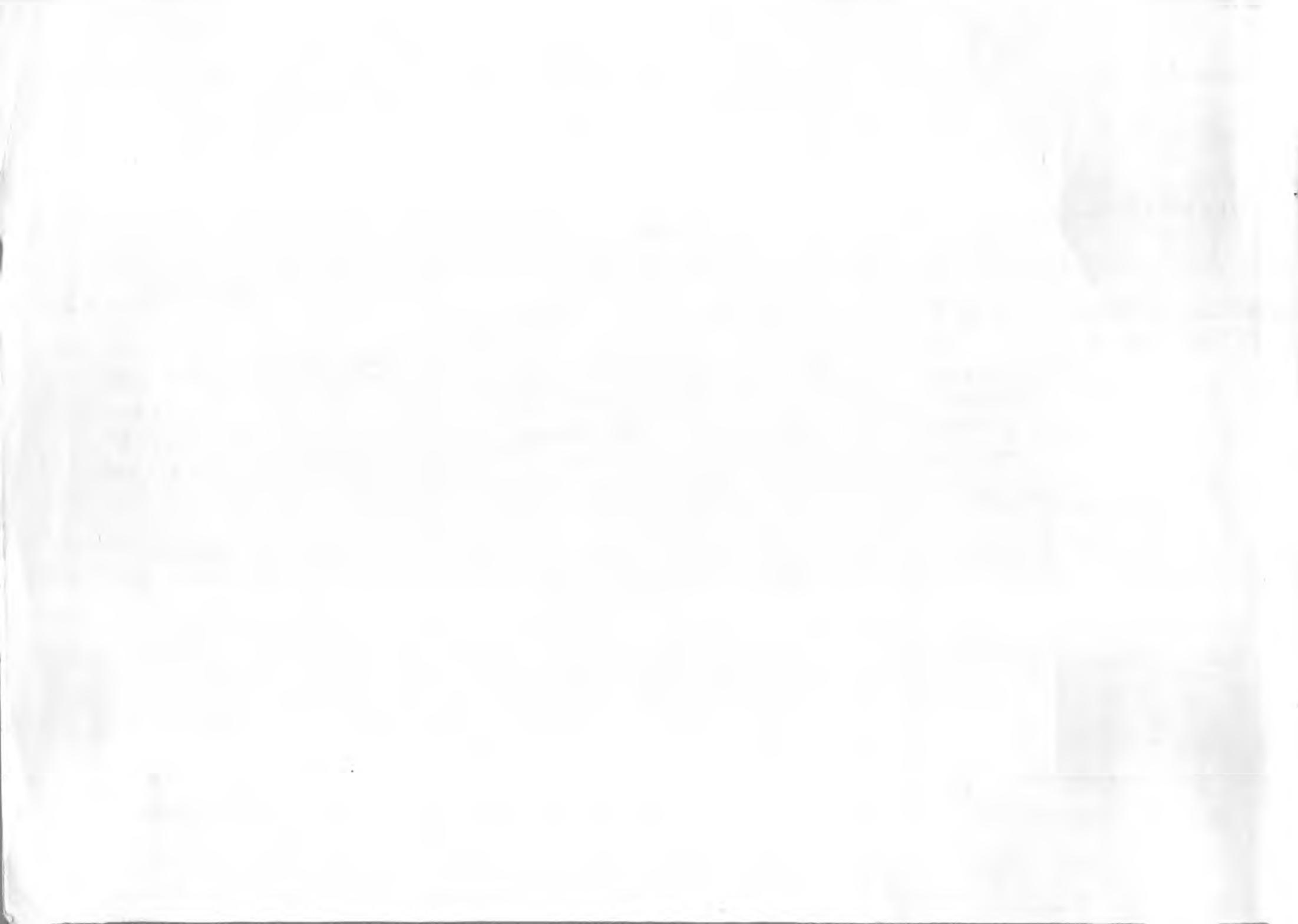


- SN 7400
- DM 7400
- SFC 400
- GF 7400



Quadruple opérateur ET- NON à 2 entrées



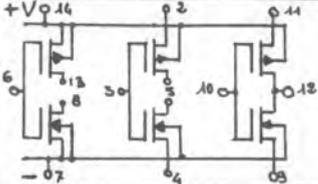
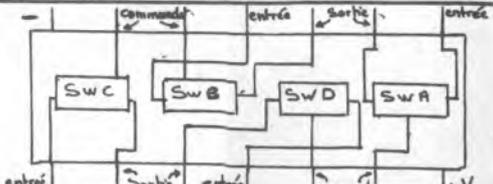
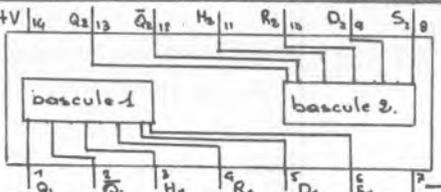
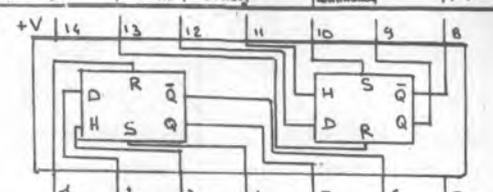
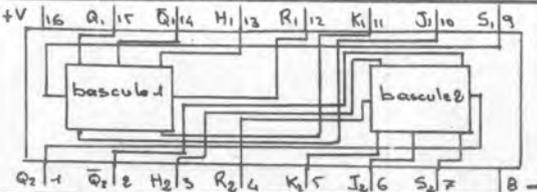
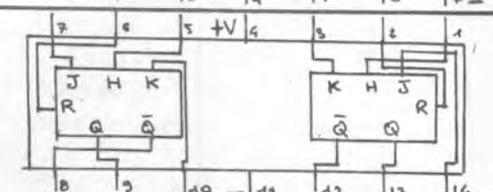
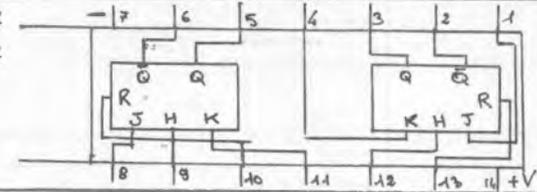
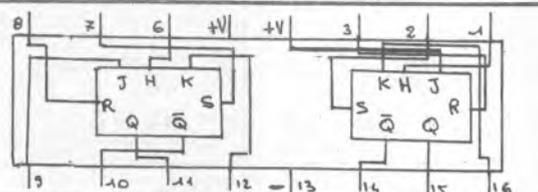
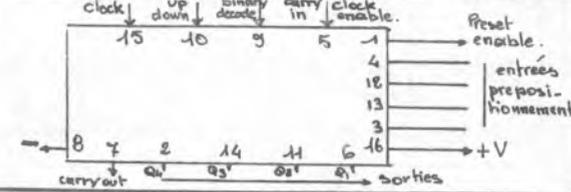
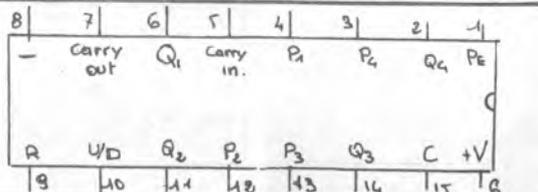
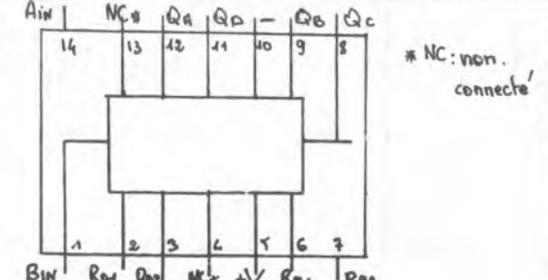


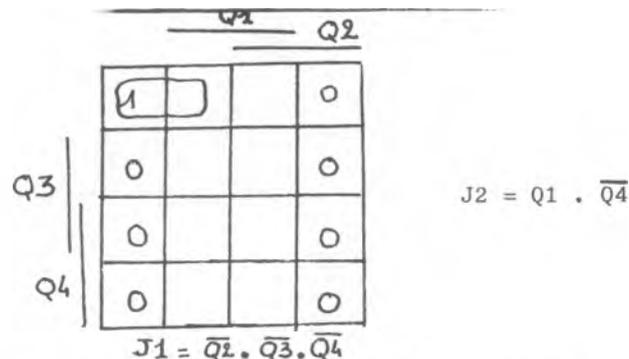
Circuits integres C Mos.

(vues de dessus)

<p>quadruple porte NOR \bar{a} 2 entrees.</p>	<p>CD 4001 MC 14001 SIL 4001 MM 4601A MM 5601A</p>		<p>MM 54C02 MM 74C02</p>	
<p>Double porte NOR 4 entrees</p>	<p>CD 4002 MC 14001 SIL 4002 MM 4602A MM 5602A</p>	<p>*NC: non connecté</p>		
<p>Triple porte NOR 3 entrees</p>	<p>CD 4025 MC 14025 SIL 4025 MM 4625A MM 5625A</p>			
<p>quadruple porte. NAND 2 entrees.</p>	<p>CD 4011 MC 14011 SIL 4011 MM 4611A MM 5611A</p>		<p>MM 54C00 MM 74C00</p>	
<p>Triple porte. NAND. 3 entrees.</p>	<p>CD 4023 MC 14023 SIL 4023 MM 4623A MM 5623A</p>		<p>MM 54C10 MM 74C10</p>	
<p>Double porte. NAND 4 entrees</p>	<p>CD 4012 MC 14012 SIL 4012 MM 4612A MM 5612A</p>		<p>MM 54C20 MM 74C20</p>	

Circuits. integres (vues de dessus)

<p>Double paire complémentaire + Inverseur.</p>	<p>CD 4007 MC14007</p> 	<p>quadruple interrupteur analogique.</p>	<p>MC14016 F 4016.</p> 
<p>Double bascule D</p>	<p>MC14013 CD 4013 F 4013 SIL 4013 MM 4613A MM 5613A</p> 	<p>Double bascule D.</p>	<p>MM 54C74. MM 74C74.</p> 
<p>Double bascule JK</p>	<p>MC14027 CD 4027 F 4027 SIL 4027 MM 4627A MM 5627A</p> 	<p>Double bascule JK.</p>	<p>MM 54C73 MM 74C73</p> 
<p>Double bascule JK.</p>	<p>MM 54C107 MM 74C107</p> 	<p>Double bascule JK.</p>	<p>MM 54C76 MM 74C76</p> 
<p>compteur. décompteur. binaire decimal.</p>	<p>CD 4029 F 4029</p> 	<p>compteur. décompteur. binaire decimal.</p>	<p>MC14510 F 14510</p> 
<p>Compteur. décompteur. binaire decimal.</p>	<p>MM 54C90 MM 74C90</p>  <p>* NC: non connecté</p>		



Page 138, Figure 129 La commande de stockage est reliée aux entrées H des mémoires.

Page 139, Ligne 15 à insérer :

II Les mémoires mortes ou R. O. M.

Les mémoires mortes ou R. O. M. de l'anglais Read Only Memory sont des mémoires à lecture seule. L'utilisateur n'a pas la possibilité d'écrire la mémoire : elle est écrite une fois pour toutes à la construction en vue d'une application précise. Ce type de mémoire peut comporter un nombre impressionnant de points mémoires (jusqu'à 10 000 actuellement) en technologie M. O. S.

III Les R. O. M. programables ou P. R. O. M. (suite du texte).

Page 165, Ligne 8 - $A = C_2 (A)$

Page 166, Ligne 17 Il se note $C = a \oplus b$

Page 173, Ligne 25 Les fonctions $(a > b)$ et $(a < b)$ sont simples à réaliser.

Page 185, Ligne 21 $V_{CM} = \frac{V1 + V2}{2}$

Page 186, Ligne 11 bande passante limitée

Page 191, Ligne 9

Chaque transistor va débiter dans son collecteur un courant égal à la moitié du courant traversant la résistance R, soit

$$I_C = \frac{1}{2} \frac{V_{alim} - V_{be}}{R}$$

Si nous augmentons légèrement la tension V_1 le courant collecteur de T_1 va augmenter et le courant collecteur de T_2 va diminuer. Par contre V_{be} restant pratiquement égal à 0,6 Volt, la tension émetteur va augmenter légèrement.

Page notée 243, Ligne 20 2 condensateurs de l'ordre de 220 μF
 Ligne 21 de R2 ajustable
 Ligne 24 C_1 sera égal à 1 μF environ
 Ligne 28 $C' = 1 \mu F$

Page notée 241, Ligne 19 $i1 = 1 \mu A$

Page 247, Ligne 15 T 1,3.C

ERRATA.

- Page 3 , Ligne 18 De même le circuit de la figure 1 b a été fabriqué par NATIONAL durant la 16° semaine de l'année 76.
- Page 17 , Ligne 18 Par exemple $A = 1$, $B = 0$ dans la deuxième colonne.
- Page 37 , Ligne 19 (Pick-up, Tuner...).
- Ligne 20 Connecter.
- Page 45 , Ligne 11 nous appliquons un niveau logique 1 sur
- Page 51 , Solution de l'exercice 2, figure 45 a : $S = A + \bar{C}$
- Page 52 , Ligne 5 Il ne restera plus qu'à cabler le circuit correspondant.
- Page 57 , Ligne 3 une action fugitive sur un bouton poussoir
- Page 61 , Ligne 6 La tension V_1 augmente à partir de 0.
- Page 65 , Ligne 1 maintenue au niveau 0 par la commande.
- Page 67 , Ligne 4 Le point 4 est au zéro logique.
- Page 75 , Ligne 18 La fréquence du générateur est déterminée par celle de l'astable.
- Page 77 , Ligne 18 nous choisirons $C = 4,7 \mu F$ et $R = 100 K \Omega$
- Ligne 19 en choisissant $R = 100 k$ et C composé de 2 condensateurs de $22 \mu F$ montés en série avec pôle + relié au pôle - ($C = 11 \mu F$ non polarisé).
- Page 84 , Figure 79 Les condensateurs sont tous deux reliés au - et de valeur $1 \mu F$.
- Page 89 , Ligne 8 Reliez les points marqués T1 à T4 aux témoins logiques correspondants.
- Page 104, Brochage du CD 4013 (ou MC 14013) voir feuilles brochages
- Page 106, Brochage du CD 4027 (ou MC 14027) voir feuilles brochages
- Page 113, Ligne 2 Nous aurions tout aussi bien pu choisir $J_2 = \bar{Q}_2$ et $K_2 = Q_2$ ou bien $J_2 = 1$ et $K_2 = Q_2$ ou encore $K_2 = 1$ et $J_2 = \bar{Q}_2$
- Page 114, Figure 108 Ligne $Q_1 = 1, Q_2 = 1, Q_3 = 0 \longrightarrow K_2 = 0$
- Ligne $Q_1 = Q_2 = Q_3 = 1 \longrightarrow K_2 = 1$
- Figure 107 Ligne $Q_1 = Q_2 = 1, Q_3 = 0 \longrightarrow J_3 = 0$
- $J_3 = \frac{Q_2}{Q_1} + \frac{Q_3}{Q_2}$



SAGA.SA.

1 rue Prosper DELFAU

Tel (66) 85 48 11

F - 30 160 BESSEGES

Telex 480413

N ref

V ref

In Deutschland :

SAGA repräsentanz

Ch BRUNN

OBERSTAUSER Str 15

D-6056 Heusenstamm

En Suisse / In der Schweiz :

SAGA SUISSE

8, rue de la Coulevreniere

CH-1204 GENEVE

Le

Cher Client SAGA,

Nous avons le plaisir de vous faire parvenir, ci-joint, votre nouveau manuel.

Votre kit d'enseignement est désormais complet, nous espérons qu'il répondra à votre attente, et vous apportera la maîtrise de cette technique si passionnante et riche d'avenir qu'est l'électronique.

Bien que persuadés de l'énorme intérêt de notre formule, nous avons été d'emblée submergés par la demande, il nous aura fallu presque un an pour nous doter des moyens de production et d'approvisionnements suffisants, et être capables de livrer rapidement.

Qui dit quantité dit prix avantageux, peut-être avez-vous constaté que malgré l'abondance du matériel, manuel, plaques d'expériences, composants, l'ensemble vous était proposé pour un prix bien inférieur à celui couramment pratiqué pour les seuls composants.

Hélas, les récentes augmentations chez nos fournisseurs (plus de 20 %) et l'amortissement des installations que nous avons dû réaliser pour tenter de vous satisfaire ne nous permettent pas de conserver des prix si incroyablement bas. Toutes nos productions vont être augmentées.

Cependant, en tant qu'ancien client, qui, nous le souhaitons, avez décidé de continuer à nous faire confiance, nous avons décidé de vous maintenir l'ancien prix ce mois-ci encore. Rappelez seulement votre référence client, ou à défaut la date de votre précédente commande.

De toutes façons, hâtez-vous, au-delà de cet ultime délai, nous serions obligés de répercuter les hausses.

Nous espérons vivement continuer à bénéficier de votre confiance, et demeurons à votre disposition pour tous renseignements, qu'ils soient techniques ou commerciaux que vous pourriez souhaiter.

Dans cet espoir, nous vous prions de croire, Monsieur et Cher Client, en l'expression de nos sentiments dévoués.

LA DIRECTION

Bon de Commande Réserve aux anciens
Clients SAGA

Validité réduite

Veillez faire parvenir dans les
plus brefs délais à

M _____

----- Kit(s) K1 Tubes

----- Kit(s) K2 Semiconducteurs

----- Kit(s) K3 Circuits Intégrés

Ci-joint : F.-----
(1 kit = 290 F - 2 Kits = 530 F -
3 Kits = 790 F).

par Chèque bancaire

Chèque postal

Mandat lettre

Nous vous remercions de votre commande
et, en qualité d'ancien client, apporte-
rons une attention particulière à son
exécution.

Bon de Commande Réserve aux anciens
Clients SAGA

Validité réduite

Veillez faire parvenir dans les
plus brefs délais à

M _____

----- Kit(s) K1 Tubes

----- Kit(s) K2 Semiconducteurs

----- Kit(s) K3 Circuits Intégrés

Ci-joint : F.-----
(1 Kit = 290 F - 2 Kits = 530 F -
3 Kits = 790 F).

Par Chèque bancaire

Chèque postal

Mandat lettre

Nous vous remercions de votre commande
et, en qualité d'ancien client, apporte-
rons une attention particulière à son
exécution.

Bon de Commande Réserve aux anciens
Clients SAGA

Validité réduite

Veillez faire parvenir dans les
plus brefs délais à

M _____

----- Kit(s) K1 Tubes

----- Kit(s) K2 Semiconducteurs

----- Kit(s) K3 Circuits Intégrés

Ci-joint : F.-----
(1 Kit = 290 F - 2 Kits = 530 F -
3 Kits = 790 F).

par Chèque bancaire

Chèque postal

Mandat lettre

Nous vous remercions de votre commande
et, en qualité d'ancien client, apporte-
rons une attention particulière à son
exécution.





